

32ビットマイクロプロセッサTX1の性能評価

IX-1

加藤 里加子 宮森 高 林田 聖司 宮田 操
(株)東芝 半導体技術研究所

1. はじめに

TX1^{[1],[2]}はTRON*仕様に基づく32ビットマイクロプロセッサである。組込み制御を主な用途とし、動作周波数25MHz、平均5MIPSの性能を有している。本報では、TX1を搭載したシングルボードコンピュータ上でプログラムを実行した結果をもとに、TX1の評価を行う。

2. 評価システムの概要

(1) TX1の命令セット

TX1は、TRON仕様の命令セット^{[3],[4]}のうち、メモリ管理機能なしの標準仕様(LIR)に準拠した93種の命令を持つ。通常の基本命令のほかに、ストリング操作命令、キュー操作命令、コンテキストスイッチ、サブルーチンコール/リターン命令などの高機能命令を備えている。

TRON仕様においては、命令の対称性がよく高機能な一般形命令フォーマットと、命令長の短い短縮形命令フォーマットとを備えることにより、命令の対称性の確保と命令長の短縮という二つの目的の達成を図っている。図1に一般形および短縮形命令フォーマットの例として、2オペランド直交形(Gフォーマット)とレジスタ・メモリ間短縮形(L,Sフォーマット)を示す。必要な命令機能および命令長に応じて、より適したフォーマットを選択することができる。

(2) TX1シングルボードコンピュータ

TX1シングルボードコンピュータ(SBC)はTX1の性能評価および応用システムの開発に適したVMEボードで、TX1、CG(クロックジェネレータ)、ICT(割込みコントローラ・タイマ)を搭載している。図2にSBCのブロック図を、表2に機能仕様の概略を示す。

(3) TXシリーズ用インプルーバ

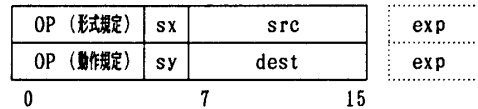
インプルーバは、Cコンパイラ出力したプログラムを最適化することにより、プログラムのサイズの減少と実行速度の向上を図るものである。TXシリーズ用インプルーバで処理する最適化処理には、大別して以下の5種類がある。

- (a) 分岐の最適化を行う。(広域最適化)
- (b) レジスタに保持されているデータを使用するように最適化を行う。(レジスタの置換え)
- (c) レジスタへの不要なデータ移動を削除する。(live & dead)

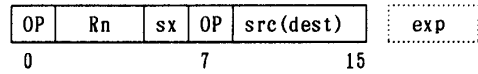
表1 短縮形を持つ命令一覧

命令	命令フォーマット
MOV	Z, L, S, Q, I, G, E
MOVA	R, G
CMP	Z, L, Q, I, G, E
ADD, SUB	L, Q, I, G, E
MUL, DIV	R, G, E
AND, OR, XOR	R, I, G, E
SHA, SHL, BTST	Q, G, E
BSET, BCLR, BSETI	
ACB, SCB	Q, R, G, E
BRA, Bcc, BSR	D, G

G-format:



L,S-format:



OP: オペレーションコード
sx, sy: オペランドサイズ指定
Rn: レジスタ番号
src: ソースオペランド
dest: デスティネーションオペランド
exp: 拡張部

図1 TX1命令フォーマット例

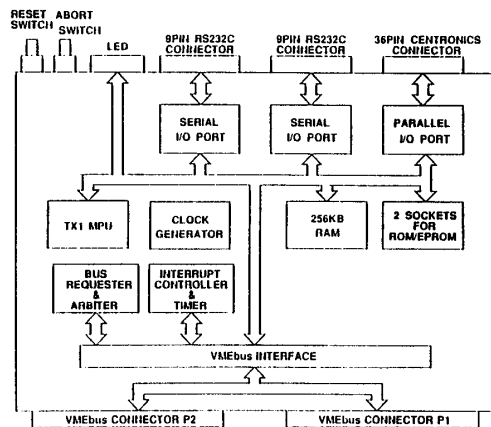


図2 TX1シングルボードコンピュータ ブロック図

* TRONは "The Real Time Operating System Nucleus"の略称

(d) 命令フォーマットの最適化、命令の単純化、無意味な命令の削除などを行う。(極小最適化)

(e) 関数の入口および出口について最適化を行う。(関数の最適化)

3. TX1 SBC 上での実行結果

TX1 シングルボードコンピュータ上で実際にプログラムを実行した。ホストコンピュータとしては AS3000 を用いた。本報告では、テストプログラムとしてスタンフォード^[5] のベンチマークを使用する。このプログラムは EWS の性能評価に用いられるベンチマークで、比較的小さい独立したサブルーチンから構成されている。今回は浮動小数点演算命令のない 8 つのサブルーチンを実行した。実行結果を表 3 に示す。

(1) 短縮形命令フォーマットの効果

一般形フォーマットのみを用いた場合と、短縮形フォーマットを含むすべての命令フォーマットを用いた場合とを比較すると、短縮形フォーマットを用いることによって性能が 7% 向上し、コードサイズが 40% 減少しており、短縮形フォーマットが有効であることがわかる。

(2) インプルーバの効果

TX シリーズ用インプルーバによって最適化を行った後の結果と最適化前の結果を比較すると、最適化後の性能が 1% 向上し、コードサイズが 10% 減少していることがわかる。

表 4 に各最適化の適応数を示す。この表によると、広域最適化の適応数が最も多いが、これらの多くは不要なラベルの削除等の処理であり、この処理によって実行速度が向上するわけではない。

次に適応数の多い極小最適化では、主に、命令を置換えることによって短縮形命令フォーマットを使う最適化処理を行っている。例えば、SHA 命令で count が 1~8 のとき、SHA 命令ではこの値に対する短縮形フォーマットはないが、SHL 命令に置換えることによって短縮形 Q フォーマットを使うことができる。

例：

SHA #4.r1 → SH #4.r1

このような処理は実行速度の向上につながっており、TX1 の短縮形命令フォーマットが、プログラムの最適化にも有効であることがわかる。

4. まとめ

32ビットマイクロプロセッサ TX1 を搭載したシングルボードコンピュータ上でプログラムを実行した。その結果をもとに、TX1 の命令セットの特長の一つである短縮形命令フォーマットの効果、および TX シリーズ用インプルーバの効果について検討した。

今後は、これらの結果を、TX シリーズマイクロプロセッサの設計および TX シリーズ用の最適化 C コンパイラの開発に活用していく。

表 2 SBC の機能仕様

項目	仕様
MPU	TX1 (動作周波数 25MHz)
ROM	512ビット EPROM 用ソケット 2個 (128KB)
RAM	256KB SRAM 0ウェイトアクセス バリディチェックなし
シリアルポート	RS232C 2チャンネル 伝送速度 最大9600ボー
パラレルポート	セントロニクス 1ポート
VMEバス I/F	アドレス32ビット データ32ビット バスアービタ内蔵 (シングルレベルアービトレーション) RWDバスリリース インタラプトハンドラ内蔵

表 3 実行結果 (Stanford)

	実行時間	コードサイズ
一般形フォーマットのみ使用	8.18 sec	7074 byte
全ての命令フォーマットを使用	7.61 sec	4252 byte

	実行時間	コードサイズ
最適化前	7.67 sec	4796 byte
最適化後	7.61 sec	4252 byte

表 4 項目別最適化適応数

	適応数
1 広域最適化	187
2 レジスタ置換え	17
3 live & dead	0
4 極小最適化	137
5 関数の最適化	3

参考文献

- [1] K.Namimoto et al., "TX series based on TRONCHIP Architecture", TRON Project 1987, Springer-Verlag, pp.291-308
- [2] M.Miyata et al., "The TX1 32-bit Microprocessor: Performance Analysis and Debugging Support", IEEE MICRO, April, 1988, pp.37-46
- [3] K.Sakamura, "Architecture of the TRON VLSI CPU", IEEE MICRO, April, 1987, pp.17-31
- [4] 宮森 他, "32bit MPU "TX1"におけるTRONCHIP命令セットの特徴" 通信学会技術報告, CPSY88-57, ICD88-104, 1988
- [5] B.A.Naused et al., "A 32-bit 200-MHz GaAs RISC", IEEE MICRO, December, 1987