

VPIM 及びその開発言語 PSL について

4W-7

中越靖行¹、宮崎芳枝¹、堂前慶之¹、山本礼己²、今井明²

1: (株) 富士通ソーシャルサイエンスラボラトリ

2: (財) 新世代コンピュータ技術開発機構

はじめに

我々は並列推論マシン PIM (Parallel Inference Machine) を開発するにあたり、まずそのプロトタイプとして Multi-PSI/V2[2] と呼ぶマシンを試作した。この Multi-PSI/V2 の言語実行系を開発する際には C 言語でそのアルゴリズムを記述し、それを Multi-PSI/V2 のファームウェアに書き直す事を行った。しかし、C 言語とファームウェアの違いからその書き直しは必ずしも容易ではなかった。この様な事情も踏まえ、今回 PIM の言語実行系である VPIM (Virtual PIM) を設計及び開発するにあたっては、C 言語程度の記述力を維持しつつも PIM の機械語及びファームウェアへの変換がより容易で機械的にも行える VPIM 開発専用の言語を作り、これによって PIM の処理系の開発を行うことにした。これから述べるのは、その VPIM 開発専用言語である PSL (PIM Specification descriptive Language) とそれによって開発された VPIM についての説明である。

1 PSL の目的

PSL とは並列推論マシン PIM の機能仕様及び実現方式を記述するために開発された、タグアーキテクチャ指向のマクロ言語である。PSL を設計するにあたって特に考慮したことは以下の三つである。

- PSL で記述した機能仕様はそのまま仕様書として使える

PSL で記述した VPIM のアルゴリズムはそれ自体が VPIM の詳細仕様であるとの考えから、PSL 自体なるべく読みやすく、比較的高水準の計算機言語になるよう設計した。また PSL で書いたプログラムだけでは仕様として不十分な点もあるので、コメントをより充実出来るように様々なコメント入力用のサポートツールを用意することにした。これによって PIM の機能仕様、実現方式などの仕様書として PSL による記述がそのまま、或いは、簡単な編集の元に、使用可能と成る事を狙っている。

- PSL で記述した機能仕様はそのまま PIM のソースプログラムとなる

仕様書をコンパイルすることにより、PIM 実機の上で走行する事を狙っている。PSL で書かれたプログラムは最終的にファームレベルの言語にコンパイルされる。そこで、コンパイルが容易になる様に再帰などの動的にスタックを消費する様なコーディングは出来ない様にマクロ展開型の言語にしたり、

ローカルな変数を使用するのを止め、全てグローバルなレジスタを指定させる様にした。

- PSL で記述した機能仕様はそれを適当なマシンの上で動かしてその正当性の検証が出来る

VPIM は Multi-PSI/V2 と違い、クラスタ内でも並列処理を行う処理系である。そのため、Multi-PSI/V2 で通用したアルゴリズムや仕様がそのまま通用するとは限らない。当然動かしてみなければ分からないようなアルゴリズムのバグなども出てくる可能性は高い。そこで PSL で記述した VPIM が正しく動作するものかどうか、また色々な処理方式の内どれを選択すべきか、判断を下すためのデータを取るためにも、既存の計算機システムで動かして調べる事が可能であれば嬉しい。そこで、PSL で記述した VPIM の仕様書がそのまま既存の計算機言語に変換でき、その言語をサポートしているシステム上で、PSL で記述したプログラムがエミュレータとして走行出来るように PSL を設計する事にした。具体的には、既存の計算機言語として C 言語をターゲットとし、コンパイラの作製を容易にするためにマクロ展開だけで C に変換出来る様に PSL を設計した。よって PSL のシンタックスは C のシンタックスに大きく依存している。

2 PSL の構成

PSL の主たる構成要素は、マクロ定義の記法と基本マクロのライブラリである。基本マクロの主要操作対象はタグ付きワードの集合からなる二つのデータクラス、レジスタ及びメモリである。PSL で書かれたプログラムはマクロ展開により、基本マクロ、レジスタ名及び定数に展開される。また、関数型のマクロ定義は参照渡しに関数定義と思っても良い。レジスタは各プロセッサエレメント (PE) 毎にローカルに存在し、名前により参照される。基本マクロでサポートする算術、比較などの演算の引数は全てレジスタである。一方メモリはクラスタ内の全 PE により共有されていて、アドレスにより参照される。PIM は、共有メモリのためのキャッシング機構を持っており、これを制御する細かい記述を可能にするため、基本マクロとして、キャッシュ制御付きメモリアクセス機能をサポートする。タグは特に並列推論マシン PIM の仕様を記述するために特殊化してあり、type フィールド、MRB フィールド及び GC フィールドから成る。PSL では更に、PIM が KL1-B 命令の処理系であるという観点から、KL1-B 命令の引数参照する仕組みとして、オペランドフィールドなるデータクラスが有

Virtual Parallel Inference Machine and PIM Specification descriptive Language

Yasuyuki NAKAGOSHI¹, Yoshie MIYAZAKI¹, Yoshiyuki DOUMAE¹, Reki YAMAMOTO², Akira IMAI²

1: Fujitsu Social Science Laboratory Ltd.

2: Institute for New Generation Computer Technology

る。これをアクセスするための専用マクロをサポートする。また更に、特殊レジスタとして、演算結果のテストのためのCCR(Condition Code Register)、それぞれのプロセッサ要素の状態を示すPESR(Processor Element Status Register)、プロセッサ要素間のシグナル機能をサポートするSCR(Split Check Register)などをサポートする。これらのレジスタは、基本マクロの暗黙の引数としてのみ現れる。

3 VPIM の概要

VPIM は将来への対応を考えるとPIMの実ハードウェアになるべく影響されないほうが望ましい。よって、VPIM の設計においてはマシンの詳細部分に依存しないレベルのアルゴリズムを記述する事にし、ハードウェアの違いはコンパイル時になるべく吸収出来るように配慮した。また、VPIM には以下の様な階層構造を持たせ、記述性を向上させたり、階層に沿ったコンパイルを可能にし、マシン語への変換をより容易に行える様にした。

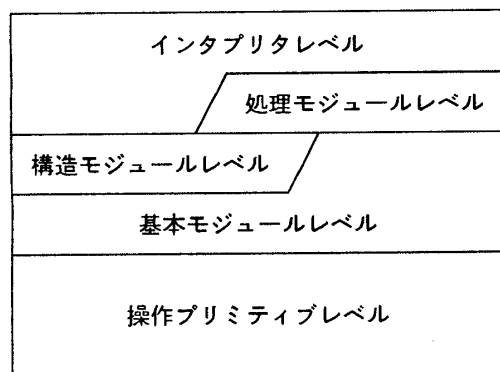


図1: VPIM の階層

- **インタプリタレベル**
KL1-B (組込み述語を含む) インタプリタとメッセージインタプリタ。
- **処理モジュールレベル**
荘園の資源管理等、複雑なインタプリタ部分やクラスタ内負荷分散等、処理目的毎のモジュール、サブインタプリタ的役割。
- **構造モジュールレベル**
荘園・里親レコード、ゴールスタック、輸出入表、等の制御データ構造毎の処理ルーチン。
- **基本モジュールレベル**
メモリ管理、及び、メッセージの送信受信処理を中心としたモジュール。
- **操作プリミティブレベル**
上記、各レベルを記述するために用いている(共通の)低レベル操作ルーチン。

4 VPIM が想定しているハードウェア

VPIM が想定しているハードウェアとは次の様なものである。まず、複数の PE(Processor Element) が一つのメモリ空間を共有するクラスタと呼ばれる単位が有

る。さらにこのクラスタが複数個ネットワークで繋がり非同期メッセージによる通信を行って全体的な並列処理を行う。

● タグ付き演算装置

PIM はタグアーキテクチャの推論マシンである。よって、タグ付きの演算処理や、コンディションコードレジスタなど、演算の暗黙の引数となる特殊レジスタへの操作機能を有している。

● レジスタ

レジスタには、汎用レジスタと特殊レジスタが有る。汎用レジスタはタグ付き word の配列と考えると良い。汎用レジスタはプロセッサエレメント毎のローカルな記憶領域である。特殊レジスタには、演算結果に関する情報を保持するコンディションコードレジスタ(CCR)、プロセッサエレメントの状態を保持するプロセッサエレメントステータスレジスタ(PESR)、例外要因を保持するスリットチェックレジスタ(SCR)などが有る。CCR、PESRはプロセッサエレメント毎のローカルなレジスタであるが、SCRはプロセッサエレメント間の信号の遣り取りを媒介するものであり、各プロセッサエレメント毎に存在するが、クラスタ間で共有されるものである。

● 共有メモリ

共有メモリもタグ付き word の配列と考えると良い。共有メモリはクラスタ内のプロセッサエレメントの間で共有される記憶領域なので、メモリロックによる排他制御機能をもっている。

● ネットワーク

ネットワークはクラスタ間のメッセージを交換するルートである。ネットワークのトポロジーはVPIMでは、特に決めていない。

まとめ

現在今まで述べたような形でVPIMをPSLで記述中であるが、全体として60K stepほどの大きさになりそうである。またその一部は既存の計算機上で動き始めており、貴重な情報を我々に提供しつつある。今後は、PSLで書かれたプログラムをPIMの機械語に落とすコンパイラやKL1-BをPIMの機械語に変換するコンパイラなどを開発し、また先に得られた情報をVPIMの記述に反映させるなどして、VPIMの実機上での動作をめざして研究を続けて行く予定である。

謝辞

日頃御指導頂いているICOT第4研究室の方々へ感謝します。なお本研究は第五世代プロジェクトの一環として行われました。

参考文献

- [1] 山本礼己, 他 :: 並列推論マシンPIMにおける抽象機械語KL1-Bの実装 - 高級機械語を実装するための道具立て -, 電機通信学会 コンピュータシステム研究会 並列処理に関する「指宿」ミニシンポジウム, 1989
- [2] Katsuto Nakajima :: Distributed Implementation of KL1 on the Multi-PSI/V2, Proceedings of the Sixth International Conference on Logic Programming 1989