

5J-5 I/Oインタフェースの高速デジタル回線を介した延長

魚住 栄市

(NTT情報通信処理研究所)

1. まえがき

近年、システムの大規模化、広域化にともない、センタを複数の地域に危険分散して相互にバックアップする方式や、都会のマシン室使用料の高騰にともなう、マン・マシンインタフェース装置以外の郊外への設置などが必要となってきた。本論文ではこれらの一実現法として今回開発した、6.3Mbps高速デジタル回線を介して接続するI/Oインタフェース延長装置(CHEX)について、実現のための主な問題点とその対処方法、装置の概要を述べる。(Channel Interface Extender)

2. 問題点と対策

I/Oインタフェースの高速デジタル回線を介した延長例を図1に示す。延長装置はチャネル側アダプタ(CHA)とI/O側アダプタ(IOA)からなる。

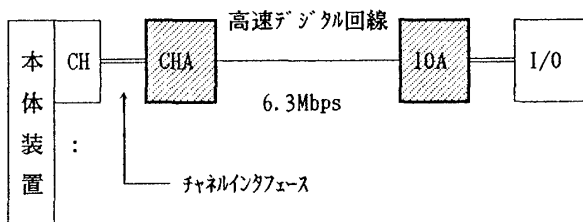


図1 I/Oインタフェースの高速デジタル回線による延長

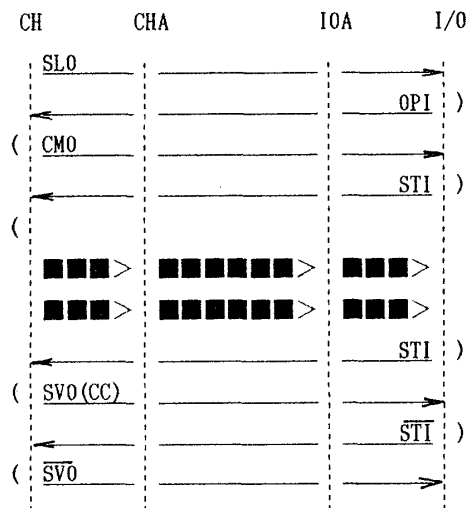
回線経由で接続する場合、回線遅延による性能低下が最大の問題となる。回線遅延時間は、回線の中継遅延とケーブル遅延とからなり、50Kmで4中継の場合、約700μsにもなる。そこで、スループットを確保するためには一つのコマンド当りのI/Oインタフェース・シーケンスの回線経由の応答確認回数をできる限り削減する必要がある。

(1) 回線遅延にともなうスループット低下対策

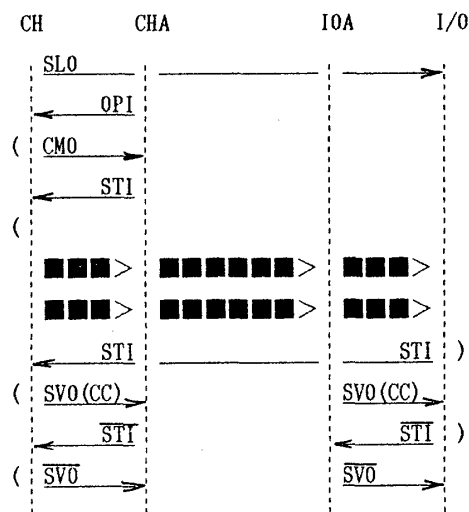
従来の延長装置では、少なくともチャネルからの初期起動時の選択シーケンスへの応答、コマンドに対する初期ステータスの確認、転送終了時の終了ステータスの確認、コマンドチェーン指示への応答の4回の応答確認を行って

Extend the I/O Interface through Super Digital lines  
Eiichi Uozumi

NTT Communications and Information Processing Labo.



(a) 従来方式



(b) 今回開発方式

図2 応答確認回数の削減方式

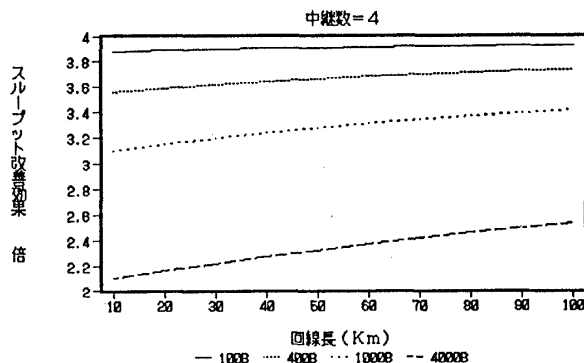


図3 回線長とスループットの改善効果の関係

いる。今回開発した延長装置では、図2に示すように応答確認数を1回に減らしている。中継数4の場合のデータ長(B)をパラメータにしたケーブル長(L)とスループット改善効果の関係を図3に示す。

〔応答確認回数の削減方法〕

- ①初期起動シーケンス：CHAは起動時のアドレスが処理対象範囲内であれば、IOAの応答を待たずにOperational In信号を応答し、CHからのコマンドに対してIOAの応答を待たずにゼロの初期ステータスを報告し転送シーケンスに入る。もし、後でIOAからCHAに報告された初期ステータスがゼロ以外（イメディエイトコマンド及び異常報告）の場合、コマンド再試行機能により該ステータスをCHに報告する。また、IOAが周辺装置を起動して無応答の場合、前記と同様にCHAはコマンド再試行要求を行いこれに対する再起動に無応答にしている。
- ②転送シーケンス：Write系の場合CHAはIOAからの応答を待たずにCHからデータの先取りを行い、Read系の場合IOAはCHAからの応答を待たずにI/Oからのデータを先取りする。
- ③終了シーケンス：IOAはマドフェイン指示が有るものとしてシーケンスを進め(Suppress Out=1)、CHからのマドフェイン指示無しでマドフェイン指示を撤回する。

以上、①、②、③により、CHA-IOA間の応答確認数を1回に削減でき、図1に示すようにデータ転送単位が100B～4000Bで約2～4倍にスループットを向上できる。

（2）非同期割込みと起動の衝突対策

回線遅延時間が大きい場合、I/Oからの非同期割込みとチャネルからの初期起動が回線上で衝突した場合、非同期割込みが消失する問題がある。本開発装置では、非同期割込みにデバイス・ビジーを付加して初期起動の報告として返す機能をCHAに、該起動を捨てる機能をIOAにそれぞれ設け、性能低下することなく前記問題に対処している（図4参照）。

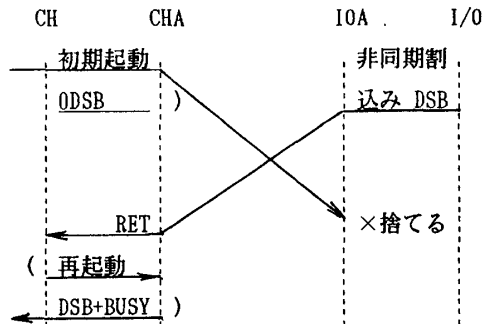


図4 非同期割込みと起動の衝突対策

（3）異常処理

初期起動時にI/Oから異常報告があった場合、CHAがCHに報告した初期ステータスと異なる問題がある。この場合(I

)のイメディエイトコマンドの処理と同様に、CHAはコマンド再試行要求で該デバイスステータスバイト(DSB)を報告することにより対処している。

（4）回線異常対策

回線障害については、ソフトウェアの無応答監視時間にかからない範囲内で、CHA-IOA間の再送間隔、再送回数を設定して再送を行うことにより、回線の1ビットエラー、バーストエラー、瞬断に対処している。

3. 装置概要

本装置の諸元を表1に、外観を図5に示す。本装置は全面LSI化による部品数の削減、回線障害の再送による回復等により高信頼度化、復旧時間の短縮を図っている。

表1 I/Oインタフェース長延長装置の諸元

項目	概要
接続距離	約50Km
回線速度	6.3Mbps
インタフェース	CH DIPS I/Oインタフェース 回線 6.3Mbps高速デジタル
寸法	250x700x700

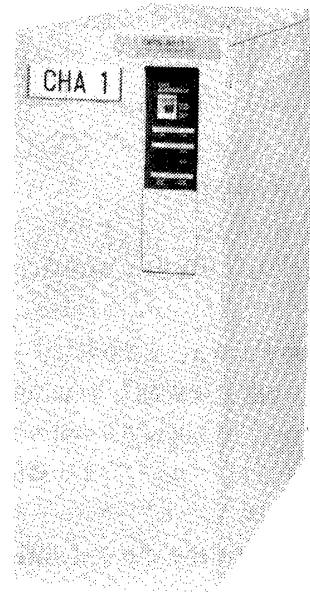


図5 I/Oインタフェース長延長装置の外観

4. あとがき

本装置はシステムに組み込まれて安定に動作している。今後は回線長の延長等を行い適用領域の拡大を図る予定である。

（参考文献）

- (1)松永、魚住：特許1411818号 入出力装置接続方式