

3T-6 QCDPAX演算ユニットの性能評価

吉田 尊 白川友紀 小柳義夫 岡本 諭 星野 力
(筑波大学)

【1】 はじめに

高並列計算機QCDPAXは、現在までに作製されたPAXのアーキテクチャをもとに、QCD計算用に開発中のMIMD型高並列計算機である。QCDPAXは、プロセッサ(PU)の台数の増加と共に、1プロセッサあたりの性能の向上も行なっている。FPUとしてL64133(LSIロジック社製、peak 33.3MFLOPS)を使用する予定だが、現在稼働中のプロトタイプではL64132B(peak 25.0MFLOPS)を使用している。本発表では、プロトタイプの1プロセッサの性能評価を行ない、それについて発表する。

【2】 浮動小数点演算機構

演算機構は以下のものから構成される。

- L64132B(FPU):内部の2つの演算器,ALUとMPYが並列動作可。peak 25MFLOPS
- FPUコントローラ(FPUC):命令デコード、シーケンサとして働く。数値関数計算時の計算補助回路を内蔵。
- WCS(Writable Control Storage):FPUCのプログラムを格納するSRAM。
- LUT(Look Up Table): $1/x$ 、 $1/\sqrt{x}$ を求めるための初期値が入ったROM。

この演算機構を使用する方法は2通りある。1つはFPUCを命令デコードとしてCPUが逐次的に処理するスカラ演算。もう1つはwcsに格納されたプログラムでFPUCの制御により処理する方法で、処理の間,CPUは演算機構から切り離される。ベクトルデータの一括した処理(vfor loop)、数値関数演算を行なう場合、この方法による。

【3】 数値関数演算

QCDPAXの数値関数には、現在、表1に挙げるものがある。各関数はベクトル演算を記述する際の書式で書かれており、予めFPUCプログラム用メモリに収められている。実行はvforからのサブルーチンコールにより行なう。数値関数の他、使用頻度の高い

ルーチンを予約関数としてwcsに常駐させることが出来、ルーチン読み込みの際のオーバーヘッドの減少が可能となる。

以下はwcsに登録されている関数である。ステップ数は、計算途中に条件分岐が入る場合条件により異なるが、そのうち最大のを挙げる。

1. inv 逆数

逆数は、ニュートン法の2回反復で求める。初期値はLUTから読み出す。計算に必要なステップ数は10,その内8ステップwcsに登録。誤差は1bit以内である。

2. isqr 平方根逆数

平方根の逆数もニュートン法の2回反復で求める。仮数部の初期値は入力値の指数部が偶数に対するものをLUTに登録して、指数部奇数の場合は偶数の初期値にsqrt(2.0)を掛けて使用する。誤差は1bit以内である。実行は最大18ステップ。

3. sin 正弦関数

基本区間 $-\pi/2 \sim \pi/2$ への変換を行なった後、4次の多項式近似により求める。基本区間での最大誤差は、2bit。最大実行ステップは31。

4. cos 余弦関数

sinでの基本区間への変換を $\pi/2$ ずらすことにより求める。最大実行ステップは30。

5. atan 逆正接関数

基本区間 $-1 \sim 1$ で、7次の多項式近似により求める。基本区間での最大誤差は、2bitである。最大実行ステップは38。

6. exp 指数関数

解の指数部と仮数部を別々に求める。仮数部は5次の多項式近似で求める。FPUCの演算補助回路には指数部を求めた値を仮数部を求めた値の指数部に埋め込む機能が入っている。最大実行ステップは28。

7. ln 自然対数

指数部と仮数部とに分割して多項式近似により求める。指数部に127を埋め込み、仮数部を取り出す機能がFPUCに装えてある。最大実行ステップは22。

Performance Evaluation of a Processing Unit of QCDPAX

Takeshi YOSHIDA, Tomonori SHIRAKAWA, Yoshio OYANAGI, Satoshi OKAMOTO, Tsutomu HOSHINO
Univ. of Tsukuba

8. mul33 3x3複素行列内積演算

QCD計算ではnx3x3複素行列の積、あるいはnx1x3複素行列とnx3x3複素行列の積計算が多い。そのため、これらの積計算ルーチンを予めwcsに登録しておき、3x3複素行列ベクトルの積計算を一括して行う。3x3複素行列の積1回の演算ステップ数は193、1x3複素行列と3x3複素行列の積は25で行なえる。

9. rnd 乱数発生

QCD計算で使用する膨大な数の乱数を高速に発生させるためのルーチンである。この乱数はM系列乱数(周期: $2^{521} - 1$)で、1度に521個の乱数を発生する。PUに予め用意した乱数のタネから、 $r_t = r_{t-521} \text{ xor } r_{t-32}$ の漸化式により作る。xorはbit毎の排他的論理和で、この演算はFPUCの補助機能により行なう。

【4】性能評価

今回の性能評価では、1PUのハードウェアのピーク性能の評価のため、ソースプログラムをQCDPAX用のコンパイラ(psc)を通した後に、tuningを行なっている。評価対象としては、ベクトル処理、関数演算、whetstone、Gauss-Jordan scheme を評価した。ベクトル処理の評価はPU内部のMC68881(25MHz)を、関数演算、ベンチマークテストはSUN3-260、SUN4-280(optimize -04)を比較対象とした。

ベクトル処理の評価では、MC68881にはSUN3のCコンパイラによりoptimizeしたものをPUに落として使用。MC68881とL64132Bのforループはループ回数5

00で評価した。

【5】おわりに

評価の結果、スカラ演算でMC68881の2~3倍、ベクトル演算で数十倍の性能を得た。プロトタイプではL64132Bがサイクル80nsecであったが、QCDPAXではL64133(サイクル60nsec)を使用するので、スピードアップが期待される。しかしベクトル演算での半性能長からも判る通り、セットアップのオーバーヘッドが大きい。そのため、ベクトル演算時のデータ転送と演算のオーバーラップ可能を検出し、命令語数を減らすオプティマイザ等が必要となる。

本研究は科研費特別推進研究(62060001)による。

表.1 数値関数演算評価 (単位: microsec)

	SUN3	PU
inv	14.0	0.839
1/sqrt	40.0	1.395
sin	52.0	2.565
cos	52.0	2.561
atan	56.0	3.080
exp	56.0	2.278
ln	40.0	1.959
rnd	-	0.373

表.2 ループ演算評価 (単位: MFLOPS)

評価対象式	MC68881	for loop	vfor loop	N _{1/2}
A(i)=B(i)+10.0	0.097	0.260	6.243	66
A(i)=B(i)+C(i)	0.096	0.178	4.164	35
A(i)=3.0*B(i)+6.0	0.142	0.402	12.484	79
A(i)=B(i)*C(i)+D(i)	0.139	0.270	6.246	38
A(i)=(A(i+1)+A(i-1))*0.5	0.143	0.320	12.485	78
S=S+X(i)*X(i)	0.192	0.388	22.160	206
A(i,j)=B(i,j)*C(j,i)+D(j,i) 配列: 256 x 256	0.127	0.206	4.443	--
if(A(i)>0) C(i)=A(i)+B(i) else C(i)=A(i)-B(i)	0.067	0.1104	3.123	39
3x3複素行列内積	0.082	--	12.719	1

表.3 ベンチマーク・テスト (単位: second)

	SUN3-260	SUN4-280	PUfor(no opt)	PUfor(opt)	PUvfor	単位
whetstone	0.847	3.000	2.600	3.226	9.133	MWIPS
G-J scheme	11.900	0.770	6.684	4.641	0.561	second