

CLUCR法の 大規模回路シミュレーションへの適用評価

7S-8

森岡 利行* 杉原 仁** 山本 富士男* 矢島 章夫*

(株)日立製作所 *中央研究所 **武蔵工場

1. はじめに

VLSIの回路検証において開発期間を短縮するためには、VLSIチップの試作以前に回路特性を精密に予測し不良の対策を行うことが重要となる。しかし、VLSIの高集積化、微細化が進みシミュレーション対象となる回路規模が大きくなり、しかも素子間の相互作用や寄生素子が回路特性に大きく影響を及ぼすようになって来たため、短期間に精密な検証を行うことが困難となっている。これまで、シミュレーションの高速化を目的とし、スーパーコンピュータを利用したベクトル化計算の手法が研究されてきた¹⁾²⁾³⁾⁴⁾⁵⁾⁶⁾。これらの手法は主メモリ容量を多量に必要とし、解析可能な回路規模に制約があった。本論文では、主メモリ容量を削減することを目的に考案した反復解法を応用した行列計算手法CLUCR法(Completed LU Decomposition and Conjugate Residual Method⁷⁾)について述べる。

2. 大規模回路シミュレーションの課題

回路シミュレーションは素子間の接続情報と素子のパラメータを入力とし、素子特性計算と行列計算とを繰り返すことにより、回路の直流特性、過渡特性等を解析する。従って、この素子特性計算と行列計算とがシミュレーションのほとんどの時間を占める。そこでシミュレーション時間の短縮を図るため素子特性計算と行列計算それぞれに対し、スーパーコンピュータS810を利用したベクトル化計算手法を考案し、高速化に効果をあげている¹⁾²⁾。

ベクトル化計算手法による行列計算では、LU分解の計算順序を予めトレースし、同時に計算が可能な処理をまとめることにより高速化を達成している。その際、行列要素の位置と計算順序を記憶するため、リストベクトルを作成していた。このため、シミュレーションに要する主メモリ容量は図1に示すように回路規模の約1.5乗に比例して増加する。そこで、主メモリに格納していたリストベクトルを外部記憶装置に格納することを検討した。外部記憶装置

としてスーパーコンピュータS-810用拡張記憶装置を使用することにより高速な入出力が可能である。しかし、従来のLU分解によるベクトル化計算手法では行列計算を起動する毎に多量のデータを入出力する必要があり、依然として入出力に要するオーバーヘッドの問題が残っていた。

3. CLUCR法の適用

現在使用している直接解法にかわり、反復解法の適用を試みた。しかし、回路行列は不規則で非対称なスパース行列であり、既存の反復解法では収束解が得られず、回路行列への適用は困難であった。そこで以下に示す新手法CLUCR法を考案した。

3.1 CLUCR法の概要

CLUCR法はCR法(Conjugate Residual Method)にLU分解結果による前処理を施すことで収束性を向上した手法である。LU分解はCR法が収束しない時のみ間欠的に行う。従って、LU分解

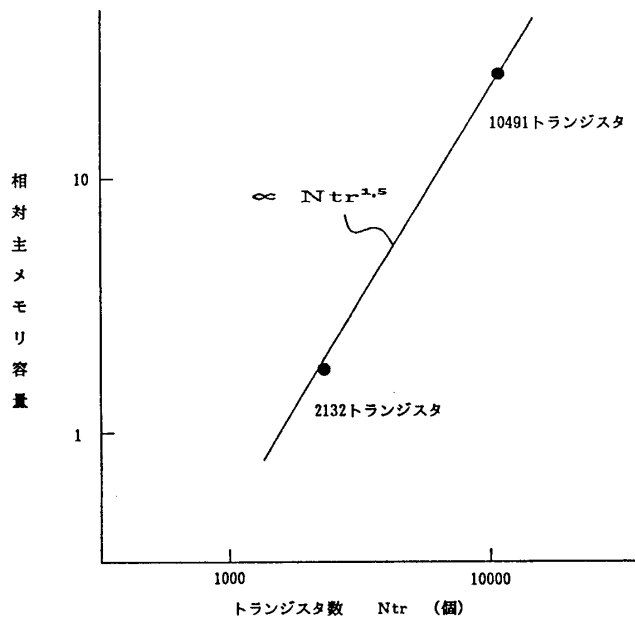


図1 回路規模と主メモリ容量の関係

Performance Analysis of Complete LU Decomposition and Conjugate Residual Method for Large-scale Circuit Simulation

Morioka Toshiyuki* Sugihara Hitoshi** Yamamoto Fujio* Yajima Akio*

*Central Research Laboratory, **Musashi Works, Hitachi Ltd.

の回数が削減でき、LU分解にベクトル化方式を利用しリストベクトルを拡張記憶装置に格納しても入出力によるオーバーヘッドを抑えることができる。図2にCLUCR法の処理方式の概要を示す。以下にアルゴリズムを簡単に説明する。

- ①回路行列をLU分解する
- ②回路方程式に前処理を行う：回路行列、解ベクトル、電流ベクトルの変換及び残差の計算
- ③CR法の実行：解及び残差の修正を逐次実行しながら収束及び停留判定
- ④③で未収束または停留した場合のみ①へ
- ⑤③で収束した場合のみ解の逆変換を行い②へ

3.2 適用結果と問題点

10kMOSトランジスタ回路規模に適用した場合、従来の手法に比べ約2分の1の主メモリ容量でシミュレーションを可能とした(図3)。ハードウェアのメモリ負担が軽減されたことにより、同一ハードを使用した場合のシミュレーション可能な回路規模の拡大を図ることができる。たとえば主メモリ容量256MBの場合、従来手法でシミュレーション可能な回路規模の約1.7倍までシミュレーション可能となる。

4. まとめ

CLUCR法を考案し、回路シミュレーションに適用することにより、10kトランジスタ回路規模

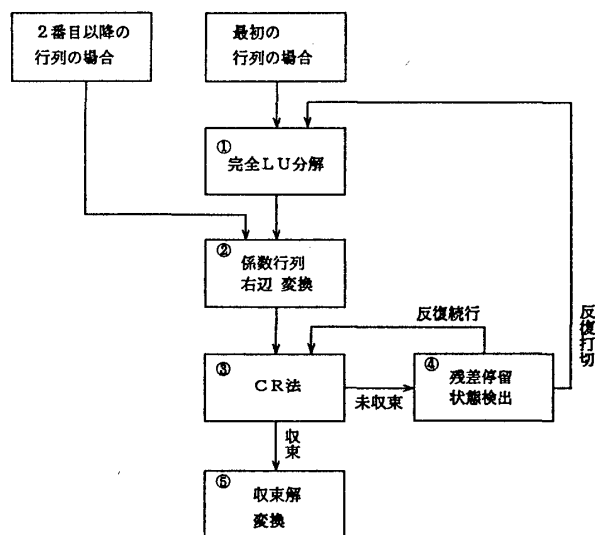


図2 CLUCR法の処理手順

のシミュレーションを従来の約2分の1の主メモリ容量で実行可能とした。これによりシミュレーション可能な回路規模を約1.7倍に拡大した。今後はより高速化を迫及し、超大規模回路のシミュレーションへ対応することが必要である。

5. 参考文献

- 1) F. Yamamoto and S. Takahashi: "Vectorized LU Decomposition Algorithms for Large-Scale Circuit Simulation", IEEE Trans. CAD-4, pp.232-239, 1985
- 2) 森岡 他: ベクトル計算機向き大規模高速回路シミュレータの方式と適用評価, 昭和62年電子情報通信学会全国大会論文集 分冊2 PART2, pp.325-326, 1987
- 3) 鹿毛 他: ベクトル計算機による高速回路解析のためのベクトル化処理技法, 電子情報通信学会論文誌D, Vol. J70-D, No. 8, pp.1597-1606, 1987
- 4) 鹿毛 他: スーパーコンピュータによる回路解析の高速化, 昭和62年電子情報通信学会全国大会論文集 分冊2 PART2, pp.327-328, 1987
- 5) 森山: マルチレベル回路分割法による回路解析のベクトル計算機への応用, 昭和62年電子情報通信学会全国大会論文集 分冊2 PART2, pp.323-324, 1987
- 6) A. Vladimirescu and D.O. Pederson: "Circuit Simulation on Vector Processors", Proc. ICC '82, pp.172-175, 1982
- 7) A. Yajima et al.: "Complete LU Decomposition Conjugate Residual Method and Its Performance for Large-Scale Circuit Simulation", IEEE Proc. ISCAS'88, pp.619-622, 1988

従来法	その他	アドレスリスト	165MB
	40MB	125MB	
CLUCR法	40MB	40MB	80MB

10491MOSトランジスタ回路適用時

図3 主メモリ容量の削減効果