

6S-8

I²L 素子自動配置配線プログラム APRIL - 配線手法 -

木村宏一†* 福田雅則†† 小林和彦†† 築添 明†

† ㈱日立製作所 中央研究所 (*現在、ICOT) †† ㈱日立製作所 高崎工場

1. はじめに

I²L素子は、高集積・低消費電力を特徴とし、アナログ・デジタル混在LSIのデジタル部に用いられている。本稿では、I²L素子を対象とする自動配置配線プログラムAPRIL^{1),2)}の配線手法について述べる。

2. 配線処理方式

I²L素子の基本セルであるインバータセルは、端子の並び順が自由で、CMOS等では不可能なセル列上の配線が可能であるため、新しい配線手法が要求される。

水平方向の配線はAL1層で、垂直方向の配線はAL2層で行う。配線処理は、①グローバル配線、②セル列上配線、③電源線(INJ)を挟んで背面結合する2つのセル列で構成するセル領域の配線、④配線要求に応じて面積の決まるチャンネル

領域の配線、の順で行う方式とした。

図1に示すように、セル端子のy座標はセル列上配線で、セルのx座標とセル間スペースの挿入位置はセル領域配線で決定する。

3. 配線手法

3.1 グローバル配線

各セル列のインバータセルが連続配置されている個所について、セル列上で結線する配線を選ぶ。注目個所のセル間配線を2端子ずつに分解し、長さの短い順に処理する。各2端子配線は、その2端子間に存在するすべてのセルにおいて、セル端子数と通過配線数の和がインバータセルの最大端子数(現状は5)を超過しなければ、列上に割当てる。列上に割当てられなかった配線は、INJ側またはその逆側のいずれの方向に配線を引出すかを決定する。

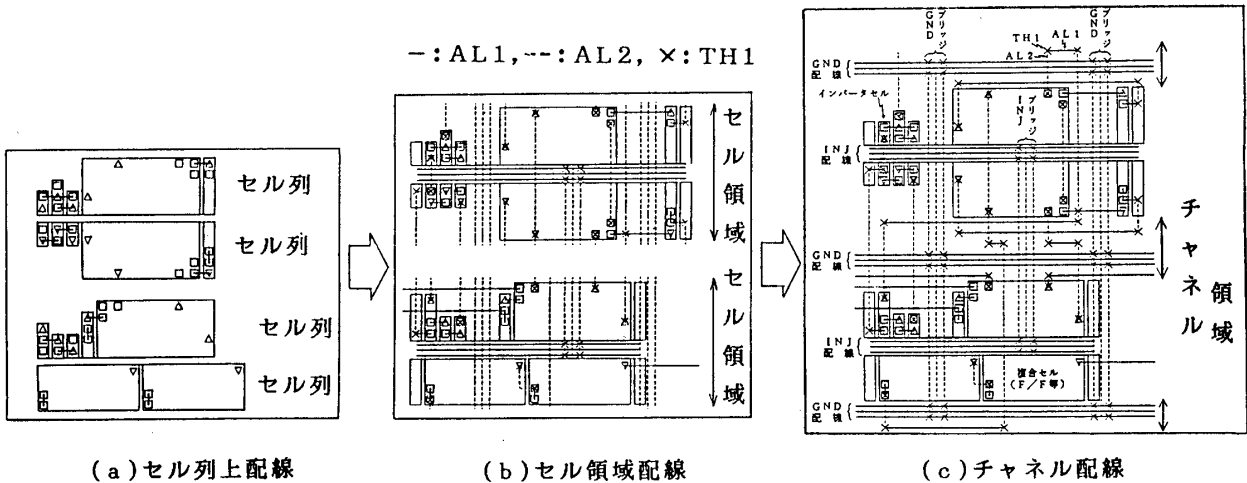


図1 配線処理方式

Routing algorithms in Automatic Placement and Routing Program for I²L

Kouichi KIMURA†(*Currently ICOT), Masanori FUKUDA††, Kazuhiko KOBAYASHI††, Akira TSUKIZOE†

† Central Research Laboratory, Hitachi Ltd., †† Takasaki Works, Hitachi Ltd.

3.2 セル列上配線

各セル列のインバータセル連続配置個所について、セル端子の y 座標とセル列上配線の径路を同時に決定する。

左端のセルから順に、セル端子の y 座標を既に決定した通過配線の y 座標を避けて決定していく。セル端子が列上に割当てられた 2 端子配線の左端であれば、その y 座標を通過配線の y 座標として次のセルに伝達する。

しかしながら、図 2 (a) の上セル列の左から 2 番目のセルのように、1 つのセル内で上に引出す配線と下に引出す配線が交差すると、セル間スペースが必要となり面積が増加する。このため、割当てられたセル列上配線が未配線とならない範囲で、図 2 (b) のように、配線の引出し方向を考慮して引出し配線長が短くなるように、セル端子の y 座標を決定する。

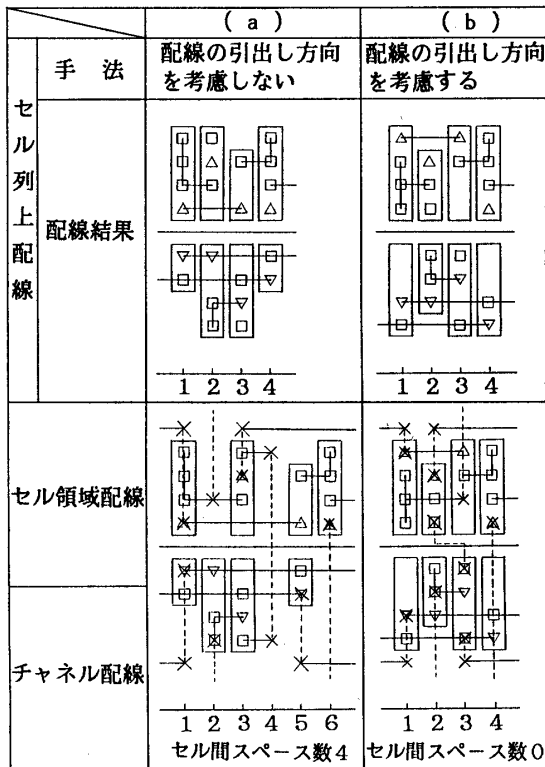


図 2 セル列上配線手法

3.3 セル領域配線

AL1 層の INJ を挟んで背面結合している 2 つのセル列の組について、セルの x 座標とセル領域内の配線径路を、セル間スペース数の最小化を図りながら決定する。

左端のセルから順に、セル端子が持つ配線の径路を決定する。径路が見つからない時は、右隣のセルとの間にスペースを空けて径路を求める。

3.4 チャンネル配線

水平配線トラック数を最小とする幹線支線方式のチャンネル配線プログラム³⁾により、チャンネル領域に引出された配線の径路を決定する。

4. 試行結果

人手設計された LSI から抽出したブロックを APRIL で試行した結果、ブロック面積は人手並みとなった。図 3 に自動配線パターン例を示す。

[参考文献]

- 1) 築添 明、他：全体概要；本大会予稿。
- 2) 木村光行、他：配置手法；本大会予稿。
- 3) 白石洋一、他：チャンネル内配線における幹線分割法；情報処理学会第 26 回全国大会予稿。

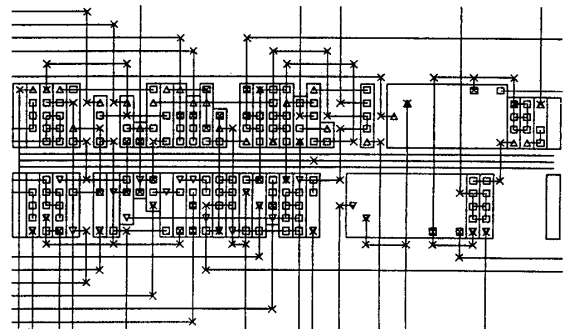


図 3 自動配線パターン例