

高速故障シミュレータを用いた重み付き乱数によるテスト生成

2S-4

伊藤雅樹 石浦菜岐佐 矢島脩三
(京都大学工学部)

1. あらまし

ベクトル計算機上に実現された高速故障シミュレータ[1]を用いた、重み付き乱数による組合せ回路のテスト生成手法を提案する。高い検出率を達成するためには、重み付き乱数の各外部入力の入力信号値確率(信号値が1となる確率)の計算法が重要となる。本稿では、入力信号値確率の計算法としてテスト生成アルゴリズムFAN[2]における多重後方追跡に似た手続き「活性化要求伝搬」を用いた方法を提案する。実験の結果、ベンチマーク回路[5]の検出可能な単一縮退故障のほぼ全てを検出することに成功した。

2. 重み付き乱数によるテスト生成

乱数によるテスト生成とは、入力パターンとして発生させた乱数から、故障シミュレーションによってテストパターンとして有効なパターンを選ぶことをいう。我々はベクトル計算機を用いた高速な故障シミュレータを開発し[1]、これを乱数によるテスト生成に応用する研究を進めている。このとき各外部入力に適当な入力信号値確率を割り当て、各入力信号値確率に従う重み付き乱数を用いると、純粋な乱数を用いるときに比べ、少ないパターン数で高い検出率を得ることができる[3]。我々は故障の検出を意図した入力信号値確率を求める手法として、高速な計算が可能で、しかも未検出故障の活性化の要求、及びその伝搬経路の活性化の要求を入力信号値確率に直接反映する手法を提案した[3]。しかし、実験では回路によっては効果の薄いものも存在した。そこで本稿では、テスト生成アルゴリズムFAN[2]における多重後方追跡に似た手続き「活性化要求伝搬」を提案する。これは[3]の手法に可制御性/可観測性尺度を導入し、活性化要求の衝突を可能な限り削減する手法である。

3. 入力信号値確率の計算法

3.1 [3]の計算法

本稿の手法の基本となる[3]で述べた入力信号値確率を求める手続きの概略を示す。

入力信号値確率に未検出故障とその伝搬経路の活性化の要求を反映させるために、各信号線に対して0要求カウンタ(RC0)と1要求カウンタ(RC1)を用意する。それぞれ、故障及び伝搬経路の活性化のためにその信号線の信号値を0又は1にする要求の数を表す。初期値はいずれも0である。まず、未検出故障の存在する信号線において、s-a-0故障のときはRC1を、s-a-1故障のときはRC0を1増やす。次に各未検出故障

の全伝搬経路上のゲートの伝搬経路以外への入力線のRCの値を、伝搬経路を活性化するように増やす。以上を全ての未検出故障について行う。そして外部出力側から外部入力側へ逆レベル順にRCの値を伝搬させ、各外部入力のRCの値が求まったとき、 $RC1/(RC0+RC1)$ をその外部入力の入力信号値確率とみなす。ただし $RC0+RC1=0$ のときは0.5とする。RCの値を外部入力への伝搬は、ファンアウトでは全ての枝のRCの和が基のRCに加えられ、ゲートではゲート出力のRCの値にゲートの種類に応じた関数を適用し、全ゲート入力のRCへ均等に配分する。

3.2 活性化要求伝搬

前節の様に、RCの値を外部入力へ伝搬する際、ゲート出力のRCの値を全ゲート入力のRCへ均等に配分すると、要求の値が衝突し、打ち消しあうことが多く起こると考えられる。例えば図1の回路において、信号線aにs-a-0故障が存在する場合を考える。(a)は全ゲート入力に伝搬したとき、(b)は制御信号値(ORの場合1)についてはゲートの一人力のみ伝搬し、非制御信号値(ORの場合0)については全ゲート入力に伝搬したときの様子を示す。(a)では信号線h, iの0要求値も1要求値も1となり、衝突が起こる。一方(b)では衝突は起こらず、実際、伝えら

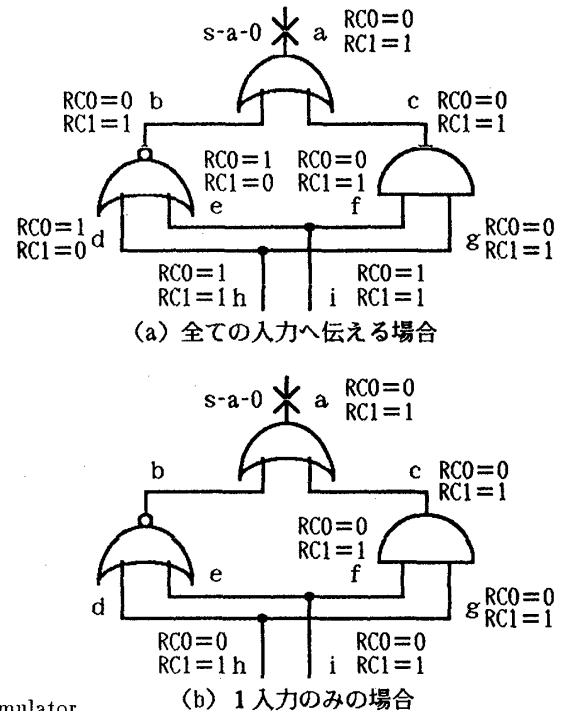


図1 活性化要求伝搬における衝突

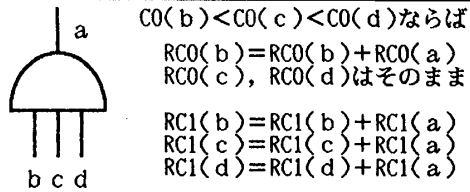


図2 可制御性尺度を考慮した要求値の伝搬

れた要求 $h = i = 1$ は a の $s-a-0$ 故障を検出するボタンとなっている。この様に、ゲート入力へ制御信号値の要求値を伝える際、一本の入力のみへ要求を伝えることにより、要求の衝突を少なくすることができるが、いずれの入力を選ばよいかという問題が重要になる。この問題に対し、本稿では最も制御し易い入力線を選ぶことにより、要求が満足される可能性の向上を図る。図2に3入力ANDゲートの例を示す。 CO が各信号線の0可制御性尺度（信号値を0に制御するときのし易さ）である。 CO が小さいほど0可制御性がよいことを表す。

また、[3]においては、故障の伝搬経路の活性化要求をカウントする際、全ての伝搬経路を対象としていた。これについても要求値の衝突が起こり易くなるため、本稿では最も可観測性のよい伝搬経路一本のみを対象としている。可制御性/可観測性尺度としてはFAST[4]のものを採用した。

3.3 計算の対象とする故障

活性化要求伝搬は故障シミュレーションにおける各バス（一まとまりのボタンの読み込みからシミュレーションまで）ごとに計算される。ただし、始めは全ての故障を対象に計算され、一つも故障が検出されないバスが存在した後は、一つだけの故障を対象に計算される。これは、始めのうちは要求の全く伝わらない外部入力を減らし、できるだけ多くの故障の要求を反映するためであり、後半は検出の難しい故障が残るため、お互いに要求を打ち消しあわないようにするためである。

4. 実験結果

前章までに述べた手法を用いたテスト生成システムをFACOM VP-400E上にFortran77で実現し、性能評価を10個のベンチマーク回路[5]を用いて行った。テスト生成は以下の三つの条件のうちいずれかが成り立った時点で打ち切った。

- 1) 目標検出率(100%)が得られた。
- 2) 予定のランダムボタン数(1メガボタン)をシミュレートした。
- 3) ある時点まででシミュレートしたボタン数のうち最後の60%のボタンをシミュレートする間に故障が一つも検出されなかった。

紙面の都合により、乱数では高い検出率の得難い回路として知られるC2670とC7552についてのみ、実見結果を表1を示す。他の回路に対しては検出可能な故障は全て6秒以下で検出した。表には比較のために純粋な乱数（入力信号値確率が全て0.5）で発生した乱数によるテスト生成の結果も示す。表から次のことが読み取れる。

- 1) C2670では検出可能な故障は全て検出しており、

表1 実験結果

回路名	全故障数	冗長故障数[6]	未検出故障数		CPU時間 [秒]	
			本稿	純粋な乱数	本稿	純粋な乱数
C2670	2747	117	117	197	6.20	26.5
C7552	7550	131	132	202	33.4	29.0

C7552でも検出できなかったのは唯一つである。これらのように外部入力数が多く、純粋な乱数では高い検出率を得難い回路に対しても本手法は非常に有効であることが分かる。なお、C2670では活性化要求伝搬を全故障を対象として行った時点で、全ての故障が検出されている。

- 2) テスト生成時間はC2670では純粋な乱数より4倍以上高速化されており、C7552でもほぼ同じ時間しか必要としない。テスト生成に必要なCPU時間は極めて少ないと言える。

5. おわりに

ベクトル計算機を用いた重み付き乱数による高速なテスト生成手法を提案した。入力信号値確率の計算法として、可制御性/可観測性尺度を用いた「活性化要求伝搬」を提案した。実験の結果、ベンチマーク回路のほぼ全ての検出可能故障を検出することに成功した。本稿の手法を用いることにより、純粋な乱数では検出が難しいが、テスト生成アルゴリズムにより少ないバックトラック数でテストボタンを求めることのできる故障は、非常に高速にテストボタンを求めることが可能となる。

今後の課題としては、信号値確率の計算のオーバーヘッドを削減するため、活性化要求伝搬のベクトル計算機向き改良や、純粋な乱数を用いた後に本手法を用いるようなテスト生成システムの開発が考えられる。この場合、純粋な乱数から重み付き乱数への切り換え時期の判定方法などの研究が必要となる。また、冗長故障の同定や、アルゴリズムによるテスト生成に多くのバックトラックを必要とする故障に対するテストボタンの生成には、それに絞った別のアプローチ[7]を考えることがよいであろう。

謝辞：御討論頂いた矢島研究室の皆様へ感謝します。

参考文献

- [1] 石浦, 伊藤, 矢島: 情処学会論文誌, pp.522-528, (May 1983).
- [2] H.Fujiwara, T.Shimono: IEEE Trans. Comp, pp.1137-1144, (Dec. 1983).
- [3] 伊藤, 石浦, 矢島: 情処37回全大, pp.1830-1831, (Sep. 1988).
- [4] M.Abramovici, J.J.Kulikowski, P.R.Menon, D.T.Miller: IEEE DESIGN & TEST, pp.43-54, (Aug. 1986).
- [5] F.Brglez, H.Fujiwara: ISCAS85, (June 1985).
- [6] M.H.Schulz, E.Auth: FTCS-18, pp.30-35, (June 1988).
- [7] 井置, 石浦, 矢島: 本大会予稿集.