

5U-1

PROCEED-LED LSIレイアウトエディタ

藤岡 督也、 藤田 友之、 石川 正樹、 枝廣 正人
(日本電気株式会社)

1. はじめに

最近のLSIのレイアウト設計は、自動化が進み多くのツールが開発され発表されているが、ブロック内の設計ではまだまだ人手設計に頼らざるを得ないのが現状である。このような状況では、設計者が身近で簡単に使用できしかも安価なレイアウト設計支援ツールが必要となる。

本稿では、PROCEEDシステムの1つとして開発したLSIレイアウトエディタ(PROCEED-LED)の機能と特徴について述べる。

2. エディタ

本システムは、機能的に2つの大きなサブシステム: エディタ部とブロックジェネレータ部から構成されており、インタラクティブDRC機能もエディタ部の1つの機能として実現されている。また、レイアウトデータの他システムとのインターフェースは、Stream File(CALMAシステムのインターフェースファイル)で行なっている。

エディタ部は、LSIのレイアウトデータをインタラクティブに入力、表示、編集するものである。写真1は、エディタ部をマルチウィンドウで表示したときの画面写真である。本エディタ部には、以下の特徴がある。

- (1)操作が簡単である。
- (2)コマンドが豊富である(100種類以上)。
- (3)コマンド・メニューはユーザが自由に設定できる。
- (4)ユーザーズ・コマンドが設定できる。
- (5)起動時のシステム設定を自由にできる。
- (6)コマンドの入力は、マウスとキーボードの両方から可能である。
- (7)エディット画面をマルチウィンドウで実行できる(最大20ウィンドウ)。
- (8)インタラクティブDRC機能がある。
- (9)入力層は256層、線種は5種類、塗りつぶし模様は15種類、カラーは16色同時表示可能である。

3. インタラクティブ・デザイン・ルール・チェック(IDRC)

IDRCは、エディタ部において編集中のレイアウトデータに対して定義されている各種デザインルールの検証を高速に行なうものである。これらのデザインルールは、ルールファイル(図1参照)に記述されており、チェックはこのファイルに記述された入力層に対して実行される。エラーデータは、入力データとは別のセルとして各チェック項目毎に指定された出力層に出力される。なお、このエラーセルの内容は、次のIDRCが起動されたときにクリアされる。

チェックの実行モードには、次の3種類がある。

- ①モード0: 表示セル全体のIDRC
- ②モード1: 表示画面全体のIDRC
- ③モード2: 指定図形のまわりのIDRC

処理演算としては、論理演算(AND、OR、SUB、XOR)と距離演算(INT、EXT、ENC)の7種類がある。なお、アルゴリズムは、バケット法[1]を用いており、特に小規模データにおいて高速である。

```
*** definitions ***
```

```
* input
```

```
  difn = 2 [ n-diffusion ];
  difp = 22 [ p-diffusion ];
  poly = 4 [ polysilicon ];
  al   = 6 [ metal ];
```

```
* output
```

```
  51 = al_width (5.0) [ width check ];
  52 = al_space (5.0) [ spacing check ];
  56 = gate_width (5.0) [ gate width ];
```

```
*** operations ***
```

```
  diff = difn OR difp;
  al_width = INT al;
  al_space = EXT al;
  gate = poly AND diff
  gate_width = INT gate;
```

図1. ルールファイルの記述例

4. 会話型ブロックジェネレータ

ブロックジェネレータは、RAM/ROM、PLA、乗算器などのVLSI設計に用いられる機能ブロックの規則性に注目し、レイアウト構造を予め用意することにより、入力幅等のパラメータを与えるだけで所望のレイアウトデータを直ちに生成する。

従来の機能ブロックを構成するセルを並べるだけの機能を持つブロックジェネレータと比較して本ジェネレータは、次のような特徴を持つ。

①会話的なレイアウト構造作成機能[2]

②セル間の自動配線機能

①は、従来プログラム言語の形で与えていたものを、グラフィックディスプレイ上で会話的に入力する機能である。会話的コマンドを用いて作成されたレイアウト構造は、自動的にテキストイメージの構造記述ファイルに変換される。また、既存の構造記述ファイルを会話型機能を用いて再編集することも可能である。本機能により、誤りのないレイアウト構造を短期間に作成することができる。

②の自動配線機能としては、次の3種類のルータが用意されている。

- ・リバールータ
- ・チャンネルルータ
- ・ポイントルータ

これらのルータを使い分けることにより、セル間の配線が必要とされる様々なレイアウト構造を柔軟に作成することが可能である。写真2は、会話型ブロックジェネレータの画面写真である。

5. 性能

本システムは、EWS4800シリーズ上で稼働しており、実用的に使用が開始されている。

図2は、現在得られている各サブシステムの実測性能を示したものである。

機能	規模	性能
エディタ(表示)	1000 図形	4 秒
インタラクティブDRC	8 Trs	3 秒
	16 Trs	6 秒
	76 Trs	40 秒
ブロックジェネレータ	RAM (4200t#)	60 秒

図2. 実測性能 (EWS4800/10)

6. おわりに

本稿では、PROCEEDシステムの中のサブシステムであるLSIレイアウトエディタについて述べた。

LSI設計のレイアウト設計作業を効率化するために実際の設計に利用している。今後も処理速度、機能、ユーザ・インターフェース等に関して、より一層の性能の向上を目指して開発を進める予定である。

参考文献

- [1]枝廣：「会話型VLSIレイアウト検証のための一手法」、第36回情処全大 4V-2、1988。
 [2]石川：「会話型レイアウト構造記述の一手法」、第35回情処全大、3F-8、1987。

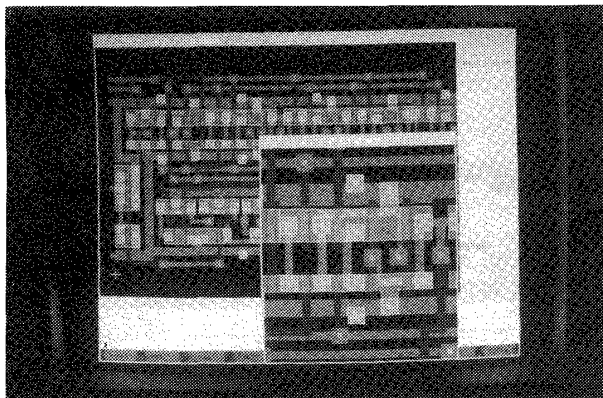


写真1. エディタの画面写真

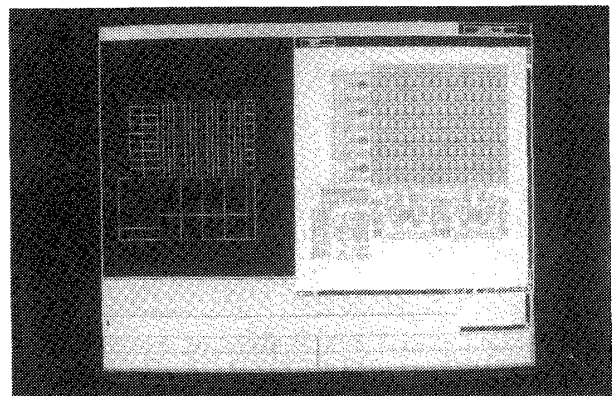


写真2. 会話型ブロックジェネレータの画面写真