

# 高性能画像認識装置(HIDIC-IP/200)のアーキテクチャ

6T-5

武長 寛<sup>+</sup>、小林芳樹<sup>+</sup>、高藤政雄<sup>+</sup>、奥山良幸<sup>+</sup>、三浦修一<sup>+</sup>、三島忠明<sup>+</sup>、浅田和佳<sup>++</sup>、藤原和紀<sup>++</sup>

+ 日立製作所 日立研究所 ++ 同 大みか工場

## 1. まえがき

近年の半導体技術の進歩により画像認識装置の高速化、低価格化が急速に進み、これに伴って応用分野が拡大しつつある。そこで、このような市場ニーズに応えるため、先にHi-BiCMOS技術を用いて8品種の画像処理用VLSIシリーズを開発した。<sup>(1)(2)(3)(4)</sup> 今回、このVLSIを活用してシステムの小型・高性能化を図るとともに使い勝手の良いプログラム開発支援機能を実現した高性能画像認識装置HIDIC-IP/200を開発したので、そのアーキテクチャについて述べる。

## 2. 画像処理VLSIシリーズ

画像認識システムの小型・高性能化を実現するため、図1に示すように画像認識の基本的な流れに対応してシステムを機能分割し、その基本要素を同図の8品種のVLSIにモジュール化した。VLSIの概要を表1に示す。VLSIの開発に際しては、個々のVLSIはビデオレートで処理できること、小型化と拡張性を両立できること、を基本方針に、下記の特長を実現した。

- ①高機能画像アドレス処理：ラスタ走査だけでなく画像の正規化に必要なアフィン変換をビデオレートで実現した。
- ②1チップ空間フィルタ処理：基本画像処理である空間フィルタ処理を1個のISP-IIで実現した。<sup>(1)(2)</sup> このため、ISP-IIでは、2組のラインメモリを内蔵し、画素データをLSI内部で切り出せるようにした。この画素データを、図1の実線で示す縦方向の3個のプロセッサエレメント(PE)で、3回、時分割に処理することにより、図中破線部も含めた3×3の空間フィルタを実行できる。また、破線で示す縦方向3個のPEを別のISP-IIに置き換えることにより、3×3の空間フィルタを25MHzで実行できる。
- ③並列特徴抽出：面積、重心、平均濃度等のスカラー特徴量、及び投影分布、濃度頻度分布等の分布特徴量を、使用LSIの個数に比例して複数個並列抽出できるようにした。

## 3. システム構成

### 3.1 ハードウェア構成

以上述べたVLSIシリーズにより小型から高性能な各種システムを構築することができるが、今回は従来装置(HIDIC-IP/10,20)の上位互換性を保つ汎用マシンで、かつ、更に小型・高性能を第1のターゲットとし、図2に示す画像処理プロセッサを構築した。特にニーズを分析し、モノクロ画像処理で画像メモリを3チャンネルとし、一方画像処理プロセッサも標準的な最小構成とした。各画像メモリには、アドレス及びデータのフロー制御のためIAMとIDMを設け、全体のアフィン変換などの画面アドレスはAPが発生する。一方、IAMにもラスタ走査型のアドレス発生器を2組(1つは読みだし用(SOUR),他の1つは書き込み用(DEST)である)持つ。IAMでは、これらのアドレスをプログラマブルに選択して出力できるようにしたので、多様な画像処理に対応できる。その一例を図3に示す。同図によれば、画像データ(O)を正規化し補正し

ながら標準画像(Δ)とパターンマッチングを行い、最大一致点を検出する処理が1回のTV走査でパイプラインに実行できる。これは、IAM#1がAPからのアドレスを、IAM#2はSOURとDESTを時分割に出力することで実現できる。また、ISP-II等で処理された画像データから、X、Y投影分布、重心、面積等最大6個の特徴量がHP, PFPで並列に抽出される。

本画像処理プロセッサの画像処理機能と性能を表2に示す。空間フィルタ等は従来装置と同じ6MHzであるが、画像間演算や新機能のアフィン変換等は2倍の12MHzで処理でき、更に特徴量の並列抽出等により総合性能を2~5に向上することができた。また、従来プログラムと画像の表示に別々のディスプレイが必要であったものを、今回、ACRTC及びコンソール、グラフィックメモリの搭載により、これらを一体化した。

本画像処理プロセッサを約290×290mm<sup>2</sup>のボード1枚に実現し、これと68000から成るシステムプロセッサボードの2

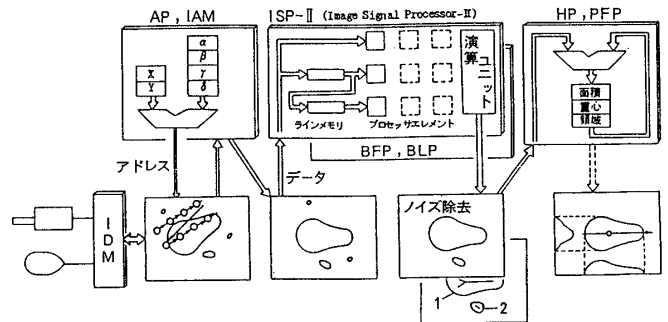


図1 画像処理VLSIの構成

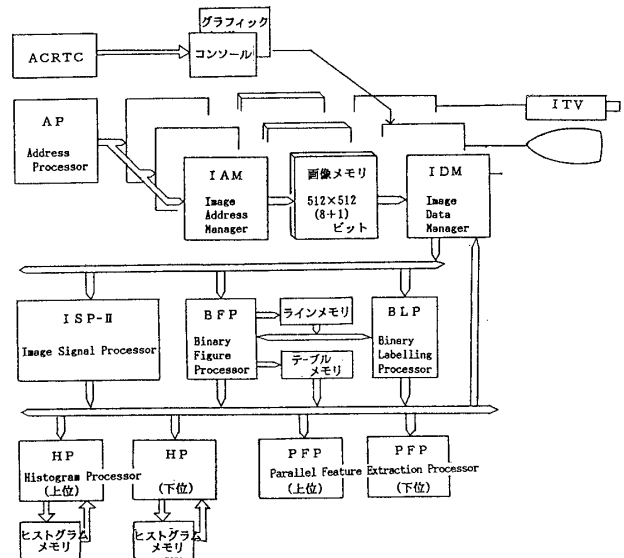


図2 画像処理プロセッサの構成

Architecture of High-performance Image Processing System (HIDIC-IP/200)  
 Hiroshi TAKENAGA<sup>+</sup>, Yoshiki KOBAYASHI<sup>+</sup>, Masao TAKATO<sup>+</sup>, Yoshiyuki OKUYAMA<sup>+</sup>, Syuichi MIURA<sup>+</sup>, Tadaaki MISHIMA<sup>+</sup>  
 Kazuyoshi ASADA<sup>++</sup>, Kazunori FUJIWARA<sup>++</sup>  
 + : Hitachi Research Laboratory, Hitachi Ltd. ++ : Omika Works, Hitachi Ltd.

表1 画像処理VLSIの概要

分類	LSI名	処理速度	機能
画像処理	ISP-II (Image Signal Processor-II)	Custom (16万素子) 25MHz	空間相関演算(空間フィルタ) 画像間演算 パターンマッチング
	BFP (Binary Figure Processor)	Date Array 120Hz	物体の輪郭抽出、膨張、収縮 細線化などの形状変換処理
	BLP (Binary Labelling Processor)	Date Array 6Hz	物体の番号づけ (物体の面積も同時抽出)
	FPF (Parallel Feature Processor)	Date Array 120Hz	物体の面積、重心、傾き 領域などを並列抽出 平均濃度、最明/最濃度抽出
特徴抽出	HIP (Histogram Processor)	Date Array 120Hz	濃度ヒストグラム X/Y軸投影分布 産別抽出
	AF/IA (Address Processor/ Image Address Manager)	Date Array 120Hz	アフィン変換(拡大、回転) ウィンドウ処理 輪郭追跡
画像メモリ	IDM (Image Data Manager)	Date Array 120Hz	画像メモリ、ITVカメラ、 表示データ等の画像データの フロー制御

表2 画像処理機能と性能

処理機能	主な処理内容	性能
空間フィルタリング	平滑化、輪郭強調、メディアンフィルタ、非線形近傍演算、局所最大値/最小値	167ns
特徴点抽出	膨張、収縮、輪郭抽出、細線化、ノイズ除去	83ns
特徴コード抽出	方向コード 幾何学的特徴(端点、交点)コード	83ns
ヒストグラム処理	物体の面積、周長、投影分布、領域抽出濃度、濃度濃度、最大/最小濃度抽出	167ns
濃度変換	補正、強調、等濃度縮	83ns
ラベリング	画面中の孤立した物体に番号づけを行う	167ns* *2M
画像演算	2値画像間演算(AND, OR, XOR)、濃度画像間演算、マスク処理	83ns
アフィン変換	拡大、縮小、回転	83ns
パターンマッチング	8x12素子のテンプレートパターンマッチング処理	167ns

注1:性能は1画面当りのハードウェア処理時間  
注2:換ラベル(167ns)+ラベリング(167ns)

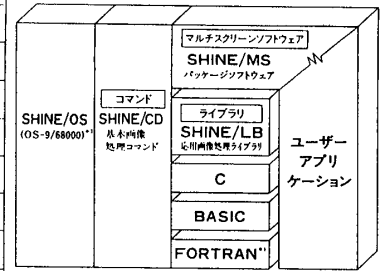


図4 ソフトウェアの構成

枚でシステムを構成した。

3.2 ソフトウェア構成

高性能、多機能なハードウェアを駆使した認識アルゴリズムを効率良く開発できることを主眼に、図4に示すソフトウェア環境を構築した。システム全体を制御するオペレーティングシステムとしてOS-9/68000を採用し、その下に、画像処理の各機能に対応した約250種類のコマンド群を設け、C、BASIC 等で作成したアプリケーションプログラムの中で利用できるようにした。

特に、今回ソフトウェアの大きな特長として、上述のコマンドの知識がなくても容易に応用プログラムの開発が出来るように、メニュー表示とマウスを用いた対話形式のプログラム開発支援ソフトウェア(マルチスクリーン)を開発した。その概要を図5を用いて説明する。ここで、スクリーンとは1つの対象物に対する複数の認識項目(例えば、図5に示すようにICのピンの曲がりの有無、寸法の計測、印字文字の認識)について各々の項目をグループ化してまとめた仮想的な画面のことである。今回は、最大8画面のスクリーンが利用でき、各スクリーンにはウィンドウと呼ぶ処理領域が最大32個設定できる。マルチスクリーンの処理は大きくオフライン処理とオンライン処理に分かれる。オフライン処理は、認識対象物を教示し、調整することによりオンライン処理で用いる教示データテーブルを作成する処理である。データテーブルとしては、下記で説明する サーチエリア、認識項目、ウィンドウ等である。一方、オンライン処理では、図5に示すように実行される。すなわち、

- ①外部センサーを用いずにサーチエリア内の画像処理(例えば、明るさの変化の検出)により対象物を検知し、最適な画像を自動的に取り込む。
- ②オフライン処理で作成した教示データに対して取り込んだ画像にX、Y方向の位置ずれや回転ずれがあれば自動的に補正する。補正は、重心、主軸を使った粗い補正と対象物の特異点を使った精密な補正があり、メニュー選択できる。
- ③濃淡画像処理を含め、特徴量抽出結果に基づき、スクリーン内の認識を行い、
- ④必要ならばユーザが作成した独自の認識プログラムとリンクして結果を出力する。

このように、マルチスクリーンを活用することで、画像の取り込みから認識までの一連の流れを対話形式で作成することができ、応用プログラムの開発効率を向上できる。

4. むすび

小型化と高性能化を両立できる画像処理用VLSIシリーズを、

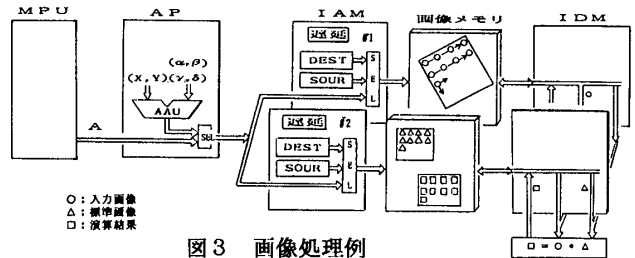


図3 画像処理例

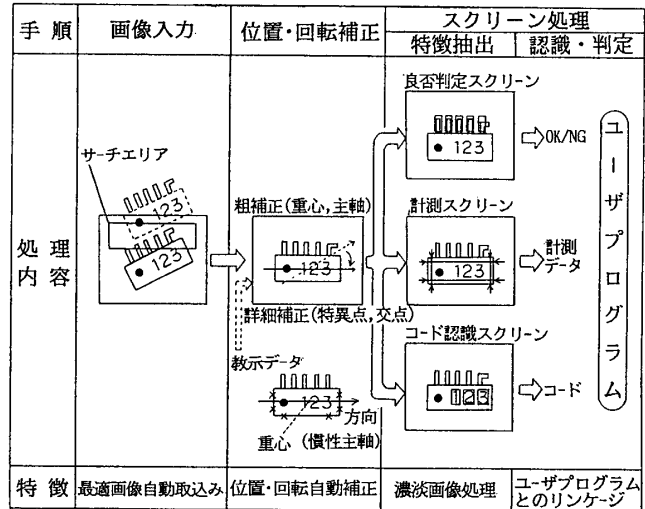


図5 マルチスクリーンの概要と処理手順

開発し、画像処理装置の設計、開発を容易にした。また、対話形式で応用プログラムを開発可能なマルチスクリーンソフトウェアを開発した。そして、これらを用いて小型・高性能で使い勝手の良い画像認識装置を開発できた。

参考文献

- (1)小林他、"高性能画像処理VLSI(ISP-II)の基本アーキテクチャ"、電子情報通信学会創立70周年記念総合全国大会、5-141、昭和62年
- (2)三浦他、"高性能画像処理VLSI(ISP-II)の拡張アーキテクチャ"、同上、5-142、昭和62年
- (3)武長他、"ISP-II用周辺LSI(イメージアドレスプロセッサ)"、同上、5-143、昭和62年
- (4)奥山他、"ISP-II用周辺LSI(特徴抽出プロセッサ)"、同上、5-144、昭和62年
- (5)長沢他、"高性能画像認識装置HIDIC-IP/200"、映像情報、Vol.20、No.3、pp.67-72、1988年2月