

高速並列処理ワークステーション (TOP-1)
— スヌープ・キャッシュ —

7N-4

大庭信之、清水茂則

日本アイ・ビー・エム株式会社東京基礎研究所

1. はじめに

共有メモリ型のマルチプロセッサ・システムでは、共有バスおよび共有メモリに対するアクセス競合が、システム性能の向上を妨げる最大のボトルネックとなることは、周知のとおりである。この問題を解決する為に、各プロセッサにプライベート・キャッシュを付加することによって、共有バスに対する要求バンド幅の低減を図るという方法がよく用いられる。しかしながら、このような方式は、同一メモリ・ロケーションに対して複数のコピーがシステム中に存在することを許すことになり、これら複数のコピー間の一致性をいかに保証するかという新たな問題を引き起こす。この問題を解決する為に、スヌープ・キャッシュと呼ばれる方式が1980年代の初めから広く用いられている。TOP-1でもスヌープ・キャッシュの一種と位置付けることのできる方式を採用しているが、本稿では、TOP-1プロトコルと名付けているところの独自のスヌープ・プロトコル、及び種々の設計諸元について論ずる。

2. TOP-1キャッシュ概要

TOP-1キャッシュの概要が表1に示される。(1) 二重化タグ・メモリ： タグ・メモリは、MPUからのアクセスとバスからのアクセスに対して二重化されており、2つのタグ・メモリは常に一貫性を保つように制御される。この二重化タグ・メモリによって、タグの書き替えが起こらない限りに於ては、MPUとバスからの同時アクセスが可能となる。

(2) 128Kバイト・キャッシュ・サイズ： 一般に、キャッシュ・サイズを大きくするに従って、高いヒット率を得ることが可能であるが、いたずらに大容量のキャッシュを用いることは、非常にわずかなヒット率の向上のために、コストとスペースの両面に於て大きな犠牲を払うことにつながる。一方、近年の高速SRAMのテクノロジーは、大容量チップの使用を可能としており、大容量キャッシュの構築を容易に実現することを可能としている。TOP-1では、18ビット×8Kの高速SRAMチップを用いて、128KBのキャッシュ・サイズを実現している。

(3) 64ビット・ライン・サイズ： ライン・サイズの決定は、キャッシュ・システムの設計に於て、最も重要な項目の1つである。TOP-1では、主として以下のような検討のもとに64ビット幅のライン・サイズを採用した。

ヒット率： 大きなライン・サイズを用いることによってヒッ

ト率の増大が得られることは、一般によく知られるところであるし、我々の性能評価シミュレーションでもそのような傾向が得られている。しかしながら、大容量キャッシュの場合、ライン・サイズの増大によって得られるヒット率の向上はきわめて小さなものであることも事実である。我々の性能評価シミュレーションでは、TOP-1で採用している128Kバイトのキャッシュ・サイズに対しては、64ビットのライン・サイズと128ビットのライン・サイズでは、1%以下のヒット率の差しか認められないという結果が得られている。

転送オーバーヘッド： 大きなライン・サイズを実現するには、1つのアドレスに対してデータを何回かに分割して連続したバス・サイクルで転送するブロック転送の方式が必須である。ブロック転送はバス使用効率の向上という利点を提供することは事実であるが、非ブロック転送に比較して転送オーバーヘッドを導くことも事実である。このオーバーヘッドが、きわめて僅かなヒット率の向上によって得られる利点を相殺する危険がある。

共有ブロックへのライト・ヒット時のオーバーヘッド： 大きなライン・サイズは、キャッシュ中での共有ブロックの比率の増大に結び付く。共有ブロックに対するライト・ヒットは、他のキャッシュおよび共有メモリを更新する為に、バス・アクセスを必要とするのでキャッシュ性能の低下を引き起こす。

(4) ダイレクト・マッピング： アソシアティビティもキャッシュ設計に於て十分な注意を払うべき重要な項目である。TOP-1では、ヒット率に対する考慮、現実的なタイミング要求に対する考慮より、ダイレクト・マッピングを採用した。TOP-1のような大容量キャッシュ(128KB)の場合、アソシアティビティの増大によって得られるヒット率の向上は極めて小さなものである。また、アソシアティビティの増大の為に必要となる制御回路のオーバーヘッドは、現実の回路設計をタイミング要求の観点より極めて困難なものとする。

3. TOP-1プロトコル

一般に、スヌープ・キャッシュ・プロトコルの設計には、次のような考慮が必要である。

(1) 複数コピー間の一貫性を保証すること。

(2) できる限り各プライベート・キャッシュ中でローカルに処理できる比率を高く保ち、共有バスに対する要求バンド幅を低く抑えること。

(3) 各アクセス要求をできる限り少ないサイクル数で処理

できること。

(4) できる限り単純な共有バス・プロトコルで実現できること。

(5) スヌープの為に、自分自身のMPUからのキャッシュ・アクセスが妨害される比率をできる限り低くすること。

(6) 単純な制御回路で実現可能であり、制御回路自身のオーバヘッドをできるだけ低くすること。

TOP-1では、共有メモリのアクセス速度と、スヌープによって他のキャッシュをアクセスする場合の速度が、バスから見てほぼ同等であることを考慮した上で、上記の要件をバランス良く満足させるTOP-1プロトコルと呼ぶ独自のスヌープ・プロトコルを用いている。本プロトコルの特徴を以下に示す。

(a) リード・ミスに対する共有メモリからのデータの供給：

他のキャッシュが共有メモリの最新の写しを保持している場合でも、リード・ミスに対しては、共有メモリからデータが供給される。この方式は、最新の写しを保持している他のキャッシュからデータを供給する方式と比較して、他のキャッシュを妨害する比率を低く抑えることができる。

(b) 共有ブロックへの書き込み時の共有メモリの同時更新：

複数のキャッシュ間で共有されるブロックに対してライト要求が生じた場合、TOP-1プロトコルでは、写しを有するすべてのキャッシュを更新すると同時に、共有メモリの更新も行う。この方式は、写しを保持する他のキャッシュのみを更新し、共有メモリの更新は行わない方式と比較して、各キャッシュ中のブロックをクリーン・ステートとして管理できる比率の増大を図ることができ、リプレースが必要となる比率を低く抑えることが可能である。

(c) ダーティー・ブロックのリード・ミスに対するキャッシュ間転送： あるキャッシュにおいてリード・ミスが起こり、他のキャッシュが当該ブロックの写しをダーティー・ステートで保持している場合、当該ブロックは要求元へのみ供給され、共有メモリの更新は行わない。この方式は、同時に共有メモリの更新を行う方式と比較して、共有バスのプロトコルを単純化することが可能である。一方、各キャッシュ中のブロックをクリーン・ステートで管理できる比率が低下するのようになるが見えるが、(b)項の方式により共有ブロックがダーティー・ステートとなる確率は極めて低く抑えられるので、実質的な欠点とはならない。

図1に、TOP-1プロトコルのブロック・ステート管理についての詳細な状態遷移図を示す。

4. まとめ

TOP-1のキャッシュの設計において、我々の設計上の選択が最適のものであったと信じるが、実際の動作状況に於て、性能の観点より適切なものであるかどうかは今後の評価を待つところである。TOP-1上に実装されている性能評価用ハードウェアを用いて、キャッシュ設計を再評価し、今後の研究の助けとすることが、これからの課題である。

表1. TOP-1キャッシュの概要

Protocol	TOP-1 Protocol 2 Protocols (Update & Invalidate)* 2 Modes (Normal & HDC)*
Configuration	64 bit 16K Lines 1-Way Associative (Direct Mapping)
Tag Memory	32K Bytes x 2 (Duplicated for Snoop)
Data Memory	128K Bytes
Shared Mem Update	Write Back

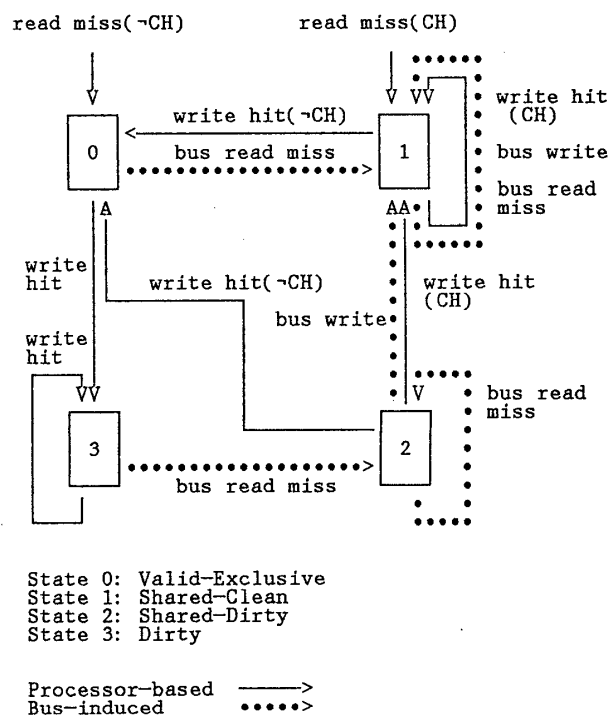


図1. TOP-1キャッシュ・プロトコル