

論理再利用方式 (2)
— 処理方式 —

3R-11

男澤 康*, 越下 順二*, 横川 明子**, 新舎 隆夫**

* 日立ソフトウェアエンジニアリング (株)
** (株) 日立製作所

1. はじめに

論理装置の設計品質向上及び設計工数低減を図る有力な方法の1つに、既存論理を再利用して設計する再利用設計がある。この再利用設計の支援を目的として、報告者等は先に、既存のゲート論理を目標回路系の機能論理に変換し、その機能論理図を生成する論理再利用方式(論理レベル変換方式)を提案し、その概要を説明した¹⁾。

本報告では、この論理レベル変換方式の中核をなす機能論理変換処理の概要について述べる。

2. 機能論理変換処理

機能論理変換処理は、図1に示すように、次の4つのステップで構成されている。

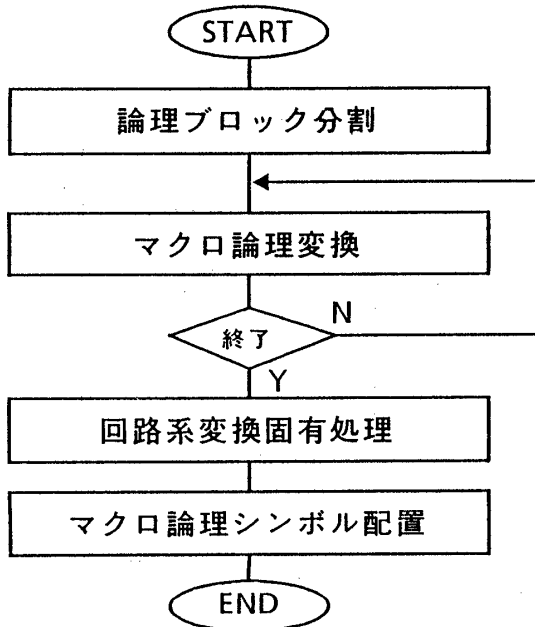


図1. 機能論理変換処理フロー

2. 1 論理ブロック分割

本ステップは、以下の手順で、既存のゲート論理を論理ブロックに分割する。

- (1)ゲート論理構造から機能的な論理の塊を自動認識することは一般に困難であるので、ゲート論理図1頁の論理を機能的な論理の塊と仮定し、ゲート論理図頁単位に論理分割を行う。
- (2)フリップ・フロップは、ブール式表現不可のゲートであるので、各ゲートを単独で抽出し、論理分割を行う。
- (3)(2)を行った結果、論理ブロック間でループが発生する場合は、ループを抑止するために、さらに論理分割を行う。

2. 2 マクロ論理変換

本ステップは、各論理ブロックをマクロ論理に変換する。この変換方法には2種類あり、フリップ・フロップの各論理ブロックは、ライブラリを参照してフリップ・フロップマクロ論理に変換し、その他の各論理ブロックは、以下の手順でブール式マクロ論理に変換する。

- (1)各切口出力信号を起点にファンイン・トレースを行うことにより、当該論理ブロック内の論理をファンアウト・フリー・リージョンに切り分け、1ブール式の生成範囲を決定する。
- (2)切り分けた各部分論理の入出力信号に入出力パラメータを割当て、ライブラリを参照して個々のゲートの論理機能と等価なブール式を取得し、ブール式の見易さを考慮して、入出力パラメータを変数とするブール式を生成する。
- (3)生成したブール式の数及び最長ブール式の長さより、当該マクロ論理シンボルの図面サイズを計算し、これが機能論理図1頁内に収まらない場合は、当該マクロ論理内

A Logic Reusing Method (2) -Procedure-

Kou OTOKOZAWA¹, Junji KOSHISHITA¹, Akiko YOKOKAWA², Takao SHINSHA²

¹HITACHI SOFTWARE ENGINEERING, Co. Ltd., ²HITACHI, Ltd.

の論理を再分割し、分割した各部分論理について、処理を(1)からやり直す。

2.3 回路系変換固有処理

本ステップは、以下のような回路系間の特性の相違に依存した固有処理を行う。

- (1) L S I の各切口信号にバッファセルを付加する。
- (2) アンプゲートの追加等のファンアウト調整を行う。

2.4 マクロ論理シンボル配置

本ステップは、各マクロ論理シンボルの機能論理図上の図面位置を決定する。

- (1) 十字枝法による単純配置を行う。
- (2) 元のゲート論理図の論理の進行性を保存するために、ゲート論理図頁順に、同一頁では左側に配置されている論理ブロックに対応するマクロ論理シンボルから順に、マクロ論理シンボルを配置する。

本処理方式による機能論理変換例を図2に示す。

3. 評価結果

上述の機能論理変換を中核とする論理再利用方式(論理レベル変換方式)を、E C L - E C L 回路系変換を必要とする L S I に適用し、評価を行った。

その結果、ゲート論理図と比べて約2倍の図面密度をもつ機能論理図が生成可能であり、再利用論理の論理変更に要する工数を50%~70%低減可能であることを確認した。

4. おわりに

本報告では、既存のゲート論理を目標回路系の機能論理に変換し、その機能論理図を生成する論理再利用方式の中核をなす機能論理変換の処理方式について説明した。今後は、適用範囲の拡大、機能論理図の見易さ向上が課題となる。

【参考文献】

- 1) 新舎ほか：論理再利用方式(1)-概要-情報処理第33回全国大会論文集，61年10月。

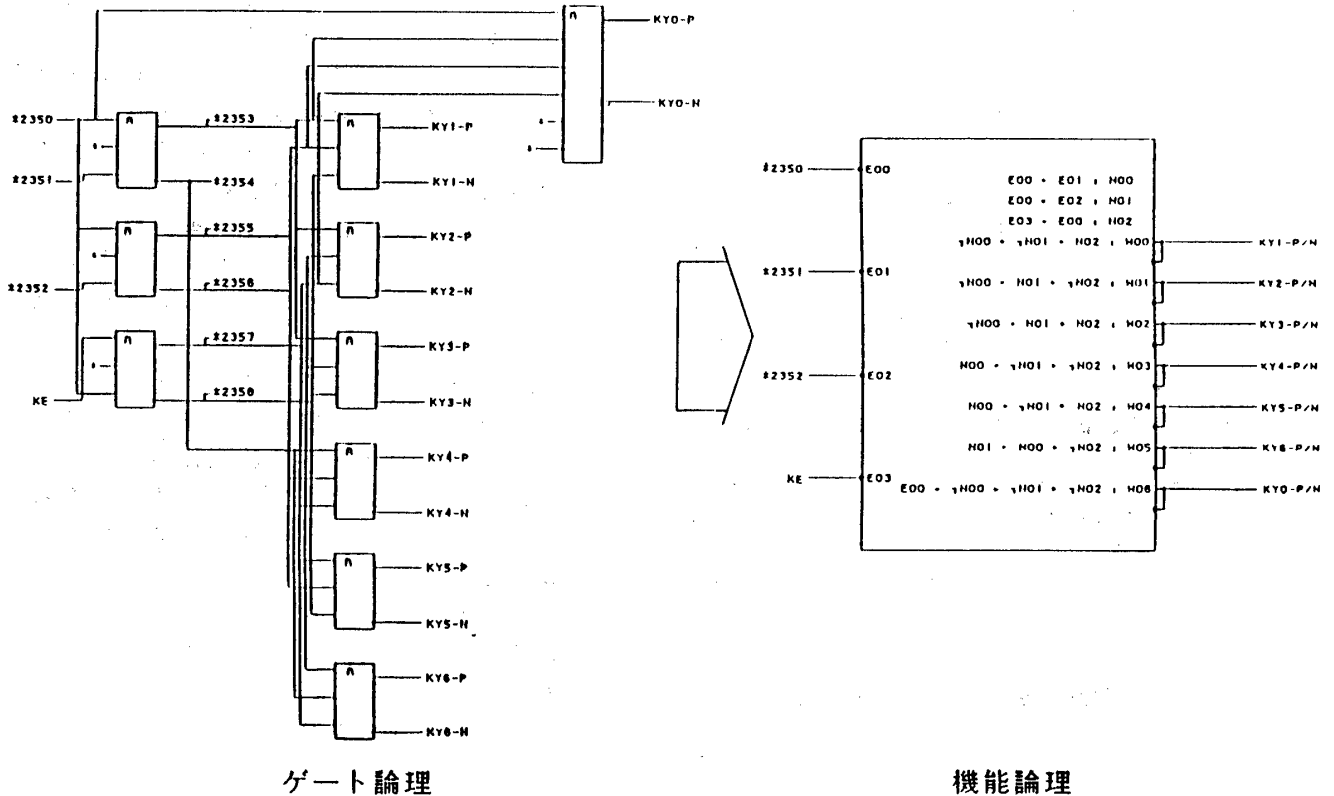


図2. 機能論理変換例