

冗長回路削除プログラム用ライブラリの自動作成

3R-8

柿沼 守男 , 辻 裕生 , 村井 真一
三菱電機 (株)

1. はじめに

標準セル方式LSIのセル間の論理接続情報は階層的に作成されることが多い。その場合、中間階層モジュールの一部の入力信号値を0や1に固定することにより中間階層モジュールの機能を修正できるなら、既設計データの再利用が進む。しかしその様な論理接続情報を単純に階層展開すると、LSIは不要なセルや冗長なセルを含む。この欠点を改善するために、不要なセルや冗長なセルを階層展開時に削除するプログラムを開発した<1>。

このプログラムはセル削除規則をライブラリとして入力するが、それを人手で作成することは質/量の点で難しい。そこでそのライブラリを自動的に作成するプログラムを開発した。

2節でそのライブラリを説明し3節で本プログラムの概要を示し、適用結果を4節に示す。5節では、本プログラムと冗長回路削除プログラムの役割をまとめる。

2. 冗長回路削除プログラム用ライブラリ

冗長回路削除処理はセル・オカレンスの入力信号値の固定状況に応じて、そのセルを別の最適なセルに置換えるか、そのセル・オカレンスを削除してその出力信号値を固定することを繰り返す処理である。

削除処理で扱う問題のモデル化を容易にするために、2種のセルを導入した。それは入力信号を持たず固定信号値を出力する論理固定セル、および入出力信号を持つが現実には存在しない仮想セルである。

セル・オカレンス削除は論理固定セルへのセル置換として扱われる。セルの複数入力信号値が固定されてのセル置換は、1個の入力信号値が固定されて、ある仮想セルに置換され、その仮想セルの1個の入力信号値が固定されて別の仮想セルに置換され、最終的に別のセルに置換されるとして扱われる。

以後、現実存在するセルを実セルと記し、実セル・仮想セル・論理固定セルを“セル”と総称する。なお論理固定セルが実セルであるか否かは半導体技術に依る。

冗長回路削除プログラム用ライブラリ(以後単にライブラリ)は次の情報を持つ。

(1) 入力信号を持つ実セルの場合

着目セルの入力信号毎に、その値が0か1に固定されたならば、その状況で必要な論理機能を実現できる別の“セル”のうち、論理機能が最小で駆動力が減少しない“セル”(代替セル)が何か、及び、その時の着目セルの各入出力信号と代替セルの各入出力信号との対応関係を持つ。

(2) 仮想セルの場合

(1)の情報に加えて、仮想セル毎に、その仮想セルの論理機能を実現できる実セルのうち、論理機能が最小で駆動力が減少しない実セル(元セル)が何か、及び、仮想セルの各入出力信号と元セルの各入出力信号との対応関係を持つ。

従ってライブラリから“セル”を状態とする状態遷移図が描ける。図1の例示ではA, B, Cが実セルでありFが仮想セルでありD, Eが論理固定セルである。FからAへの矢印はFの元セルがAであることを示す。“セル”間の各入出力信号の対応関係は示していない。

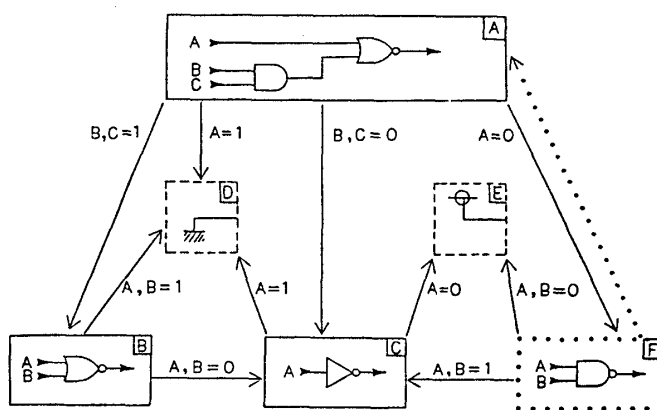


図1. “セル”の状態遷移

3. プログラムの概要

セルの論理機能は真理値表で表現できる。しかし大半のセルは一出力組合せ回路であり、その論理機能はAND, OR等の接続情報として既にデータベースに格納されている。このデータを流用するにはブール式が適している。そこでセル集合を一出力組合せ回路か否かで分けて、それぞれ独立に処理する。

3.1 一出力組合せ回路の場合の前処理

セルの論理機能はデータベース中では階層的に表現されている。その最低位はAND, NAND, OR, NOR, インバータ, トライステートである。まず階層展開処理により、上記要素間の相互接続情報をデータベースから抽出する。次にそれをブール式に似たものに変換する。ここで似たものとは、演算子としてAND, OR, NOTの他にトライステート処理用演算子を定義したものである。

3.2 一出力組合せ回路でない場合の前処理

人間がマニュアルに記されている真理値表をそのままコーディングする。そこではその入力信号値が0でも1でも出力値に影響しない場合、信号値Xを使用しているが、その真理値表をXを使用しない真理値表に変換する。

3.3 ライブラリの作成処理

ブール式, 真理値表の両者で処理はほぼ同じである。

- (1) 入力信号を持つ“セル”を取出す。
- (2) “セル”が仮想セルなら、その元セルに関して
 2. (2) に示した情報をライブラリに出力する。
- (3) “セル”のある入力信号値を0又は1に固定する。
- (4) ブール式の場合、論理演算と単純化により、真理値表の場合、対応する真理値表の抽出と単純化により(3)の条件での論理機能を得る。
- (5) 得られた論理機能と等価な論理機能を持つ“セル”を探す。もし存在しなければ、得られた論理機能を持つ仮想セルを生成し、それを“セル”の集合に加える。
- (6) 得られた代替セルに関して2. (1) に示した情報をライブラリに出力する。

独立に得られた2個のライブラリを連結して、最終的にライブラリとする。

3.4 プログラム言語

3.1の一部(データベースでの階層展開・接続情報抽出処理部)は以前に開発されたプログラム<2>を流用

したものでFortranで記述されている。その他の部分は新たに作成したものでPrologで記述されている。

4. 適用結果

ブール式/真理値表により各58個/21個の実セルが処理された。処理時間は3.3(5)での処理時間が大半を占め、計算機<Melcom-Cosmo 900 II>のCPU時間は約3時間であった。自動作成ライブラリは、現在運用されている人手作成ライブラリに比べて、その記述量が約70%増加した。

以前に開発された8000ゲート規模のLSIに対して、自動作成ライブラリを使用して階層展開・冗長回路削除プログラムを再度実行した結果、処理時間はほぼ同じであった。また自動作成ライブラリを使用することにより配線要求量のめやす(ピン対の総数)は3.4%減少し、トランジスタの必要量は2.2%減少した。

5. まとめ

人手作成ライブラリに誤った記述は存在していない。しかし結果に示される様に、セルが遭遇する全ての局面が記述されてはいなかった。冗長回路削除プログラムは本来削除可能な場合でも、セル削除規則が不十分であったために削除できなかった。

セル削除規則は汎用的でなく、準備されたセル集合毎に必要な。自動作成プログラムはブール式や真理値表の基本的な演算・単純化規則を特定のセル集合に適用して、問題向きに専用化された規則を生成する。このプログラムは基本的な規則しか使用しないので、汎用的である。実行速度は遅いが、その用途には問題ない。

一方、冗長回路削除プログラムは専用の規則を使用するが、その規則はライブラリとして与えられるので、汎用的である。さらにAND, OR等の低いレベルを処理するのではなく、セルのレベルを処理するので、運用プログラムとして問題ない速度で動作する。

謝辞 最後に当プログラム開発の機会を与えて下さった首藤勝博士に感謝致します。

参考文献

<1> 柿沼, 辻, 村井: “階層化設計指向データベースの概要と階層展開処理”, 情報処理学会設計自動化研究会資料14-4, 1982年。

<2> 榎本, 柿沼, 岡崎, 大倉: “カスタムLSI用総合CADシステム(3)——論理検証と回路モデル——”, 情報処理学会第25回全国大会1N-3, 1982年。