

大規模知識ベースマシン実験機の開発 (2)

- ハードウェアシミュレータ -

3B-2

柴山茂樹、石村多喜二、酒井浩、岩田和秀 (東芝)
物井秀俊、伊藤英則 (ICOT)、横田治夫 (富士通)

1. はじめに

関係を拡張した項関係を知識表現の枠組みとして採用し、これを並列な計算機上で実現する大規模知識ベースマシン (VLKBM-Very Large Knowledge Base Machine)のアーキテクチャの研究を行っている。VLKBM は基本アーキテクチャが提案されているが、実際のインプリメンテーションの前には、明らかにしておかなければならない点が多い。そのため、①ソフトウェアによる処理方式のシミュレーションと、②構成要素であるマルチポートページメモリを試作し、これを用いるハードウェアシミュレーションを行なう。本報告では、ハードウェアシミュレーションを行なうインフラストラクチャであるハードウェアシミュレータについて述べる。

2. VLKBM [Yokota 86] の概要

VLKBM のハードウェアは

- ①マルチポートページメモリ(MPPM)[Tanaka 84]
- ②ユニフィケーションエンジン(UE) (複数)
- ③ディスクシステム (複数)
- ④制御プロセッサ
- ⑤I/O プロセッサ

等から構成される(図1)。MPPMはページ単位での複数ポートからの同時アクセスを可能にするメモリシステムである。UEは、関係演算を拡張したunification-join(u-join)、unification-restriction (u-restriction) などの演算を、MPPMから転送される2本の項のストリーム間で行ない、新しい項関係を生成してMPPMへ返す専用のハードウェアである。ディスクシステムは、大規模な知識ベースを格納、操作するのに必要で、MPPMへの項関係の供給、(一時的な)項関係の格納、(結果)項関係の保存などに用いる。MPPMは、UEの演算バッファ、ディスクキャッシュの両方の性格を持つ。

u-join と u-restrictionを用いてresolutionが行なえる。その処理方式の概要は、Horn節を表現した項関係をディスクからMPPMにステージングし、UEが u-join や u-restriction演算を、MPPMをバッファとして繰返すものである。

3. VLKBM の実現における検討項目

VLKBM を実現する上で、種々の点を机上検討やシミュレーションなどによって明らかにする必要がある。それらを列挙する。

(a) 知識表現、機能に関するもの

- ・各種知識表現の項関係への変換法
- ・項関係演算の知識処理での有効性の検証
- ・UEの演算機能(命令セット)の確定

(b) 制御方式に関するもの

- ・2次記憶の並列スケジューリング方式
- ・UEの並列スケジューリング方式
- ・2次記憶の記憶管理方式
- ・MPPMの記憶管理方式

(c) 演算、処理方式に関するもの

- ・項のデータ構造 [酒井 86]
- ・UEの実現方式 [森田 86]、[Morita 86]、[小黒 86]
- ・複数のUEを用いた項関係演算の並列処理方式
- ・項関係の2次記憶への(分割)格納方式

4. ハードウェアシミュレーションの目的

先行するソフトウェアシミュレーションにより、次の項目について評価を行なっている。

- ① UE 単体のハードウェアアルゴリズムの確認と処理速度の評価
- ② MPPM と複数のUEを用いた項関係演算の並列処理方式の試作と処理速度の評価

①では [横田 86]に示されたUEの基本構成を仮定し、項ソータ、ペア・ジェネレータ、単一化ユニットについて、ハードウェアのクロック単位でのシミュレーションを行なう。②では①で作成したUEのシミュレータを利用し、これを繰返し使用して項関係演算単位での処理アルゴリズムの検証と処理速度の評価を行なう。

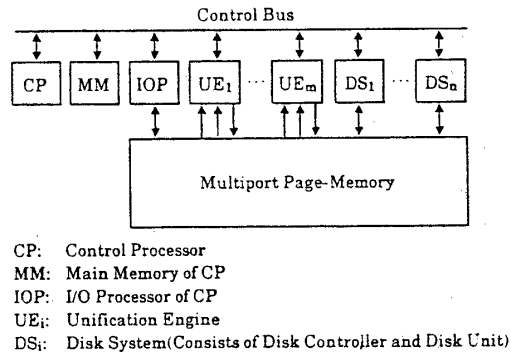


図1 VLKBM の構成

ソフトウェアシミュレーションは、VLKBM の基本処理の検証、UE の(上限の)性能評価を行なうものである。UE内をどのようにデータが流れるかの知見を得る意味が大きい。しかし、UEをクロック単位でシミュレートすると実時間の 10^4 から 10^5 倍の処理時間がかかり(VAX11/780)、扱うデータを大きくするとメモリ容量も不足するという問題点がある。並列処理をシミュレートしようとするときにUEの台数分の時間がかかる。ハードウェアシミュレータによる環境を整えることにより、

①ソフトウェアでは現実的でない領域(時間、容量)のVLKBM シミュレーションの実行

が可能になる。また、

②実機に近いハードウェア構成の上での制御ソフトウェアの試作

③VLKBM のキーコンポーネントであるMPPHの試作

④汎用の構成をとることによる、種々の知識表現の並列処理実験環境の提供

なども可能となる。

5. ハードウェアシミュレータの構成

図2に示す構成をとる。主な構成要素は次のとおりである。

①MPPH: 8ポート、4MB/ポートを実装する。

② μ P: MC68020 を核にしたシステム。

③SCP: MC68010 を搭載した開発システムを用いる。

④SHM: SCP と8台の μ Pの共有メモリ。

5.1 MPPH

MPPHはメモリバンク、スイッチングネットワーク、ポート制御装置、制御装置から構成される。各ポートは、 μ Pの専用のインタフェースボード(Adapter)と接続され、Adapterのバッファを μ Pと共有する。バッファはデータ転送用のダブルバッファと、制御情報を通信する制御情報エリアに分かれる。各ポートは、独立に制御情報エリアのPTCB(Page Transfer Control Block)を参照し、指定されたページの転送をダブルバッファに対して行なう。バッファはポートと μ Pの両方からの転送によるアクセスの競合を避けるため、dual-portのRAMを用いて実現する。

5.2 μ P

μ Pは、2MBのローカルメモリ、ハードディスク、MPPH Adapter、それに共有メモリインタフェースから構成される。ポートに繋がる8台の μ PとSCPは共有メモリを持ち、これを用いて制御情報を通信する。共有メモリを採用した理由は、①プロセッサの台数が9台程度であり、かつ演算データの転送を伴わないので共有メモリのアクセスの競合によるオーバーヘッドが全体のボトルネックにはならないと判断したこと、②ハードウェアによる実現が容易であること、による。並列度が大きくなった時には他の通信方式を考慮する必要があると考えられる。

5.3 SCP (Simulator Control Processor)

SCPは μ Pの親プロセッサにあたり、システムのセットアップ、 μ P間の通信のサポート、MPPHの記憶管理、JOB制御テーブルの管理を行なう。また開発時には、ソフトウェア開発環境を提供し、システムのテストを行なう。 μ PをSCPが集中制御するか、 μ P自身にJOBを自律的に分散実行制御する機能を与えるかは決定し

ていないが、いずれの場合にも、最低限SCPではシステム全体のJOBのキューを管理する必要がある。この部分がボトルネックにならないようにインプリメンテーションを行なう必要がある。

5.4 SHM(Shared Memory)

SHMはSCP、 μ P間での制御情報の通信用のメモリである。SHMは共有メモリバス上に置かれ、このバスに各プロセッサからのインタフェースが接続される。バスはVMEバスに準拠するが、優先度を平等にするためにバスのrequestとgrantは独立に設け、ラウンド・ロビンの優先度制御をarbiterで実現する。

6. おわりに

VLKBMのハードウェアシミュレーションを行なうためのハードウェアシミュレータについて、その意義、構成について述べた。現在、設計と試作を進めており、ハードウェアの完成後、制御ソフトウェア、UEシミュレータなどを実装し、評価を行なう予定である。

[参考文献]

[小黒 86] 小黒、他、本大会予稿集 3B-4.

[酒井 86] 酒井、他、本大会予稿集 3B-3.

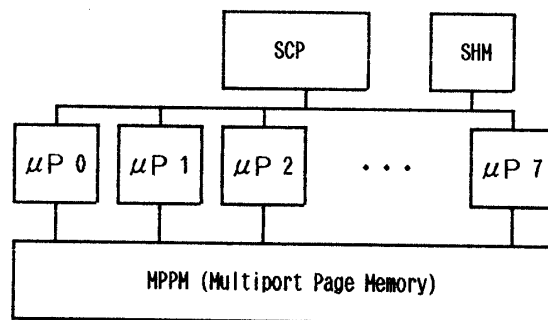
[Tanaka 84] Tanaka, Y., "A Multiport Page-Memory Architecture and A Multiport Disk-Cache System", *New Generation Computing*, 2, Ohmsha-Springer Verlag, 1984.

[森田 86] 森田、他、"単一化結合の処理方式", *情報処理学会第32回全国大会予稿集* 1M-7, 1986年.

[Morita 86] Morita, Y., et al., "Retrieval-By-Unification Operation on a Relational Knowledge Base", *Proc. 12th Int'l Conference on Very Large Data Bases*, Kyoto, Aug., 1986.

[横田 86] 横田、他、"単一化エンジンをういた知識ベース・マシンの構成方法", *情報処理学会第32回全国大会予稿集* 1M-8, 1986年.

[Yokota 86] Yokota, H., Itoh, H., "A Model and an Architecture for a Relational Knowledge Base", *Proc. 13th Int'l Sympo. Computer Architecture*, Tokyo, June, 1986.



SCP: Simulator Control Processor

μ P: Microprocessor

SHM: Shared Memory

図2 ハードウェアシミュレータの構成