

REMON における割り込み制御を効率よく処理するための 専用ハードウェアの研究開発

飯田 康志[†] 水篠 公範[†] 浅田 佳司[†] 南角 茂樹[†]
大阪電気通信大学大学院[†]

1.概要

組み込みシステムにおいて、組み込みリアルタイム OS を使用することが一般的になってきている。リアルタイム OS の備える同期排他制御機能を使用することによって、システムの品質を向上させている。また、リアルタイム OS を使用しない組み込みシステムも多く存在する。

組み込みシステムでは、独立した処理を複数の外部割り込み処理あるいはハードウェア割り込みとして実行することが多い。割り込み処理間での同期排他制御は、リアルタイム OS が搭載されている場合、その機能を用いて実現している。また、リアルタイム OS を搭載していないシステムにおいては、割り込みを禁止することにより排他制御を実現している。

組み込みシステムにおいて、割り込み処理は非常に重要なものであるが、リアルタイム OS を用いても割り込みを制御することはできない。これは、割り込み処理がリアルタイム OS よりも優先度が高いためである。この問題を解決するため、研究室において Real-Time Embedded Monitor(以下 REMON)を開発してきた。これを組み込むことで、割り込み管理機能を強化することができる。本研究では、REMON がもつ外部割り込み回数記憶の機能についての高速化手法を述べる。

2.REMON

REMON の仕組みについて簡単に述べる。REMON は ICB(Interrupt Control Block)と呼ぶデータ構造を用いて割り込みを制御する。図1に REMON の構造を、図2に処理の流れを示す。1つの割り込みに対して1つの ICB を用意する。この ICB を利用することで、従来はすべての割り込みで1つのスタックを共有していたが、割り込みハンドラごとに固有のスタックを割り当てるのが可能になる。これにより、割り込み処理の中断、再開が可能となり自由に切り替えることができるようになる。

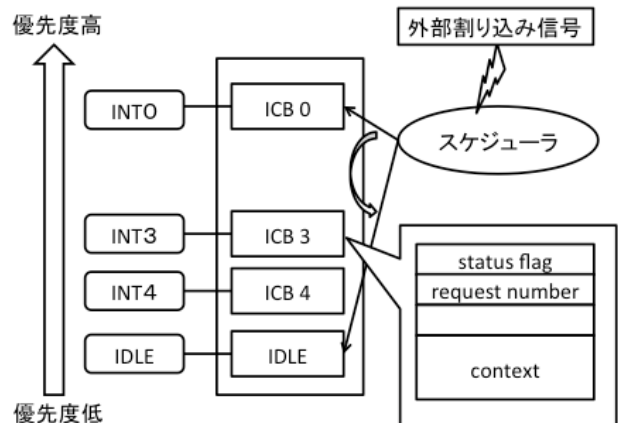


図1. REMON の構造

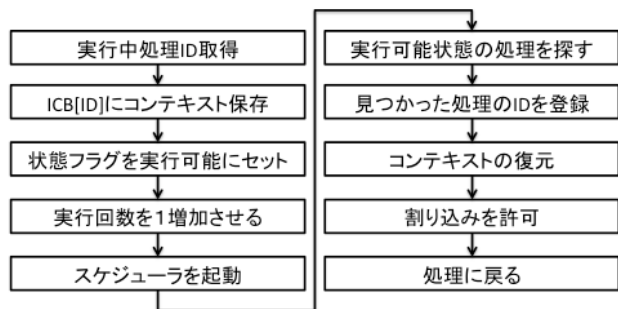


図2. REMON における割り込み処理の流れ

割り込み信号が入ると、ハンドラは ICB にステータス、割り込み要求回数の更新、コンテキストの保存など最小限の処理をしたあとスケジューラを起動する。割り込み禁止時間を最小限にすることで割り込み禁止による割り込み信号取りこぼしなどの影響を最小限に押さえている。

3.改善手法

3.1 REMON の利点と問題点

割り込み禁止を用いた多重割り込みと異なり、割り込み優先度の優劣に関わらず、常に受け付けることが可能となる。そのため、割り込み信号を取りこぼすことなく記録することが可能となる。しかし、優先度が高い処理が優先度の低い処理の割り込み要求に処理を中断されてしまう弊害がある。加えて、非常に短い間隔で多数の割り込み要求が入力された場合、割り込みのカウントにプロセッサの処理時間がとられ、実行中の処理が遅延するという問題がある。特に、

Accelerate interrupt counting for REMON
[†]Yasushi Iida [†]Kiminori Mizushino
[†]Keiji Asada [†]Shigeki Nankaku
Osaka Electro-Communication University

高優先度のタスクが優先度の低い割り込み要求により処理が遅延する場合は問題が深刻である。実際に、H8 マイコンに実装された REMON にて、処理の遅延を観測した。連続して割り込み信号を入力した場合、割り込みカウントばかりに処理能力がとられ、実行中のタスクに処理が回ってこなかった。

3.2 構成

問題点を解決するため、外部割り込み回数のカウントをプロセッサ外に持たせることとした。これは、前述の REMON が持つ機能をハードウェアとして実装したものであり、ソフトウェアとして REMON が実装されていないシステムにも適用可能である。その場合、単純な多重割り込みによって構築されているシステムへも適用が容易である。これらの実験環境を Altera 社の FPGA 上に構築した。AvalonMM スレーブペリフェラルに準拠した実装とし、規格に対応したプロセッサコア (NIOS II 等) からメモリマップされた設定レジスタを通じて情報をやり取りできる設計とした。図 3 に構成を、図 4 に処理の流れを示す。

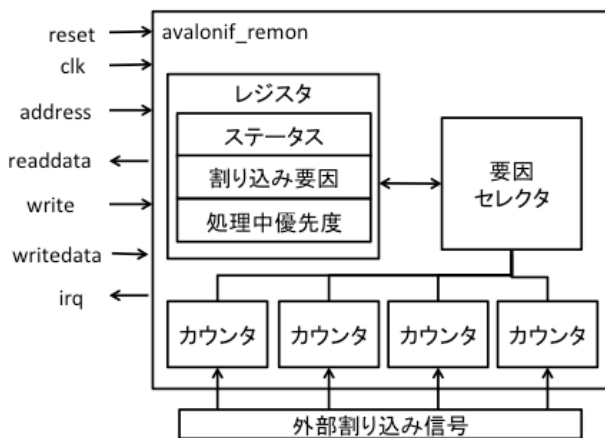


図 3. システム構成

各レジスタの機能説明をする。割り込み要因レジスタには、カウントされている要因の中で一番優先度の高いものがセットされる。ステータスレジスタは、実装したペリフェラルからプロセッサに対して割り込み信号が送信されるとビットが立つ。ソフトウェアが割り込み要因を読み込んだあと、これをクリアすることでペリフェラル側に割り込みがプロセッサに伝えられたことを知らせる。処理中優先度レジスタには、プロセッサで処理中のタスク優先度をセットする。この情報をもとに、ペリフェラル側はより優先度の高い割り込み要求があった時のみ、プロセッサ側に割り込み信号を発信する。これによって、処理中のタスクより優先度が低い割り

込み要求に処理が中断されることなく実行を続けることが可能となる。

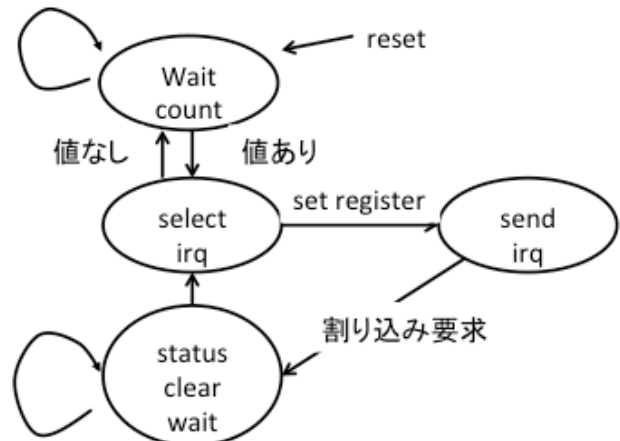


図 4. 割り込み通知の流れ

4. 結果

外部割り込み信号の正確な入力回数の記録、カウントされている割り込み中から高優先度のものを選択してのプロセッサへの通知を確認した。また、優先度通知レジスタを用いた割り込み制御が機能することを確認できた。本機能を実装することによる遅延は5クロックサイクルである。NIOS II の割り込み性能が高速なコンフィギュレーションでも生成から復帰までのトータル 215 クロックサイクルである。そのため、本システムは十分有効であると考えられる。

5. まとめ

REMON において、短い間隔で外部割り込み信号が入力された場合のカウント処理による実行中タスクが遅延する問題に対する手法を提案実装した。また、特別な変更を加えることなく既存のシステムに適用できるものとした。加えて、機能拡張が容易な実装とした。これにより、不正な連続割り込み信号への対策なども容易に実装できる。今後の課題として、高速な割り込みの仕組みをもったプロセッサへ実装した REMON との性能比較が必要と考える。

参考文献

- [1] 南角茂樹: 組み込みシステムにおける応答性能の保証; システム / 制御 / 情報, Vol151, No9, pp. 14-18 (2007)
- [2] 南角茂樹・水篠公範・浅田佳司: 組み込みシステムにおける割り込みスケジューラ REMON の展開; 電気学会 電子・情報・システム部門大会講演論文集, pp. 47-448 (2009)