

NoC ルータにおけるバッファの2リンク共有の評価

深瀬 尚久[†] 三浦 康之[†] 渡辺 重佳[†]

湘南工科大学[†]

1. 概要

近年、チップ内の各コアの接続にネットワークを用いる、NoC(Network on Chip)の研究が盛んに行われている。NoC で使用されるルータには、フリットを一時的に格納するバッファが取り付けられており、大容量であるほど混雑が強くなる。そこで以前、我々は一つのバッファを全ての物理リンク間で共有することにより、バッファの利用効率を向上させる手法を提案し、評価した。提案手法は各種工夫によりハードウェアコストの増加を軽減しているが、実用的には十分とは言えなかった。

本稿では提案手法のコストを軽減する実装形態として、2つの物理リンクごとにバッファを共有する方法について通信性能とハードウェアコストを評価する。

2. 提案手法

ルータの入力チャンネルには、フリットを格納するバッファが取り付けられている。一般的なルータは各チャンネルに等量のバッファが取り付けられている。しかし、この構造ではバッファが有効に活用されない場合がある。そこで提案手法では図1のように、一つのメモリをすべての物理リンクで共有する[1]ことで、バッファを効率的に利用する。以降、このような構成を「全リンク共有」と呼ぶこととする。

物理リンクをまたぐバッファの共有法は、ハードウェアコストを大幅に増大させるという問題がある。そこで、提案手法では共有メモリにバンク型のマルチポートメモリを使用し、それをブロック単位で管理する。バンク型マルチポートメモリは、少数のポートを持つ複数のメモリ(バンク)と入出力ポートをスイッチによって接続することで構成される。また、リンク間の共有では、メモリを一つも取得できないチャンネルが発生することがあるため、各チャンネルに専有部という専用バッファを設けている。

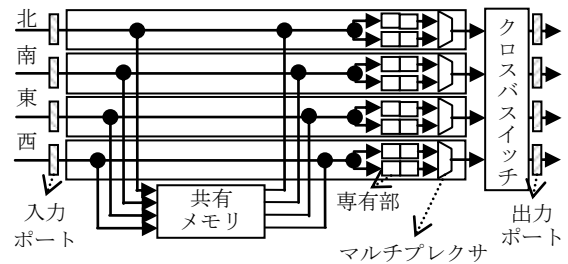


図1. 提案手法の構成

3. 2リンク共有

3-1. 2リンク共有の概要

全リンク共有は、性能の向上には成功しているが[2]、ハードウェアコストの削減は十分ではなかった。これはメモリを全てのリンクで共有するため、制御のためのスイッチや制御情報を記録するためのメモリ要素分のハードウェアコストが大きいためである。この問題を軽減するため我々は、2つのリンク間でのみメモリを共有する方法を提案した。その構成を図2に示す。以降、この構成を「2リンク共有」と呼ぶこととする。

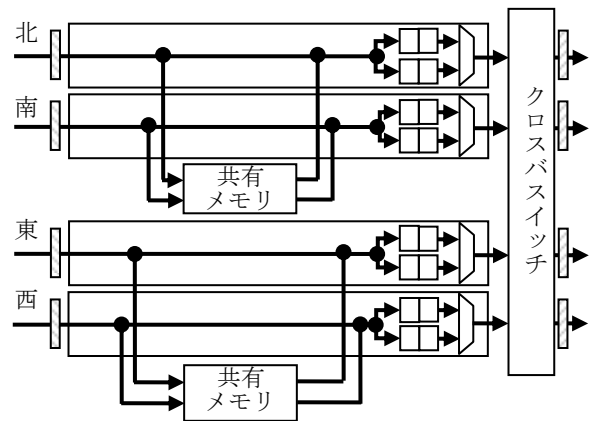


図2. 2リンク共有のルータ構造

3-2. ハードウェアコストの評価

2リンク共有におけるハードウェアコストの評価結果を表1に示す。表中において、 L は物理リンク数、 C は仮想チャンネルの合計数、 B は共有するメモリブロックの合計数、 F は1ブロックあたりに入るフリットの数、 W は1フリット辺りのデータのビット数をそれぞれ表す。また表中の「増加倍率」は、各手法とメモリの共有を行わ

The Evaluathin of 2-link Sharing of Buffer in NoC Router
[†]Naohisa Fukase, [†]Yasuyuki Miura, [†]Shigeyoshi Watanabe,
[†]Shonan Institute of Technology

なかった場合とを比較した場合の増加率である。このとき、2リンク共有の各共有メモリは同じ容量で、ブロック数も B を半分にしたものがそれぞれに割り当てられているものとする。

表1より全リンク共有は、ブロック数が減るほどに増加率が大きく減少しており、ブロック数が8以下ならば2倍以下で実装可能であることが分かる。2リンク共有は、全リンク共有に比べて増加率が大きく減少しており、ブロック数が倍である全リンク共有とほぼ同じハードウェアコストで実装できることが分かる。

表1. 各実装形態のトランジスタ数

W	手法	L	C	B	F	増加率	
64	2リンク共有	4	8	16	4	1.93	
		4	8	8	8	1.40	
		4	8	4	16	1.13	
	全リンク共有	4	8	16	4	3.04	
		4	8	8	8	1.96	
		4	8	4	16	1.41	
		4	8	2	32	1.14	
	128	2リンク共有	4	8	16	4	1.96
			4	8	8	8	1.44
4			8	4	16	1.18	
全リンク共有		4	8	16	4	3.02	
		4	8	8	8	1.98	
		4	8	4	16	1.45	
		4	8	2	32	1.19	

3-3. 通信性能の評価

通信性能のシミュレーション結果を図3、表2に示す。図3は、PE数が64、各ルータ内のバッファ総量が64、パケット内のフリット数が64の2Dトーラス網における結果である。図の横軸は平均スループット、縦軸は平均転送時間となっており、より右下にあるグラフほど性能が高いこととなる。図中の「未共有」はメモリの共有を行わない場合の結果、B2, 4, 8 はそれぞれブ

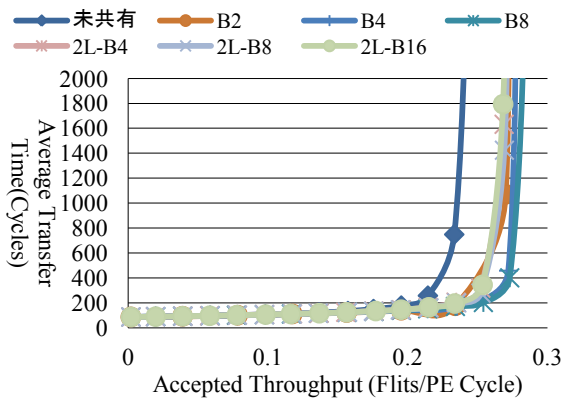


図3. トーラス網における通信性能 (64 PE, 64 Buffer, and 64 Flits/Package)

ロック数が2, 4, 8である全リンク共有の結果、2L-B4, B8, B16はそれぞれ合計ブロック数が4, 8, 16の場合の結果である。表2の各数値は、各ステータスにおける未共有と比較した場合の増加率で、単位はパーセントとなっている。

結果より、2リンク共有はB8に比べて多くの場合で若干ながら性能が低下することが確認できる。また、シミュレーションに使用した範囲では各2リンク共有の結果間でブロック数による性能の変化が小さいことが分かる。

表2. 各実装形態における通信性能の増加率

P E	Buf fer	Pac ket	増加率(%)						
			B2	B4	B8	2L- B4	2L- B8	2L- B16	
1 6	32	16	3.5	10.4	11.5	9.9	9.8	10.2	
		32	8.9	10.4	9.5	8.7	8.2	7.9	
		64	6.2	5.4	8.7	8.9	8.6	7.5	
	64	16	5.8	6.7	9.7	7.2	7.5	7.9	
		32	3.8	11.1	12.4	8.1	8.2	8.6	
		64	17	18.1	18.6	16.2	17	16.2	
	6 4	32	16	7.8	13.4	17.9	15.1	15.2	15.0
			32	8.8	9	16.4	14.4	14.1	13.7
			64	8.4	8.5	9	8.5	8.6	8.7
64		16	3.9	7.2	7.5	6	7.9	8.2	
		32	7.8	9.9	16.4	11.8	12.1	12.2	
		64	15.8	16.6	21.5	15.3	15.4	15.0	

4. まとめ

本稿において、我々は以前提案した提案手法についてハードウェアコストの増加を軽減する方法として2リンク共有について紹介し、評価した。その結果、全リンク共有と比較して、若干の性能低下と引き換えに、ハードウェアコストを大きく削減できることを確認した。

以後は、今までシミュレーションで行ってきた通信性能の数学的な評価と提案手法の実装を行う。

参考文献

- [1] 深瀬 尚久, 三浦 康之, 渡辺 重佳, 直接結合網のルータ回路におけるバッファのリンク間共有法の提案, 電気学会論文誌C (電子・情報・システム部門誌) Vol. 132(2012) No. 10, P1675-1688, 2012. 10.
- [2] Naohisa Fukase, Yasuyuki Miura, M.M.Hafizur Rahman, and Shigeyoshi Watanabe, The Performance Evaluation of Link-Sharing Method of Buffer in NoC Router, Proc. of 4th International Workshop on Advances in Networking and Computing, pp.567-571, 2013.12.