

動的部分再構成による故障回避に適した配置配線手法の検討

郡浦 宏明^{1,3,a)} 密山 幸男^{2,3} 橋本 昌宜^{1,3} 尾上 孝雄^{1,3}

概要：

再構成可能デバイスの高信頼化に向けてさまざまな研究が行われている。動的部分再構成による故障回避が再構成可能デバイスの長寿命化に有効な手法であると言われているが、その効果は故障回避回数に依存する。本研究では、動的部分再構成による故障回避の寿命延長効果を最大化する配置配線について検討を行った。具体的には、配置密度・配線使用率に注目した初期マッピング生成法と、故障回避に指向性を与える部分再構成手法を提案した。シミュレーションにより既存手法と比較した結果、提案した初期マッピング生成法により故障回避成功回数が最大 17.2% 改善されることを示した。また、故障回避に指向性を持たせることで故障回避成功回数が最大 22.5% 増加することを示した。

キーワード：故障回避，部分再構成，MTTF (Mean Time To Failure)

Placement and routing for enhancing fault avoidance by dynamically partial reconfiguration

HIROAKI KONOURA^{1,3,a)} YUKIO MITSUYAMA^{2,3} MASANORI HASHIMOTO^{1,3} TAKAO ONOYE^{1,3}

Abstract: To enhance lifetime of reconfigurable devices, fault avoidance by dynamically partial reconfiguration of basic elements (BEs) is studied. This study proposes two methods: a method to generate initial mappings focusing on BE placement density and wire track utilization, and a partial reconfiguration method giving direction into fault avoidance. By the comparison with the previous method using fault-avoidance simulation, we showed that initial mappings generated by the proposed method and partial reconfiguration giving direction into fault avoidance achieved up to 17.2% and 22.5% enhancement of the number of avoided faults, respectively.

Keywords: fault avoidance, partial reconfiguration, MTTF (Mean Time To Failure)

1. はじめに

VLSI 製造プロセスの微細化・高集積化に伴い、BTI (Bias Temperature Instability), HCI (Hot Carrier Injection) などの経年劣化現象によるデバイスの故障率が高まっている。デバイスを長寿命化させるためには、冗長回路に故障箇所を機能を引き継がせ、故障箇所を切り離す必要がある。再構成可能デバイスは冗長な基本構成要素 (BE: Basic Element) のアレイからなり、未使用の BE を予備 (スペア) として用

いることが容易であるため、故障回避との親和性が高い。そのため、再構成可能デバイス上での故障回避手法が複数提案されている [1–4]。我々はこれまで、既存の故障回避手法による回路寿命延長効果を明らかにするため、代表的な故障回避手法に注目して故障回避シミュレーションによる比較評価を行った [5]。その結果、部分再構成による故障回避手法は、事前準備したスペアを用いて故障回避する手法と同等の寿命延長効果が達成できることを示した。一方で、[6] で示した通り、動的部分再構成手法で達成される寿命延長効果は初期マッピングや部分配置配線アルゴリズムに依存することがわかっている。

図 1 に 1,024 点 FFT (基数 2) の 10 種類の初期マッピングを対象に部分再構成による故障回避手法を適用した場合

¹ 大阪大学, Osaka University

² 高知工科大学, Kochi University of Technology

³ JST CREST

^{a)} konoura.hiroaki@ist.osaka-u.ac.jp

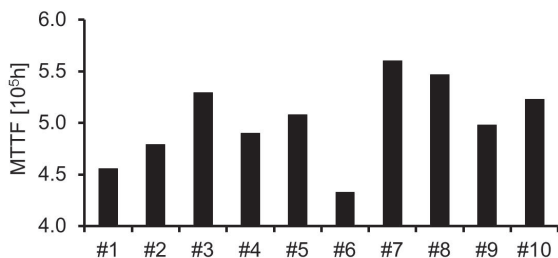


図1 初期マッピングによる MTTF の違い (FFT)

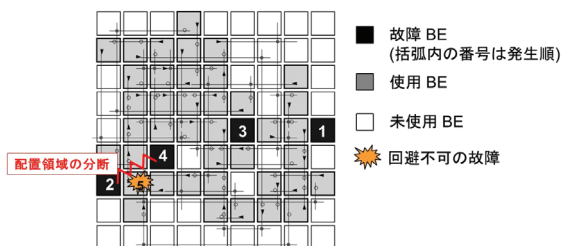


図2 故障回避の最終結果の例 (14 タップ FIR フィルタ)

の平均回路寿命 (MTTF: Mean Time To Failure) 評価結果を示す。初期マッピングごとに得られる MTTF にはばらつきが見られる。最も MTTF に差が見られた map #6 と map #7 で平均故障回避成功回数を比較すると、それぞれ 14.9 と 23.7 と約 59% の差があることがわかった。我々の先行研究 [6] では、単位領域あたりの配線使用率が 35 – 40 % を超えたときに、故障回避を失敗する確率が大きく増加することを明らかにしている。また、故障回避成功回数が少ない結果になる要因として、初期配置配線結果と故障発生箇所のほかに故障回避の指向性が挙げられる。図 2 は 14 タップ FIR フィルタにおいて早い段階で故障回避不可能に陥った一例を示す。2 番目の故障と 4 番目の故障の間のような狭い領域に多くの BE が配置されているようすがわかる。このような狭い領域を使用し続けて劣化が大きく進行したとき、図 2 で示したような配置領域を分断する回避困難な故障の発生確率が高まる。このように、部分再構成による故障回避後の BE の配置によって故障回避成功回数が増加すると考えられる。これらに注目して故障回避に適した初期マッピング生成と部分再構成を実現することで、部分再構成による故障回避の高効率化が期待される。

本研究では、部分再構成手法による故障回避と親和性の高い初期マッピングを実現するため、初期配置密度や配線使用率に着目した初期マッピング生成法を提案する。また、故障回避時における部分配置配線のコスト関数を定義し、故障回避に指向性をもたせる手法について提案する。既存手法と比較した結果、初期マッピングで初期配置密度を低下させることで故障回避成功回数を最大 17.2% 改善できることを示した。同様に、故障回避に指向性を持たせることで故障回避成功回数を最大 22.5% 改善できることを示した。

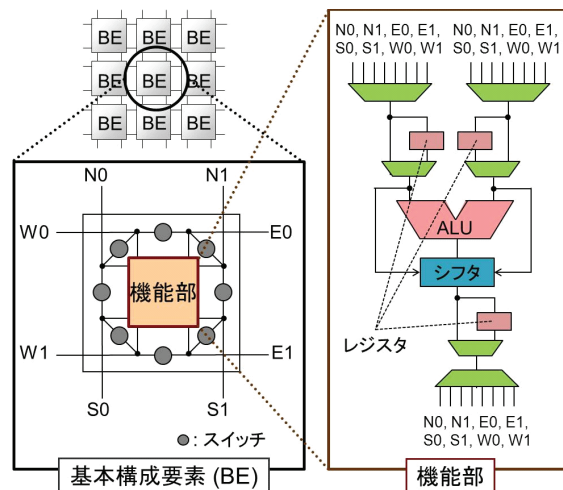


図3 対象アーキテクチャ

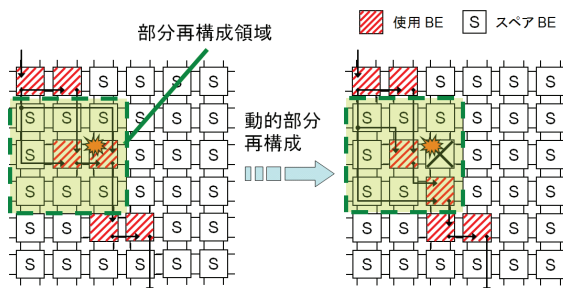


図4 動的部分再構成方式

2. 動的部分再構成による故障回避時の回路寿命評価環境

[3,4] において、動的部分再構成を用いた故障回避手法の寿命延長効果を評価するため、評価対象アーキテクチャと寿命評価手順を定義する。動的再構成可能アーキテクチャ [7] を基に定義した評価対象アーキテクチャを図 3 に示す。本アーキテクチャは、BE の規則的な二次元行列で構成される。隣接 BE 間には 2 本の配線 (E[W/S/N]0, E[W/S/N]1) が存在し、接続先は BE 内の 8 つのスイッチで制御される。各 BE には ALU とシフタからなる機能部があり、2 入力の算術演算・論理演算を行う。なお、[5,6] と同様に、本アーキテクチャには故障検知機構が組み込まれており、各 BE の故障は事前検知できるものと仮定する。故障検知時に、図 4 に示すように故障 BE を含む部分再構成領域を決めて故障回避用のマッピングを生成し、構成情報を更新する。

この対象アーキテクチャに対して、劣化故障を想定して故障回避時の回路寿命 (TTF: Time To Failure) を評価する。モンテカルロ法に従い BE 単位で故障をランダムに発生させ、部分再構成による故障回避を試みる。デバイスの寿命評価フローを図 5 に示す。最初に、初期パラメータとしてアレイサイズやネットリストなどを入力する。初期マッピングを生成したのち、使用中の BE の故障時刻を故障分布に従いランダムに設定し、故障時刻の早いものから順に故

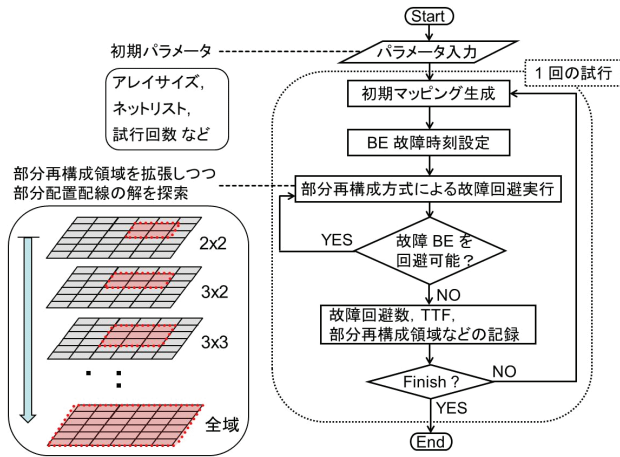


図5 デバイスの評価フロー

障させる。故障回避時は、部分再構成領域をスベア BE が多く含まれる方向に広げながら故障箇所を迂回する配置配線の解を探索する。最終的に領域をアレイ全域まで拡張した段階で解の探索に失敗したとき、これ以上故障 BE は回避不可能であると判断する。この時点で、それまでに故障 BE の回避に成功した回数や TTF、部分再構成領域などの情報を記録する。以上を 1 回の試行とし、多数回繰り返して統計情報を得る。

3. 故障回避に適した初期マッピング生成と部分再構成手法の提案

本章では、[5,6] で利用した配置配線アルゴリズム VPR [8] ベースの部分配置配線手法について概説する。その後、本研究で提案する故障回避に適した初期マッピング生成法と部分配置配線手法について説明する。

3.1 既存の部分配置配線手法

これまでの研究 [5,6] では、再構成可能デバイスにおける一般的な配置配線ツール VPR [8] をベースに配置配線を行ってきた。また、初期配線の成功率向上のため、[9] を参考に配置アルゴリズムに配線混雑度のパラメータを導入した。配置の目的関数を以下に示す。

$$F_{VPR+} = (1 + ov \cdot w_c) \cdot \sum_{n=1}^{N_{nets}} q(n) \left[\frac{bb_x(n)}{C_{av,x}(n)} + \frac{bb_y(n)}{C_{av,y}(n)} \right] \quad (1)$$

N_{nets} は配線の総数を表す。 $q(n)$ は配線 n の入出力数に依存するパラメータである。 $bb_x(n)$ と $bb_y(n)$ はそれぞれ配線 n の水平方向/垂直方向の配線距離を表す。 $C_{av,x}(n)$ と $C_{av,y}(n)$ はそれぞれ水平方向/垂直方向の平均配線収容可能本数を示す。また、 ov は、全てのネットの入出力間で求めた配線使用率の総和が使用可能配線数を超えた場合の超過量を示す。 w_c は配線混雑度の重みを示すパラメータである。表 1 に w_c と初期配線成功率の関係を示す。 $w_c = 100$ のとき、初期配線成功率が最も高いことがわかる。

表 1 w_c と初期配線成功率の関係 (FFT).

w_c	0	1	10	100	1,000
成功率	2.2%	70.1%	96.2%	98.1%	95.9%

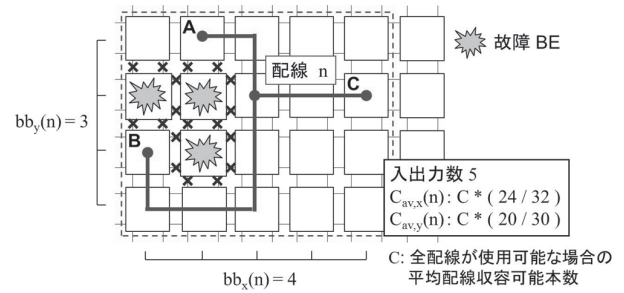


図6 スベアを考慮した目的関数の算出例

図 6 を用いて、故障 BE を含む場合の目的関数の算出方法を説明する。BE(A) と BE(B) は最短経路での接続 ($bb_x(n) = 1$, $bb_y(n) = 2$) ができないため、故障 BE を迂回して接続され、 $bb_y(n)$ は 3 になる。また、故障 BE は配線収容可能本数を減少させる。図 6 では、水平 (垂直) 方向の使用可能な配線数は 32(30) から 24(20) に減少する。このとき、水平方向および垂直方向の平均配線収容可能本数はそれぞれ C から $C * 24/32$, $C * 20/30$ に減少する。

配線アルゴリズムは PathFinder [10] を故障 BE 上の経路を使用できないように拡張して用いる。

3.2 配置密度・配線使用率を考慮した初期マッピング生成手法の提案

1 章で述べたように、部分再構成による故障回避の成功回数は初期マッピングに依存する。故障回避に影響する初期マッピングの特徴量として、配置密度や配線使用率が挙げられる。配置密度や配線使用率が高いほど小さい領域での故障回避が困難になり、解の探索時間が増す上に解を発見できない可能性が高まる。そこで、配置密度と配線使用率を抑えるため、初期配置配線の目的関数として式 (1) を改良した式 (2) を提案する。

$$F_{Init} = (1 + d_{worst} \cdot w_d) \cdot (1 + u_{worst} \cdot w_u) \cdot F_{VPR+} \quad (2)$$

式 (2) において、 d_{worst} は BE 3x3 領域の配置密度のワースト値を示す。 u_{worst} は BE 3x3 領域の配線使用率のワースト値を示す。ただし、配線使用率は配置時点のネットの入出力の位置から導出しており、配線後の配線密度とは異なる。 w_d, w_u はそれぞれのパラメータの重みを示す。なお、3x3 の領域サイズは経験的に定めた。

3.3 故障回避の指向性を考慮した部分再構成手法の提案

1 章で述べたように、故障箇所の周囲の使用を避けることで部分再構成による故障回避成功回数が増えたと予想される。このような故障回避の指向性を決める要素として、部分再構成領域内のコストが挙げられる。

本研究では、部分再構成領域内の配置コストとして、配

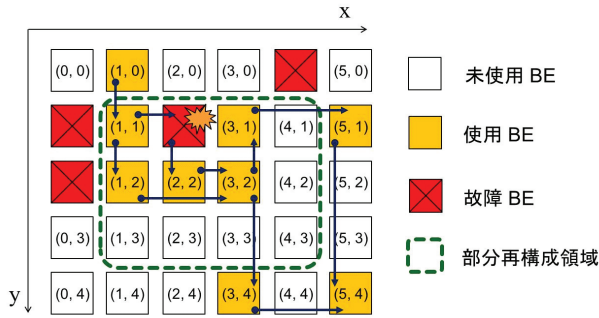


図7 故障発生例

置時に周囲の故障 BE の個数をパラメータとして導入した目的関数を提案する。

$$F_{Part} = (1 + b \cdot w_b) \cdot F_{VPR+} \quad (3)$$

$$b = \frac{1}{n} \sum_{i \in R} b_i$$

式 (3) において、 b は部分再構成領域 R 内の使用 BE が故障 BE と周囲 8 方向で隣接する割合の平均値を、 w_b は重みを示す。 b_i の与え方について、図 7 の故障発生時の例を用いて説明する。座標 (1, 1) に BE を配置した場合、周囲には西、東、南西の計 3 個の故障 BE が隣接する。このとき、 $b_1 = 3/8$ となる。また、座標 (4, 3) に BE を配置した場合には周囲に故障 BE が存在しないため、 $b_2 = 0/8$ となる。このように部分再構成領域内の BE の配置に従って $b_1, b_2, \dots, b_n$ を求めたのち、平均を取ることで b を導出する。これにより、故障 BE が密集する領域の使用は目的関数のコストが高くなるために避けることができる。

4. 提案手法の有効性評価

本章では、3.2, 3.3 節で提案した初期マッピング生成法と部分再構成手法の有効性について、3.1 節の既存手法との比較実験により評価する。

4.1 評価条件

[5, 6] と同様に評価条件を定める。各 BE の寿命はワイブル分布に従うと仮定する。ワイブル分布は、故障率の経時変化を表現する確率分布であり、デバイスの信頼性評価に用いられている [11]。故障率のスケールを定める尺度パラメータは 1.0×10^6 、形状パラメータは劣化故障期を想定して 2 に設定する。また、未使用の BE は劣化が進行しないものと仮定する。100 回の試行を行い、故障回避成功回数などの統計情報を得る。表 2 に、評価対象アプリケーションとその規模を示す。対象アプリケーションをマッピングする領域は、BE 使用率が 50% になるような正方形の BE アレイとする。

4.2 提案初期マッピング生成法の有効性評価

配置密度と配線使用率を考慮した式 (2) を用いた場合の

表 2 対象アプリケーションの規模

対象アプリケーション	使用 BE 数	BE アレイサイズ	BE 使用率
14 タップ FIR フィルタ	40	9 x 9	49.4%
ガウシアンフィルタ	73	12 x 12	50.7%

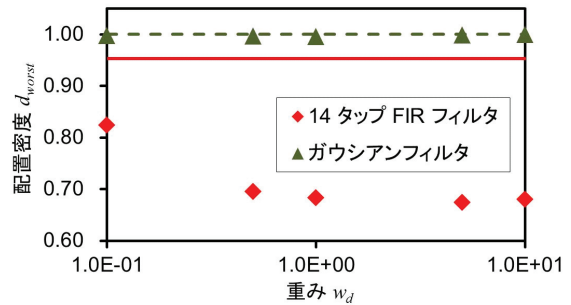


図8 重み w_d と初期配置密度 d_{worst} の関係
(実線は 14 タップ FIR フィルタ、破線はガウシアンフィルタの重み $w_d = 0$ のときの配線使用率を示す。)

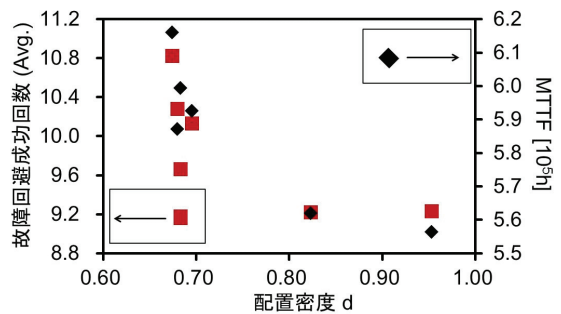


図9 初期配置密度 d_{worst} と故障回避成功回数、MTTF の関係
(14 タップ FIR フィルタ)

故障回避成功回数および MTTF を評価した。

まず、目的関数の違いによる初期配置密度の違いを評価する。重み $w_d = \{0, 0.1, 0.5, 1, 5, 10\}$, $w_u = 0$ で故障回避シミュレーションを行った。重み w_d と BE 3x3 領域のワースト初期配置密度 d_{worst} の関係を図 8 に示す。14 タップ FIR フィルタでは、重みの増加に伴い d_{worst} が減少していることがわかる。 $w_d = 0$ と $w_d = 10$ の間で配置密度を比べると、 $(0.953 - 0.680) / 0.953 = 28.7\%$ の差がみられる。この結果より、重み w_d は初期配置密度 d_{worst} の低下に寄与することが確認できる。一方、ガウシアンフィルタでは重みによらず BE 3x3 領域のワースト配置密度は 1.0 を示した。これは、配置密度を低下させたときに配線できなくなったためだと考えられる。

次に、14 タップ FIR フィルタにおける初期配置密度 d_{worst} と故障回避成功回数および MTTF との関係を図 9 に示す。初期配置密度が低下するほど、故障回避成功回数が増加し、それに伴い MTTF が増加していることがわかる。配置密度と平均故障回避数との相関を調べたところ、相関係数は -0.77 となり強い負の相関が確認された。 $d_{worst} = 0.953$ と $d_{worst} = 0.674$ の間で故障回避成功回数を比較したところ、 $(10.8 - 9.2) / 9.2 = 17.2\%$ の差がみられ

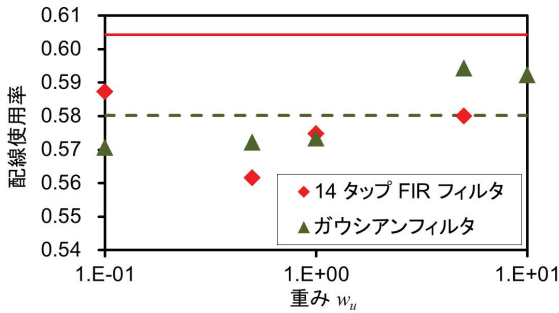


図 10 重み w_u と初期配線後の配線使用率の関係
(実線は 14 タップ FIR フィルタ、破線はガウシアンフィルタの
重み $w_u = 0$ のときの配線使用率を示す。)

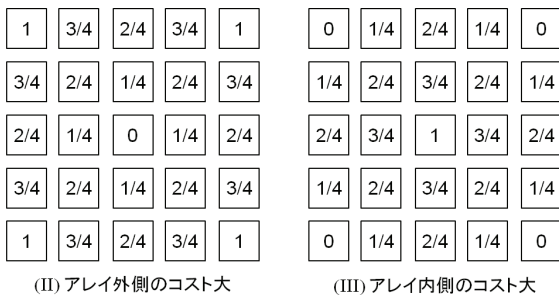


図 11 部分再構成領域内の配置コスト b_i の与え方 (II, III)

る。以上の結果より、提案した目的関数の使用により初期配置密度の低減と故障回避成功回数の増加が達成できることを示した。

続いて、初期配線使用率の重みについて $w_u = \{0, 0.1, 0.5, 1, 5, 10\}$, $w_d = 0$ と設定した。重み w_u と初期配線後の BE 3x3 領域のワースト配線使用率の関係を図 10 に示す。重みによる配線使用率の改善や、重みと配線使用率の間の相関性は見られない。この結果から、配置の時点で求めた配線使用率に基づくコストは実際の配線との相関性が低いことがわかる。また、14 タップ FIR フィルタでは $w_u = 10$ にしたとき、試行回数 100 回の全てにおいて初期配線に失敗した。これは、重みを増大させて配線使用率を下げようとする場合に、配線が困難になることを示す。このため、配線使用率と故障回避成功回数および MTTF の間に相関関係はみられない結果となった。この原因について、以下のように考える。先行研究 [6] において、配線使用率が 35% – 40% の範囲を超えたときに BE 3x3 領域内の故障回避失敗数が大幅に増えることがわかっている。今回の評価では配線使用率が 56% 以上となり、故障回避失敗数を大きく減らすことができる 40% ライン以下に下げることができなかったため、故障回避成功回数を増やす効果がみられなかったと考えられる。以上の結果より、提案した目的関数の使用による配線使用率の低減と故障回避成功回数の増加は確認できなかった。

4.3 提案部分再構成手法の有効性評価

式 (3) で示した部分再構成領域内の配置コスト設定法が

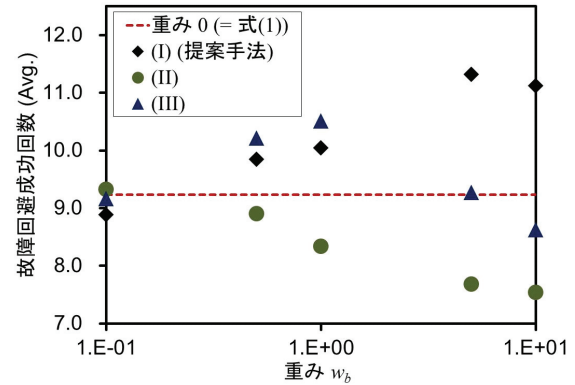


図 12 部分再構成領域内の配置コストと故障回避成功回数の関係
(14 タップ FIR フィルタ)

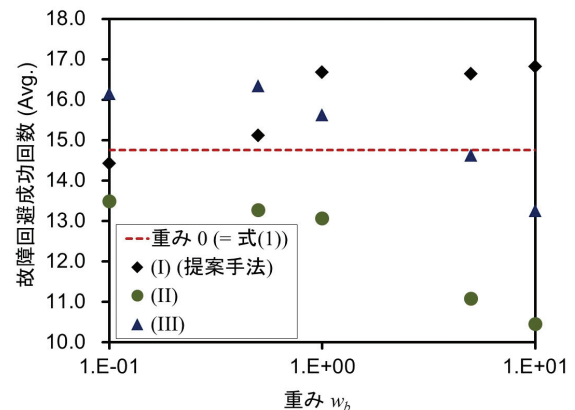


図 13 部分再構成領域内の配置コストと故障回避成功回数の関係
(ガウシアンフィルタ)

有効かどうかを調べるため比較実験を行った。

比較対象として、配置コスト 0 のケースの他、以下の 3 通りの b_i 設定方法を検討した。

- I. 周囲 8 方向のうち故障 BE が隣接する割合 (提案手法)
- II. アレイ中央のコストが 0、アレイ外側に向かうほどコスト増加 (図 11(a))
- III. アレイ四隅のコストが 0、アレイ内側に向かうほどコスト増加 (図 11(b))

14 タップ FIR フィルタとガウシアンフィルタに関する重み $w_b = \{0, 0.1, 0.5, 1, 5, 10\}$ の配置コスト設定方法ごとの故障回避成功回数を図 12, 13 に示す。どちらの結果でも、提案手法 (I) において方法 (II), (III) よりも多い故障回避成功回数を実現している。故障回避成功回数が最大となる点を重み $w_b = 0$ のラインと比較すると、図 12 では 22.5% ($w_b = 5$)、図 13 では 14.0% ($w_b = 10$) の差がみられる。

以上の結果より、提案した部分再構成領域内の配置コスト設定手法が故障回避成功回数の増加に貢献することを示した。

5. まとめ

本研究では、動的な部分再構成による故障回避に適した初期マッピング生成法と部分配置配線手法について提案し

た. 提案手法の有効性について, 粗粒度動的再構成可能アーキテクチャを対象とした故障回避シミュレーションにより評価した. 評価結果より, 提案した初期マッピング生成法を用いることで初期配置密度を抑えることができ, 故障回避成功回数が最大 17.2% 改善されることを示した. また, 部分再構成領域内の配置コストとして周囲 8 方向に故障 BE が存在する割合を考慮することで故障回避成功回数が 22.5% 改善されることを確認した.

謝辞 本研究の遂行にあたり, 有益な議論をさせて頂きました JST CREST 「ロバストファブリックを用いたディペンダブル VLSI プラットフォーム」のプロジェクトメンバーに感謝致します.

参考文献

- [1] Z. E. Rakosi, et al., “Hot-Swapping architecture extension for mitigation of permanent functional unit faults,” in *Proc. FPL*, pp. 578 – 581, Sept. 2009.
- [2] L. Shang, et al., “A Domain partition model approach to the online fault recovery of FPGA-based reconfigurable systems,” *IEICE Trans. Fundamentals*, vol. 94, no. 1, pp. 290 – 299, Jan. 2011.
- [3] S. Eisenhardt, et al., “Spatial and temporal data path remapping for fault-tolerant coarse-grained reconfigurable architectures,” in *Proc. DFT*, pp. 382 – 388, Oct. 2011.
- [4] N. J. Macias, et al., “Adaptive methods for growing electronic circuits on an imperfect synthetic matrix,” *Biosystems*, vol. 73, no. 3, pp. 173 – 204, Mar. 2004.
- [5] H. Konoura, et al., “Implications of reliability enhancement achieved by fault avoidance on dynamically reconfigurable architectures,” in *Proc. FPL*, pp. 189 – 194, Sept. 2011.
- [6] 郡浦 宏明ら, “動的部分再構成による故障回避に関する一考察,” 信学技報 RECONF 2012-59, Vol. 112, No. 325, pp. 71 – 76, Nov. 2012.
- [7] D. Alnajjar, et al., “Coarse-grained dynamically reconfigurable architecture with flexible reliability,” in *Proc. FPL*, pp. 186 – 192, Sept. 2009.
- [8] V. Betz, et al., “VPR: A new packing, placement and routing tool for FPGA research,” in *Proc. FPL*, pp. 213 – 222, Sept. 1997.
- [9] J. Lou, et al., “Estimating routing congestion using probabilistic analysis,” *IEEE Trans. CAD*, vol. 21, no. 1, pp. 32 – 41, Jan. 2002.
- [10] L. McMurchie, et al., “PathFinder: a negotiation-based performance-driven router for FPGAs,” in *Proc. FPGA*, pp. 111 – 117, Feb. 1995.
- [11] Y. H. Lee, et al., “Prediction of logic product failure due to thin-gate oxide breakdown,” in *Proc. IRPS*, pp. 18 – 28, Mar. 2006.