

JavaRock ではじめる高位合成による気楽な FPGA 開発

三 好 健 文[†]

一般に FPGA のロジックは HDL により RTL で設計されているが、複雑な処理の RTL 設計は
複雑でバグの温床ともなるためコストが大きい。高水準言語による開発を可能にする高位合成処理系
を使う FPGA 開発手法は、コスト削減に有効なアプローチである。

JavaRock は、Java プログラムを HDL に変換する高位合成処理系の一つである。同じ処理をソ
フトウェアとしても実行できるためアルゴリズムレベルの検証コストの削減が期待できる。本チュ
ートリアルでは、他の高位合成言語/処理系の例も交えながら、高位合成による気楽な FPGA 開発の一
つとして JavaRock を用いた FPGA アプリケーション開発手法を紹介する。

Getting Started with JavaRock for FPGA Application Development in High-level Synthesis

TAKEFUMI MIYOSHI[†]

Typically, to employ FPGAs efficiently, register transfer level (RTL) design with VHDL
or Verilog HDL is adopted. However, the RTL design for a complicated algorithm is an in-
convenient and time-consuming approach. Moreover, the RTL design often causes en-bugs.
Therefore, high-level synthesis is desired to design hardware in a higher abstraction level than
RTL.

JavaRock is a high-level synthesis compiler for programs written in Java. It is possible to
reduce the cost to design and verify hardware logic due to using pure java program, since the
same software program is executable on JVM. In this tutorial, a scheme to develop FPGA
application by using JavaRock is introduced with examples of other high-level synthesis tools.

[†] (株) イーツリーズ・ジャパン
e-trees.Japan, Inc.