

ニ ュ ー ス

COBOL の機能追加さる

これまでの COBOL の文法では番地のついたディスクのような大容量記憶装置に対してランダムにコードを読み書きすることと、テーブルをうまく取り扱うことはできなかったが、これらの機能が COBOL に追加され、ASA-X 3.4 CIB (COBOL Information Bulletin) No. 4 の中に COBOL 61 Extended の付録という形で発表された。

ランダム呼出しのファイルは Data Division の MD (Mass Storage File Description) や SA (Saved Area Description) で指定し、番地 ACTUAL KEY や SYMBOLIC KEY により、Procedure Division の動詞 SEEK でアクセスして READ, WRITE する。この他動詞 HOLD, PROCESS が加わってファイルの非同期処理が可能になり、入出力用の動詞、READ, WRITE, OPEN, CLOSE, USE にそれぞれ Mass storage をとりあつかう機能がふえた。

テーブルに関しては、USAGE に INDEX と INDEX-n が加わり、動詞 SET と SEARCH でテーブル探索などの操作が容易にでき、これにともなって OCCURS clause と PERFORM に機能が追加された。

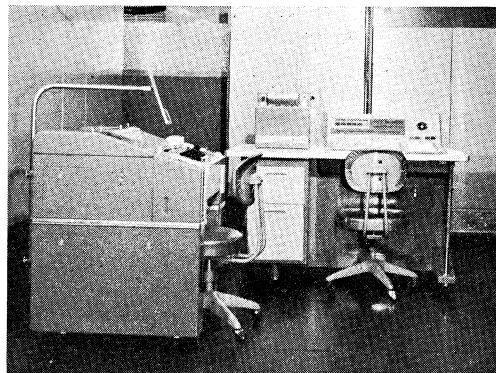
これで COBOL 60 のとき予告されていた機能は一応出そろったので、今後 CODASYL の COBOL に関する作業は Required COBOL の再編成とか Decision-Table の採用などがとりあげられるものと思われる。

日本電気 NEAC-L2 を開発

日本電気では超高速科学用計算機 NEAC-L2 の開発を行なっていたが、39年8月末試運転に成功した。これは 10 Mc 二相のクロックに同期して動作する同期式計算機であるが、高速化のために演算部には加算時間 80 ns (40 ビットに対し) の並列加算器を用い、さらに NDRO 磁心記憶装置、エディカード半固定記憶装置、エサキダイオード・インデックス・レジスタなど新しく開発した金物を用いている。またシステム的には記憶装置のインターレース制御、複数命令の同時

処理などにより命令実行時間の短縮を計っている。

中央処理装置の高速性を十分活すためにマルチプログラミングを可能にし、さらに入出力装置の複雑な制



御はプログラムで行なう方式を採用している。NEAC-L2 のおもな性能は次のとおりである。

語構成	命令語	36 ビット
数値語	固定 符号(1) + 絶対値(35)	
	浮動 符号(1) + 指数部(7) + 仮数部(28)	

演算速度	固定	浮動
	加減算 0.5	1.4~2.6 [μs]
乗 算	1.9~7.7	2.4~7.0 ["]
除 算	11.4	9.8 ["]

命令の種類	約 140
インデックスレジスタ (エサキダイオード使用)	15 サイクルタイム 0.1 μs

記憶装置

半固定記憶装置 (エディカード方式)	1024 W	サイクルタイム 0.5 μs
主記憶装置 (NDRO 方式)	4096 W × 2	サイクルタイム 1 μs

入出力チャンネル数	8
-----------	---

入出力装置

磁気テープ	8 台
ラインプリンタ	1 "
フォトリーダ	2 "

タイプライタ 5〃
 リヤルタイム (A⇒D) 1〃
 (主記憶装置は現在 1024 W稼動中であり、40年3月に)
 (4096 W×2が完成する予定)

計算速度の一例として e 1,000 枚の計算時間を測定したところ約 0.14 秒であった。この測定結果は主記憶装置のインターレース制御を行なっていない場合のものであり、主記憶装置が増設されインターレース制御が可能になればかなり短縮されるはずである。

東芝 - GE の技術援助提携契約

東芝は GE との間に事務用および科学用電子計算機ならびに工業用電子計算機の技術提携について申請中であったが、39 年 10 月 13 日に認可された。契約期間は 10 年である。これと同時に社内においても、通信機事業部から計算機部門を独立させ、電子計算機事業部を新設した。

同社がこの技術提携によって製造することとなった TOSBAC-5200 および TOSBAC-5400 (GE 200 および 400 シリーズに相当) を 39 年 12 月 17~18 日に東芝中央研究所で発表した。その他工業用電子計算機として TOSBAC-5300, TOSBAC-7000 もそれぞれ GE-315, GEPAC-4000 の技術提携による製品として販売される。

国産超小形論理回路の現状

最近の半導体製造技術の著しい発達に伴って、電子回路の小形化が注目されている。特にディジタル論理回路はシリコン・エピタキシャル・プレーナ技術の進歩が中心となり、目ざましい速さで小形化に進んでいる。わが国でも種々の超小形回路の開発に努力がな

各社の超小形論理回路 (昭和 39 年 11 月 30 日現在)

会 社	種 類	平均スイッチング時間 [ns]	備 考
新日本無線	AND AND-OR	300 (回復時間)	ダイオードのみ
富士通	NAND Flip Flop	15, 60 (伝播時間)	RTL 薄膜回路 (2種類)
三 菱	NAND Flip Flop	35 60 (不明)	TTL 回路
沖	NAND Flip Flop	60 40 (立上り時間)	DTL 薄膜回路
日 電	AND NAND Flip Flop Half Shift Register Half Adder	1 15 20 20 20 (回復時間) (伝播時間)	AND はダイオードのみ、他は DTL 薄膜回路

されている。表は最近までに学会が入手した各社の開発状況である。これらの回路の多くはまだ試作の段階であるが、完全な実用の域に入るのも予想以上に近い将来のように思われる。

ALGOL / FORTRAN シンポジウムについて

(社)日本電子工業振興協会で 10 月 1 日から 3 日間、箱根において、国内のシステムプログラマの相互啓発のため、シンポジウムを開催した。

参加者は、学校、研究所、各製造会社のプログラマのうち、コンパイラーを作成した経験者で、合計 27 名に及んだ。

シンポジウムは各参加者の経験内容の発表から始まり活発な意見がかわされた。

討論の内容から読み取れるものは、国産機の能力増強とともに、コンパイラーも本格的な規模で作られており、ユーザの要請により、使用法の簡単な、実用的なコンパイラーが次々と開発されていることである。

たとえば磁気テープ装置を使用して外面向的に 1 pass とすること、記憶容量の小さい機械内に Chain job の機能をもうけること、などである。

コンパイラーのプログラムチェック機能の増強 (たとえば source language のみで program をデバッグできるようにすること)、他の言語とのつなぎ (たとえば Symbolic language で書かれている Library program を中心にはさんで使うこと)、Program 修正の簡便さ (たとえば Source Deck と Source Tape を修正して Recompile することなく、簡単な修正カードや修正テープを入れるだけで Compile し直しの手間や時間を省くこと) 等が要求されており、これらについて論議がなされた。

文法の制限または拡張に対しては、いくつかの意見が出されたが、コンパイラーを作成する時に苦労する複雑な機能 (たとえば 3 次元 Array, Switch, Formalparameter の数の多い procedure, array の 0 や 1 以外の特別な Origin, 5 以上の長い Identifier 等は実際にあまり使用されない傾向がある)、などの論議も出た。

またコンパイラー作成の group 内の意志の伝達方法の問題も論じられた。

今後、外面向的な問題のみならず、内部の細かい問題についても検討するため 1965 年 2 月に第 2 回のシンポジウムが開催される予定になっている。