

文 献 紹 介

70-52 Modular Computer Sharing (MCS) システムの一構成法

Herbert B. Baskin, Elsa B. Horowitz, Robert D. Tension, and Larry E. Rittenhouse: A Modular Computer Sharing System [Comm. of ACM, Vol. 12, No. 10, pp. 551~559] Key: multiple terminal system, real-time response system, modular constructed systems, file switch, intercomputer communications, control computer, problem computer

モジュラ構成に富む TSS の一構成法を提案している。

構成概要は第1図に示すごときものである。同図における記号の説明は次のとおり。

$PC_i (1 \leq i \leq M)$; problem computers.

CC; control computer

TCU; Transmission Control Unit

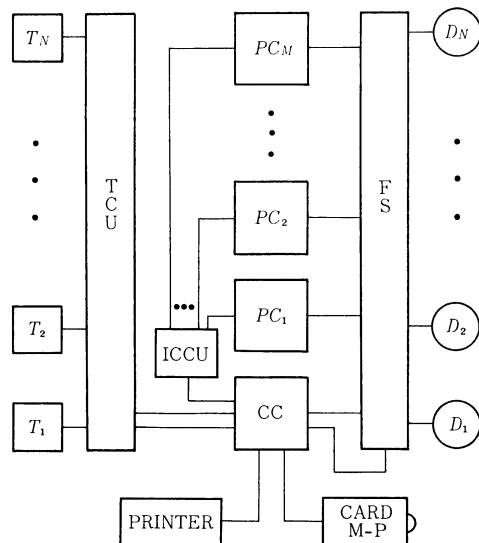
$T_i (1 \leq i \leq N)$; Terminal ports

ICCU; Intercomputer Communications Unit

FS; File switch

$D_i (1 \leq i \leq N)$ disk drives

本論文で扱う computer とは “CPU-Memory の



Correction: CARD M-P should read CARD R-P.

対”を意図する。computer は図に示すように CC と PC_i とに分類され、システムに1個存在する CC は (1) メッセージ・スイッチ (2) PC_i の使用スケジューリング (3) 端末ユーザへの Data Manipulation などのシステムの system supervisory を具備する。

このシステムの特徴は、ユーザ対応に1個の disk drive をアサインしていることである。第1図において、 T と D の数が N で一致していることに留意しなければならない。

ユーザから電話のダイヤルにより使用要求を受信すると、TCU 経由で CC に連絡され、CC はまず、そのユーザの identification などを要求するレスポンスを送る。ユーザからの情報を解読し、CC はシステムオペレータにそのユーザのディスクパックを特定の disk drive にロードするように指示し、準備完了次第ユーザへのサービスを開始するしくみである。実際にユーザからの要求を処理するのは PC であるが、メッセージおよび制御情報はすべて、ICCU 経由で CC より指示される。

このシステムの Modular structure はシステムの performance capability に応じ、ユーザと disk drive の対を構成単位とし、容易に増減可能であり、また、system の processing performance capabilities はシステム中の PC の数の増減により容易に所望のものに到達できる、と強調している。(花田収悦)

70-53 Multiple Computer System における最適のファイル・ アロケーション

Wesley W. Chu: Optimal File Allocation in a Multiple Computer System [IEEE TRANS. Vol. C-18, No. 10, pp. 885~889] Key: multiprocessor, non-linear integer programming, optimal file allocation, Computer Communication, multicomputer information system

共通情報のファイルを処理するコンピュータ群が与えられているとき、overall operating cost を最小にするファイルアロケーションを求めること。制限条件

は次の二つである。

- (1) 各ファイルの平均アクセスタイムをある制限値より小さくする。
- (2) 各コンピュータで必要とする storage 量が、利用可能な storage 容量を越えてはならない。

上記の問題を次のように定式化する。

(Notation の説明) : 第 1 図参照

n ; multicomputer system におけるコンピュータの総数

m ; multicomputer system におけるファイルの総数

r_j ; j 番目のファイルの redundant copies

T_{ij} ; i 番コンピュータに対する j -ファイルの maximum allowable retrieval time

C_{ij} ; i 番コンピュータにおける単位長および単位時間あたりの storage cost

C_{ik} ; k 番から i 番コンピュータへの単位時間あたりの transmission cost.

U_{ij} ; 単位時間あたりの i 番コンピュータから j -ファイルへの request rate

P_{ij} ; 各 transaction の後に、 i 番コンピュータで j -ファイルを modification する frequency

l_j ; j -ファイルに対する各 transaction length

(目的関数)

$$C = \left(\sum_{i,j} C_{ij} L_j X_{ij} \right) + \left\{ \sum_{i,j,k} \frac{1}{r_j} C_{ik} l_j U_{ij} X_{kj} (1 - X_{ij}) + \sum_{i,j,k} C_{ik} l_j U_{ij} X_{kj} P_{ij} \right\} \quad (1)$$

第 1 項; storage cost

第 2 項; transmission cost

(制限条件)

$$X_{ij} = \begin{cases} 1 & i \text{ 番コンピュータにストアされている } j\text{-ファイル} \\ 0 & \text{otherwise} \end{cases} \quad (2)$$

$$i=1, 2, \dots, n; j=1, 2, \dots, m$$

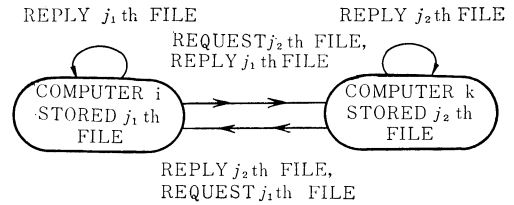
$$\sum_i X_{ij} = r_j \quad \text{for } 1 \leq j \leq m \quad (3)$$

$$\sum_j X_{ij} L_j \leq b_i \quad \text{for } 1 \leq i \leq n \quad (4)$$

$$(1 - X_{ij}) K_{kj} \lambda_{ik} - 2 \mu_{ik} (\mu_{ik} - \lambda_{ik}) T_{ij} \leq 0 \quad (5)$$

ただし $\lambda_{ik} = \sum_j n_{ij} (1 - X_{ij}) X_{kj} \leq 0$ (i 番コンピュータから k 番コンピュータへの request rate)

(2)~(5)の制限式で (1) を最小にする問題に帰着する。 X_{ij} は 0 または 1 の値しかとらないので、結局 nonlinear zero-one programming problem である。



この解を求めるのは困難なので、これを Zero-one equations に変換して解を得る方法を提示し、簡単なモデルで例証している。

(花田 収悦)

70-54 デジタルシステム設計言語の試み

James R. Duley & Donald L. Dietmeyer: A Digital System Design Language (DDL) [IEEE Trans. on Computers, Sep. 1968, Vol. C-17, No. 9, pp. 850~86] Key: automata, Boolean equations, computer design, declarations, design automation, design language, digital systems, syntax and semantics, system design, system model

過去にデジタルシステム設計言語はいくつか発表されてきたが、この方面の仕事は現在も続けられている。

本文献で提案されているデジタルシステム設計言語 (DDL) もその一つであり、筆者はその開発に際し以下の点に留意したと述べている。

1. 特定のハードウェア技術、機械構造、タイミング・モード、設計手順等に限定された言語であってはならないこと。
2. 個々のゲートの記述から、ブロック記述まで幅広いレベルでデジタルシステムを記述できること。
3. 設計自動化複合システムのソース言語ともなり得、製造情報への変換も容易にできること。
4. この言語によるシステムの記述はシステムそのものと同じ構造をもつこと。

本文献では以下 DDL のシンタックス、セマンティックスについて詳細に述べており、最後に第 2 世代の計算システムを記述した例が掲げられているが、これを第 1 図に示す。

(宇都宮公訓)

70-55 プロセッサの時分割わりあての方法

A. P. Mullery and G. C. Driscoll: A Processor Allocation Method for Time-Sharing [Comm. of

<SY> EXAMPLE:

```

<TI> P(100E - 9).
<RE> MAR[6], MBREG[12], READ.
<TE> RST[1:3], START, STEP, RESET, SW[1:3], OUTP[1:3], RR, CW, AVAIL.
<EL> THREE NO SWITCHES(CL[1:3], OP[1:3]):.
<BO> START = OUTP[1], STEP = OUTP[2], RESET = OUTP[3].

{i = 1:3}
<AU> NO BOUNCE[i]:
  <ST> BO: CL[i] OP[i] 0.1 → BO 2 + B1 3 → ?..
  B1: CL[i] OP[i] 0.2 → B1 1 + BO 3 → ?., SW[i] = 1. ..(end of ST, AU)
<AU> SWITCH[i]:
  <ST> CO: SW[i] RST[i] 0 → C1 1.2 → CG..
  C1: SW[i] RST[i] 0 → C1 1.3 → CO 2 + C2..
  C2: RST[i] → CO → C2., OUTP[i] = 1. ... (end of ST, AU, COZY)

<AU> CPU: P:
  <RE> IC[6], A[0:11], R[0:11], OV, CY, OPN[0:3], IX[1:2], ADDR[0:5].
  <ME> IM[1:2,6].
  <TE> ADD.
  <OP> ADD1(Y,Z)[0:11]
  <TE> Y[0:11], Z[0:11], C[0:11].
  <BO> ADD1 = Y ⊕ Z ⊕ (C[1:11]·C[0])·ADD, C = Y·Zv(YvZ)·C[1:11]·C[0]..(end of OP)

<SEG> DECODE
  <ST> PO: STARTvSTEPvRESET: MAR1+IC, IC, CY+1, PI. (begin instruction fetch)
  P1: RESET → P2; STEP RST[1:2] = 1X2., AVAIL ⇒ MEM(RR=1), P3; PI...
  P2: IC+O, A+O, MBREG1+O, R+O, OV+O, RST = 1X3, P0. (reset CPU)
  P3: READ: IX+MBREG1[4:5], ADDR+MBREG1[6:11],
  CY OPN+MBREG1[0:3], CY+O, P4. (read instruction from MBREG1)

  P4: |IX| MAR1+ADDR, P1; |(+OPN[0:1])+(+/IX)| ADDR+ADD1
  (OX6·ADDR, OX6·IM[IX])[6:11], ADD = 1, P5.. (indexing and indirect addressing)
  P5: MAR1+ADDR, OPN IM[IX]+ADDR, PO |vIM[IX]| IC IM[IX],
  IC+ADDR, PO 2 |(+A+·A)·(A[0]·IX[1]vA[0]·IX[2])| IC+ADDR, PO
  3 |ADDR[4]| IM[IX]+A[6:11], |ADDR[5]| A[6:11]+ IM[IX], PO
  4 ⇒ LDASTA(⇒PO) 5 MBREG1+A, ⇒ LDASTA(⇒TO, ⇒PO) 6 IC+ADDR, PO
  7 |v/ADDR| 8 A, IC+ADDR, P5; PO. 8:10 ⇒ ADDSUB(⇒PO)
  11 A[6:11]+ ADDR, A[0:5]+ ADDR[0], P0; PO. ... (end of P5, ST, SEG)

<SEG> ADDSUB:
  <ST> RO: AVAIL ⇒ MEM(RR = 1), R1. (initiate read)
  R1: READ: R+OPN[3] - MBREG1; MBREG1, R2. (complement for subtraction)
  R2: A+ADD1(A,R), ADD = -OPN[2], A[0] R4; R3..
  R3: OV+A[0]·R10 ⇒. (set overflow)
  R4: OV+A[0]·R10, ⇒. ... (end of ST, SEG)

<SEG> LDASTA:
  <ST> SO: AVAIL ⇒ MEM(RR = 1), S1.
  S1: READ: A+MBREG1, ⇒. (load A)
  TO: AVAIL ⇒ MEM(CW = 1), ⇒. (store A) ... (end of ST, SEG, AU)

<AU> MEM: P:
  <EL> MEMORY(SENSET[12]: SR, SW, WRITET[1:2], MAR[6]).
  <RE> MAR[6], MBREG[12].
  <DE> DLY1(.8E-6), DLY2(.1E-6).
  <BG> WRITET = MBREG, MART = MAR, AVAIL = UO.
  <ST> UO: RR v CW: |RR| P0, READ+O., |CW| P0.,
  MAR+MAR1, MBREG+MBREG1.
  P0: DLY1 = 1, SR = 1, P1..
  P1: DLY1: MBREG+SENSET, P2.
  P2: MBREG1+MBREG, READ+1, P2. (read)
  SO: DLY = 1, S1 = 1, P1..
  S1: DLY1: P2. (clear read)
  S2: SW = 1, DLY2 = 1, P3.
  S3: DLY2. → UO. (clear or restore) .. (end of ST, AU)

```

ACM, Jan., 1970, Vol. 13, No. 1, pp. 10~14) Key: time sharing, resource allocation, dynamic allocation, multiprogramming, multiprocessing, time slicing, interactive systems.

プロセッサのタスク切替を最小にし、これによりオーバーヘッドを減少せしめるスケジューリング・アルゴリズムの一つを提案している。

このアルゴリズムは、一般の資源（リソース）割当ての問題にも拡張できるものである。

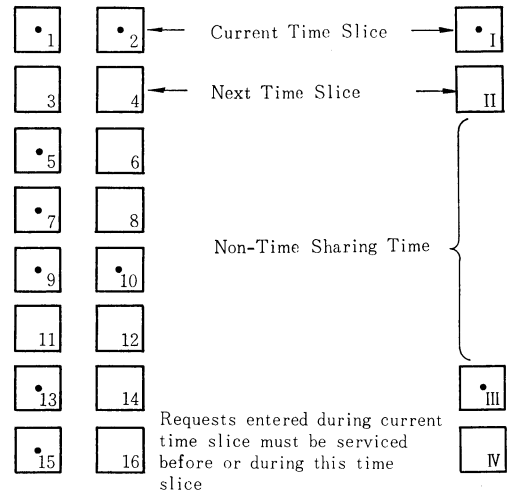
その基本概念は、正常に終了するか、あるいは処理要求を発してペンディング状態にある他のすべてのタスクのレスポンスタイムが所定の値以上になると判断されるか、のいずれかの場合にしかプロセッサの切替えを実施しないというものである。

第1図に具体的な割付けのアルゴリズムを示す。各ボックスはコンベアベルトのように図の下から上にタイムスライスごとに移動すると考えるとよい。図中のdot はなすべき仕事の存在を表わし、これらは最上段に到着するまでにその仕事を開始されなければならない。新規に到着した仕事はベルトのあいている最下段から割付ける。図の状態では3個の新規到着があるときは、16, 14, 11 (または12) と割付ける。仕事の割付けられていないボックスは、そのまま前の仕事の処理を続行可能である。この図では、プロセッサあたり8個の仕事がレスポンスタイムを保証できる限界値と仮定していると考えられる。したがって、瞬間的には全ボックスが閉塞の状態もありうるわけで、その場合にはボックスを追加することになる。しかし常時そのような状態が続くならば、それはシステムの能力以上の負荷の存在を証明することになる。

このアルゴリズムとラウンド・ロビンとの比較例があり、ある仮定下では、インタラプトの回数が34から3に、コアへのロールイン/アウト回数(本論文では shuttling in/out と記載)が42から11に減少したことを報告している。

さらにこのアルゴリズムは、オーバーヘッドを減少さ

せる目的で基本的には、segmented ordered list の手法を用いて実現すること、および10端末の2-processor システムへの適用例を待行列の状態図により説明している。
(花田 収悦)



(a) Two processors devoted to time sharing (b) One processor, with half its time devoted to time sharing

ニ ュ ー ス

1970 年版コンピューター白書

電子計算機の利用を促進する団体である日本経営情報開発協会は 6 月 16 日、70 年版「コンピューター白書」を発表した。それによると、わが国の電算機の設置台数は 5,601 台（昨年 9 月末現在）で、前年同期より 35% もふえ、コンピュータリゼーション（電算機の普及）が一段と進んだ。また電算機の利用方法も、電算機と通信回線を結ぶオンラインが急増するなど、情報化社会に向って一步前進したが、一方、高度利用の基盤になる教育や法律、制度など環境整備の立遅れも目立っている。今後、資本自由化問題もからみ外国企業との競争がいよいよ激しくなると予想されるので、これらの基盤整備を急ぐべきだ、とこの白書は指摘している。

白書のおもな内容は次の通り。

電算機の需要はこのところ順調に伸びており、昨年 9 月末で 5,601 台、金額（販売価格に換算）にして 5,109 億円の電算機が実動している。これは西ドイツとほぼ同数とみられる。ただ世界一の保有国である米国に比べれば十分の一に過ぎない。昨年を通じての生産高は外資系企業の国内生産高を含め 1,706 億円で、わが国の電算機産業が本格的に企業活動を始めた昭和 40 年の 5.4 倍に達した。

実際に動いている電算機について金額でみた国産、外国機の割合は、国産機 51.6%、外国機 48.4%。“国産機率”が 50% ラインを越えたのは初めて。

電算機の普及に伴って経営情報システム（MIS）など総合的なシステムを採用すべきだ、という考え方が広がってきた。このため、通信回線と電算機を結んだオンライン・システムが、この 1 年間に急増した。昨年 9 月末のシステム数は 99。一昨年末の 69 に比べて大幅にふえ、電算機の設置台数の伸び率を上回っている。

さらに企業内の情報処理だけでなく、異業種間、系列企業間で共同で情報を処理する構想も生れ、大手企業グループの三井、三菱、住友、富士、三和などは情報シンジケートづくりを急いでいる。こうした動きと並行して、産業界には現在法律で制約されている通信回線の共同利用を大幅に自由化すべきだ、という声も

高まっている。

電算機利用の高度化につれてコンピュータ要員の不足が目立ってきた。電算機を導入しているおもな企業について昨年 6 月の調査結果で充足率をみると、システムズ・エンジニアは 59%、プログラマーは 81%、オペレーター 84%。ほとんどの企業が要員不足を訴えている。政府も学校教育に情報処理教育を取り入れる必要がある。

電算機の普及で情報化社会への道が進んでいるが、現実の社会環境、とりわけ法律は情報化社会発展にとって大きな制約になっている。このため、公衆電気通信法の改正による通信回線の自由化だけでなく、①磁気テープ、パンチカードなどコンピュータ化された情報を法令上の書類と認める。②ソフトウェアの開発を積極化するためソフトウェアの著作権、特許権を認める、などの手を打つべきである。こうした環境整備をすぐにでもおこなわないと、米国との“コンピュータ格差”は縮まるどころか、かえって広がってゆくことになるう。

東芝でミニコンピュータ TOSBAC-40 を発表

東京芝浦電気(株)ではミニコンピュータ TOSBAC-40 を発表し、5 月のビジネスショーで展示を行なった。この機種は本体が 8 KB~64 KB と大容量で、多数のジェネラルレジスターにより、広範囲な機能を実現し、さらに多彩な高機能命令と、モジュール方式の採用による機械効率の高い拡張性、融通性に富んだ、デラックス・ミニコンであると同社では言っている。

本機の特長を以下に述べる。

(1) 16 個のジェネラル・レジスターは、アキュムレータとしてもインデックス・レジスターとしても使用可能で、プログラム作成を容易かつ高効率とする。

(2) メモリーのアドレス部は 16 ビットであり、64 KB までの直接アクセスが可能である。またバイト処理命令、ブロック命令、ブランチオン・インデックス命令などの高機能命令が用意されている。

(3) 徹底したモジュール構造を採用しているため、多数のオプションとそれらの組込みが容易にできる。

(4) リード・オンリー・メモリー (ROM) を使ったマイクロ・プログラム方式であるので、新しい命令体系を作成すること、サブルーチンやシステム・プログラムを ROM で実現することが容易である。

ソフトウェアはアセンブラ (1パス, 2パス, 3パス), 対話形フォートラン, 3種のローダ, エディタ, デバック・パッケージ, 各種算術演算ライブラリ, テスト・プログラムが用意されている。ハードウェアは ROM の採用と高機能命令の存在により総合的な演算速度が高速であり, 特に多種類の I/O を接続した場合に高性能となる。記憶装置は基本語長 16 ビット, 8 KB 単位で 64 KB まで直接指定, インデックス修飾可能でサイクルタイムは $1.0 \mu s$ 。演算制御部は基本命令数 81 で 16 個のジェネラルレジスターを備え, 加減算 $3.2 \mu s$ 。制御可能入出力装置数は 255 台。チャンネルは 3 種でダイレクト・メモリアクセスの場合は $500 K \times 16$ ビット/秒。外形はデスクトップ形 $380 H \times 530 W \times 640 D$ で, 電源は AC 100 V, 0.5 KVA である。この他本機の下位機種として 2 KB~16 KB の TOSBAC-10 がある。

国際会議案内

1970 年 7 月 27—28 日

ACM Symposium on Compiler Optimization, University of Illinois, Urbana. Ill. Spon: ACM SIGPLAN. Contact: Robert S. Northcote, ILLIAC IV Project, 170 E. R. L., University of Illinois, Urbana, IL 61801. (✕切 3 月 30 日)

1970 年 8 月 24—28 日

IEIP World Conference on Computer Education, Amsterdam. Sponsor: IEIP Technical Committee for Education and Administrative Data Processing Group. Chm: A. A. M. Veenhuis, Sec. Gen., IEIP Conf. Cptr. Educ. 1970, 6 Stadhouderskade, Amsterdam 13, Netherlands. US Reps: W. F. Atchison, Mrs. S. Charp, D. Teichroew.

1970 年 9 月 1—3 日

ACM NATIONAL CONFERENCE, New York Hilton, New York City. Conf. Chm: Sam Matsa, IBM Corp., 410 East 62 St., New York, NY 10021. Prog. Chm: Robert E. Bemmer, General Electric Co., 13430 North Black Canyon Highway,

Phoenix, AR 85029.

1970 年 9 月 7—11 日

Sixth International Congress on Cybernetics, Namur, Belgium. Contact: Secretariat, Association Internationale de Cybernetique, Palais des Expositions. Place Andre Rijckmans, Namur, Belgium. (✕切: 2 月 1 日)

1970 年 9 月 9—18 日

International Federation for Documentation (FID) Annual Conference and International Congress on Scientific Information, Buenos Aires. Contact: USNCFID Secretariat, Nat'l Academy of Sciences, 2101 Constitution Ave., N. W., Washington, DC 20418.

1970 年 9 月 14—18 日

7th International Symposium on Mathematical Programming, The Hague, Holland. Sponsors: ACM SIGMAP, in conjunction with many other societies. Contact: G. Zoutendijk, c/o Computing Center. University of Leiden, Stations-plein 20, Leiden, The Netherlands.

1970 年 10 月 4—9 日

American Society for Information Science, 33rd Annual Meeting, Bellevue Stratford Hotel, Philadelphia. Sponsor: ASIS. Contact: Kenneth H. Zubriskje, Jr., Biosciences Information Services of Biological Abstract. 2100 Arch. St., Philadelphia, PA 19103.

1970 年 10 月 28—30 日

Eleventh Annual Symposium on Switching and Automata Theory, Santa Monica, California. Sponsors: IEEE Computer Group and Department of Systems Science of the University of California, Los Angeles. Contacts: papers, Peter Weiner, Department of Computer Science, Yale University, New Haven, CT 06520; arrangements, J. W. Carlyle, Department of System Science, University of California, Los Angeles, CA 90024. (✕切: 5 月 15 日)

1970 年 11 月 17—19 日

1970 Fall Joint Computer Conference, Astrohall, Houston, Texas. Sponsors: AFIPS. Gen. Chm: Robert Sibley, Jr., Dept. of Computer Science, University of Houston. Cullen Blvd., Houston, TX 77004. Program chm: Larry Axsom, IBM Scientific Center, 6900 Fannin St., Houston, TX 77025. (⧻切: 4 月 10 日)

1971 年 8 月 3—5 日

ACM National Conference……Vol. 11, No. 3 を参照のこと

1971 年 8 月 23—28 日

IFIP Congress 71……Vol. 11, No. 3 を参照のこと (⧻切: 11 月 30 日)

1971 年 1 月 19—21 日

Mexico 1971 International IEEE Conference on Systems, Networks and Computers, Oaxtepec, Mor., Mexico. Sponsor: Region 9 and Mexico Section of IEEE. Theme: Systems Engineering, Systems Science, Management Science, Operations Research, Network Theory, Integrated Circuits, Information Processing, Computer Science, Automatic Control, Communication Systems, Transportation Systems, Power Systems. Conference co-chm: M. A. Murray-Lasso, National University of Mexico Robert W. Newcomb, University of Maryland. (⧻切: 8 月 31 日)

連絡先: 川崎市下沼部 1753

日本電気株式会社 中央研究所内 渡部 和

本 会 記 事

教育調査研究委員会活動報告

高等学校、大学の教養課程および専門課程における電子計算機に関する調査・研究を行なっている。昭和44年度は4月に第22回の委員会を開き、同年度は毎月1回ずつ全部で12回開催した。

委員の構成は次のとおりである（昭和45年6月現在、順不同）

委員長 山内二郎（青山学院大）

委員 森口繁一（東大）、浦 昭二（慶大）、一松信（京大数理解析研）、西村敏男（東教大）、田島一郎（慶大）、奥野忠一（農業技術研）、印東太郎（慶大）、吉沢 正（東大）、有山正存（電通大）、間野浩太郎（青山学院大）、宮崎晴夫（群馬工専）、西村真一郎（富士通ファコム）、藤野喜一（日電）、海谷虔郎（小金井工業）

書記 原田賢一（慶大）、高橋澄夫（開発センター）

昭和44年度のおもな活動は次のとおりである。

（1）外国における計算機科学の教育調査

次に示すように主として米国の大学における計算機科学教育について、その組織、スタッフ、設備、およびカリキュラムに関する資料をもちより発表をした：スタンフォード大学、カーネギ・メロン大学、ウィスコンシン大学、トロント大学、西オンタリオ大学の各計算機科学科、カリフォルニア大学、ペンシルバニア大学の各電子工学科、ハーバード大学計算センターなど。

（2）計算機教育の実施例の紹介

大学および高等専門学校で行なわれている計算機教育について、その目標、カリキュラム、実習・演習の内容、および効果について各委員が報告をした。

（3）文献の解説とテキストの紹介

計算機科学の教育に関係した図書やテキスト（Computer Science: A First Course, Introduction to Computer Sciences など）を随時もちよって、その紹介をし、回覧を行なった。また、Communication of the ACMなどの雑誌にのせられている米国における計算機教育の調査結果や、修土および博士課程のカリキュラムの試案、および Curriculum 68の説明

をした。

（4）高等学校の計算機教育

高等学校教育課程の数学と計算機教育との関係、および数学への組み入れ方を検討した。実習に用いる計算機としては、最近、各計算機メーカーでつくられている超小型電子計算機が考えられることから、各メーカーに依頼してハードウェアおよびプログラミング言語についての説明を受けた。

（5）上級情報処理技術者育成指針の作成

昭和43年度に（財）日本情報処理開発センターから第4セクタ「コンピュータ総合」（基礎編）の執筆を依頼され、それをまとめた。これに続いて昭和44年度には、その応用編をまとめる作業を行なった。この指針は計算機に関連した教育者を育成するためのもので、次のような構成になっている。

基礎編：〔1〕総論、〔2〕名論 データの構造とプログラミング言語、計算機システム、基礎数学、情報処理

応用編：情報処理システム、データ解析、計画数学、システム工学、情報化理論、計算機応用特論

関 西 支 部

○支部総会

45年5月23日（土）午前10時から、生産性関西地方本部（大阪市東区内本町）会議室で45年度支部総会を開催し、下記の諸議案を異議なく承認した。出席者104名（内委任状74名、支部会員総数377名）。なお、総会後「研究開発とコンピュータ」と題し、飯坂譲二君（日本IBMサイエンティフィックセンター）が特別講演を行なった。

1. 44年度事業報告

1.1 関西支部総会（44年5月29日、於大阪科学技術センター）

出席者104名（内委任状92名）。総会終了後、「コンピュータ・グラフィックス」と題し、守田敬太郎君（東芝）が特別講演を行なった。

1.2 評議員会

44年9月12日、生産性関西地本において、第14回

を開催した。出席者 6 名。

1.3 支部活動に関する打合せ会

44 年 8 月 22 日，生産性関西地本において，(1)本打合せ会の性格，(2)44 年度の活動，(3)幹事会の設置，その他につき打合せを行なった。

1.4 幹事会

44 年 10 月 31 日，12 月 8 日および 45 年 3 月 2 日にそれぞれ開催し，研究会における活動計画と成果報告等につき審議した。

1.5 研究会

○数値解析研究会

年度内に 3 回開催した。

○システム・ソルビング研究会

45 年度内に「GPS: A case study in generality and problem solving」につき 5 回。

○プログラミング言語研究会

PL/I につき 4 回開催した。

2. 44 年度収支決算書および貸借対照表

44 年度収支決算書

(44 年 4 月 1 日～45 年 3 月 31 日) (円)

支 出 の 部			収 入 の 部		
科 目	予 算	決 算	科 目	予 算	決 算
事 務 委 嘱 費	60,000	60,000	本 部 交 付 金	400,000	400,000
事 務 費	145,000	144,519	雑 収 入	3,497	7,314
通 信 費	25,000	26,739	前年度繰越金	226,503	226,503
印 刷 費	18,000				
旅 費・交 通 費	40,000	38,870			
会 議 費	37,000	76,910			
雑 費	25,000	2,000			
事 業 費	385,000	145,986			
研究会・懇談会	180,000	145,986			
年 次 大 会	100,000				
講演会・見学会	105,000				
予 備 費	40,000				
計	630,000	350,505	計	630,000	633,817
次年度繰越金		283,312			
合 計	630,000	633,817	合 計	630,000	633,817

貸 借 対 照 表

45 年 3 月 31 日現在 (円)

借 方		貸 方	
普 通 預 金	407,302	未 払 金	123,990
		次年度繰越金	283,312
計)	407,302	計)	407,302

3. 45 年度事業計画

関西支部は，関西地区において情報処理の方式と装置，プログラミング，オートマトンおよび計算機の自動制御への応用等の事項に関して，学界・産業界の関心者の学術的，技術的進歩向上普及を図る目的にしたがい，次のような事業を実施する。

本年度も，他の学術団体あるいは民間団体との提携強化をはかり，とくに(財)関西情報センターとの緊密な連携のもとに，強力に研究会，講演会，見学会等の活動を推し進める。

1. 研究会

- (1) 数値解析研究会
- (2) システム・ソルビング研究会
- (3) プログラミング言語研究会
- (4) 必要に応じ，その他研究会・懇談会を設置する。

2. 講演会

2 回以上開催する。

3. 見学会

2 回以上開催する。

4. 支部年次大会

支部の各研究会の研究内容の報告を中心に開催する。

5. その他必要な活動

4. 45 年度予算

(45. 4. 1～46. 3. 31)

借 方		貸 方	
科 目	金額(円)	科 目	金額(円)
事 務 委 嘱 費	60,000	支 部 交 付 金	400,000
事 務 費	170,000	雑 収 入	16,688
通 信 費	(25,000)	前 年 度 繰 越 金	283,312
印 刷 費	(15,000)		
旅 費・交 通 費	(40,000)		
会 議 費	(80,000)		
雑 費	(10,000)		
事 業 費	440,000		
研究会・懇談会	(240,000)		
年 次 大 会	(100,000)		
講演会・見学会	(100,000)		
予 備 費	30,000		
計	700,000	計	700,000