

「第 16 回大会講演論文集」の頒布について

本学会第 16 回大会は、去る 11 月 20 日～22 日の 3 日間、慶應義塾大学のご好意により、同工学部日吉、矢上両校舎において、延べ 3,500 名の参加をえて、盛会裏に終了いたしました。

同大会の講演論文集にまだ多少の残部がありますので、入手ご希望の方は、至急下記によつてお申込みください。（先着順に頒布いたしますので、品切れの際はご了承願います。）

書名 第 16 回大会講演論文集

内容 すべての一般講演（計 320 件、646 ページ）の概要と全日程のプログラム（18 ページ）を収録

頒布価格 4,500 円（郵送希望の方は、郵送料 300 円を追加してください。）

申込方法 必ず上記金額を添えてお申込みください。（後払いはご遠慮ください。）また、銀行振込みの場合は、必ず別途“送金内訳”をお送りください。

申込先 〒105 東京都港区芝公園 3-5-8（機械振興会館内）（社）情報処理学会 大会論文集係 Tel. (03) 431-2808（書店での取扱いはいたしておりませんので直接学会へお申込みください）

送金先 a) 現金書留：同上

b) 郵便振替：東京 83484

c) 銀行振込：三菱、第一勧業、住友各銀行虎ノ門支店、三井銀行日比谷支店（いずれも普通預金口座）

第 2 回日米コンピュータ会議および関連シンポジウムの プロシーディングの頒布について

去る 8 月下旬に開催されました標記国際会議およびシンポジウムのプロシーディングと講演資料の残部は次のとおりとなっておりますのでお知らせします。

(1) 2nd USA-JAPAN Computer Conference Proceedings

(2) 教育セミナー (i) Microcomputers ¥ 5,000

(ii) Tutorial for Data Base Protection and Security ¥ 5,000

(3) USA-JAPAN Design Automation Symposium '75 Proceedings ¥ 2,400

残部は極めて少量ですので、購入を希望される方はあらかじめ事務局に電話でお問い合わせの上お申込み下さい。（郵送希望の方は各々送料 300 円を添えて下さい。）

ただし、(1) のみは(株)ユー・エス・エシアテックカンパニー((03) 502-6471)で扱っております。

研究会開催通知

(昭和51年1月28日～2月18日)

研究会名	日 時		会 場	備 考
コンピュータ・ネットワーク	1月28日(水)	14:00～17:00	KDD	前号参照
計算機アーキテクチャ	1月28日(水)	10:00～17:00	東京電気通信局	下記参照
システム性能評価	1月30日(金)	14:00～17:00	機械振興会館	同上
設計自動化	2月18日(水)	14:00～17:00	同 上	同上

◆第11回 計算機アーキテクチャ研究会 (主査: 相磯秀夫, 代表幹事: 所真理雄)

日 時 1月28日(水)午前10時～午後5時

会 場 電電公社東京電気通信局 24階A会議室

[東京都港区六本木1-4-30, 第25森ビル, 地下鉄: 日比谷線六本木下車徒歩7分 Tel. (03) 588-8451]

議 題 今回は電子通信学会計算機研究会との共催で、「並列処理」特集を行います。

(1) 最近の並列処理研究動向 村岡洋一(電電・横通)

(2) 並列処理プログラムの構造 斎藤信男(筑波大)

(3) 分散機能型多重プロセッサシステムの構成と制御 牧野武則, 箱崎勝也(日電・中研)

(4) 主記憶共存形多重プロセッサシステム 渡辺定久, 金田悠紀夫, 大岸洋, 内堀義信(電総研)
山崎晴久(村田電機)

(5) 実験用ポリプロセッサシステム EPOS-1について 田丸啓吉, 山崎勇, 前田明, 宮田操, 石井暁(東芝・総研)

(6) 可変処理領域を持つコンピュータ・ネットワーク 古賀義亮, 佐々木勲, 賀谷真吾(防衛大)

(7) 並列スキーマのMFJグラフによる表現 吳永敦(東工大)

◆第8回 システム性能評価研究会 (主査: 大野豊, 代表幹事: 斎藤梅朗)

日 時 1月30日(金)午後2時～5時

会 場 機械振興会館 6階65号室

[東京都港区芝公園3-5-8, 地下鉄: 日比谷線神谷町・都営1号線大門・都営6号線御成門下車, 国電: 浜松町下車, バス: 新橋一渋谷線東京タワー・等々力東京駅八重洲口線飯倉1丁目下車, Tel. (03) 434-8211]

議 題 (1) JALTOSにおける性能測定の実際 山口吉春(東芝)

[概要] JALTOS(JAL Terminar Operatingシステム)の情報処理を行う電算機システム『DORESS』の性能評価をリポンスタイム測定によって行った。リポンスタイム測定にあたってはGTSSによるシステム・シミュレーション, ハードウェアシミュレータの使用, マンパ

ワーを使用しての実測等により行ってきたので、その実際を発表する。

(2) 資源切り出し型待ち行列モデルによるメモリ競合問題の解析

紀一誠（日電）

〔概要〕 有限の大きさのメモリ領域に対し、任意のサイズを持つ切り出し要求が生ずる競合問題の理論的な扱いについて述べる。

(3) 多重プログラミングシステムにおける資源配分の適応制御方式について
亀田壽夫（東京電通大）

〔概要〕 各装置利用のバランスを図るために使用優先度を適応的に変更する方式について述べ、その解析を試みる。

◆第12回 設計自動化研究会（主査：元岡 達、代表幹事：倉地 正、平川和之）

日 時 2月18日（水）午後2時～5時

会 場 機械振興会館 6階65号室（所在地は前記参照）

議 題 (1) 応用ソフトウェア作成支援・実行管理システム—CPMS

安江辰朗、川北建次（日電）

〔概要〕 拡張性、柔軟性、保守容易性を備えた応用ソフトウェアを作成するための1つの支援システム CPMS について報告する。

(2) プリント板の配線設計と設計変更処理システム

平川和之、上田 勤、石橋昌明（沖電気）

〔概要〕 プリント板の配線手法と人手による未配線・設計変更処理の容易化を図る方法に関するシステムを概説する。

(3) 高速論理 LSI 用 CAD (CAD 75) システムの開発

池本康博、杉山俊樹、岸田邦明、五十嵐憲一、

田中泰治、上川井良太郎、加納 弘（日立）

〔概要〕 マスタスライス方式高速論理 LSI 用にレイアウトからマートワークまでの一貫した CAD システムを開発したので報告する。