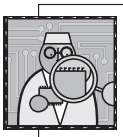


学位論文題目　Systematic Architecture Exploration Method for Low Power and High Performance Reconfigurable Processors（邦訳：低消費電力で高性能な再構成可能プロセッサのためのアーキテクチャの系統的探索手法）

取得年月　2009年3月　　**学位種別**　博士（情報科学）　　**大学**　大阪大学

氏　名　谷口一徹（立命館大学理工学部　助教）

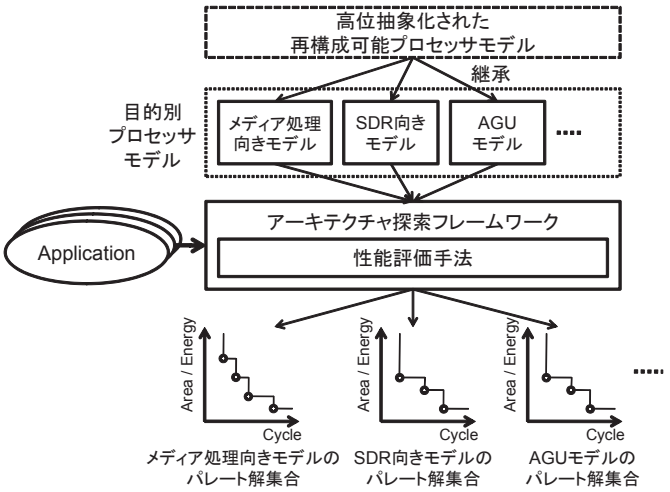
推薦研究会　システムLSI設計技術

推薦文　構成可能プロセッサを，任意の組込みアプリケーションに最適化する技術を提案している．具体的には，再構成可能プロセッサの性能評価モデルの確立，最適アーキテクチャの探索方法の提案，探索の劇的な高速化など，実用性に優れた手法を提案しており，高く評価できる．

近年注目されている再構成可能プロセッサは高性能と柔軟性を備えたハードウェアとして知られているが，克服すべき課題は非常に多い．組込みシステムは，性能のみならず，消費電力やハードウェア面積などで厳しい制約があり，それらの制約を満たす最適なアーキテクチャを設計するためのアーキテクチャ探索手法が重要となる．特に，再構成可能プロセッサは処理エレメントの個数やレジスタやメモリの個数，アクセスポート数などさまざまなデザインパラメタを持つため，解空間（考えられるアーキテクチャ候補）は膨大である．そこで本研究では，組込みシステムへの実用化を視野に入れた，低消費電力で高性能な再構成可能プロセッサのためのアーキテクチャの系統的探索手法を提案する．

設計空間探索の1つであるアーキテクチャ探索は，膨大な解空間から，最適解（1つのアーキテクチャ）を選択する問題である．求めたい最適解は設計制約に依存するため，膨大な解空間からパレート解集合を探索することが，アーキテクチャ探索問題の本質である．図に本研究で提案する再構成可能プロセッサのためのアーキテクチャ探索手法の概要を示す．提案するアーキテクチャ探索手法は，さまざまな再構成可能プロセッサのアーキテクチャを探索するための，高位抽象化されたパラメタ化された再構成可能プロセッサモデル，ならびに，対応する性能評価手法から構成される．提案する再構成可能プロセッサモデルは23種類のデザインパラメタを持ち，そのパラメタを設定することで，さまざまな再構成可能プロセッサの性能を実用的な時間で評価することができる．また，提案する高位抽象化されたモデルを継承したプロセッサモデルを設定することで，デザインパラメタを変えるだけで，さまざまなアプリケーションに特化した再構成可能プロセッサを容易に探索することができる．図は高位抽象化されたモデルをメディア処理やソフトウェア無線（SDR），アドレス生成ユニット（AGU）へ応用例を示す．

再構成可能プロセッサのためのアーキテクチャ探索の応用として，アドレス生成ユニット（AGU）の網羅的ならびに系統的探索手法を提案する．メディア処理などのアプリケーションにおいて，メモリアクセスのためのアドレス計算は高い割合を占めており，その効率的な計算が重要な問題である．本研究では，高位抽象化された再構成可能プロセッサモデルを継承したAGUモデルを提案し，図に示す探索手法に基づいたアーキテクチャ探索を行う．まず，解空間を網羅的に探索するアーキテクチャ探索手法を提案する．提案する網羅的探索手法は，解空間に存在する解をすべて評価することで，パレート解集合を得る手法である．提案する網羅的探索手法により，最長約10時間でパレート解を得ることができた．一方，実用的な仮定において，性能対電力のパレート解集合は性能対面積のパレート解集合の部分集合になることが数学的に証明される．この特徴を利用し，性能対面積のパレート解を高速に得るための，粗いサイクル見積りを用いた系統的探索手法を提案する．提案する系統的探索手法を用いることにより，網羅的探索手法により得られたパレート解集合と同品質のパレート解集合を約164倍高速に得ることができた．



今後の課題は，プロセッサモデルの拡張やアーキテクチャ探索のさらなる高速化，ならびに，より一般的な組込み向けプロセッサの系統的なアーキテクチャ探索手法が挙げられる．

（平成22年2月25日受付）