GPU クラスタを対象にした並列ステンシル 計算の自動生成フレームワーク

野	村	達	tttttttttttttttttttttttttttttttttttt	丸	Щ	直	也 $^{\dagger 1}$
遠	藤	敏	夫 $^{\dagger 1}$	松	畄		聪 $^{\dagger 1,\dagger 2}$

流体計算のカーネルとしてステンシル計算が頻繁に現れる.ステンシル計算はメモ リ律速であり、メモリのアクセスパターンが比較的単純であるため GPU によるアク セラレーションの恩恵を受けやすい.しかし、ステンシル計算それ自身は簡潔に記述 できるにも関わらず、並列化のために問題の分割や袖領域の交換など計算以外のコー ドを大量に書く必要がある.そのため、GPU の利用は一部の知識を持った開発者に留 まっている.本研究ではステンシル計算本来の簡潔な記述を保ったまま、GPU に関す る知識を必要としないコードから自動で GPU クラスタ向けに並列化されたコードを 生成するフレームワークを提案する.ステンシル計算の問題例として三次元拡散方程 式を手動で実装したものと、提案するフレームワークによって自動生成されたもの性 能を評価した.その結果手動による実装の3分の1程度記述で70%程度の性能を達 成できた.今後フレームワークに最適化を実装していくことによって更なる性能向上 を目指す予定である.

Towards an Automatic Code Generation Framework for Parallel Stencil Computations on GPU Clusters

TATSUO NOMURA,^{†1} NAOYA MARUYAMA,^{†1} TOSHIO ENDO^{†1} and SATOSHI MATSUOKA^{†1,†2}

The kernel of fluid dynamics typically belongs to the class of stencil computations. Problems in this class are usually memory-intensive, and have a relatively simple pattern of memory access, since it can benefit from using GPU as an accelarator. Although stencil computations themselves can be described concisely, we have to write huge amount of code which forms parallelization such as domain decomposition and boundaries exchanging. Those difficulties confine the utilization of GPU to a handful of people who has expertise in it. Our work is to provide a framework which takes concise description of stencil computation as an input and generate parallelized code for GPU clusters. We picked 3d-diffusion-equation as an example problem for evaluation. We evaluated the performance of its two implementations; One is implemented manually, and another is auto-generated by our framework. We have allowed the code size to be reduced to one-third approximately, and achieved about 70% of the performance of hand-coded implementation. We are planning to implement optimizations for more performance gain as the future work.

1. 背 景

近年 GPU を汎用目的で使う GPGPU がさまざまな分野で活発になっている. HPC の 分野では GPU クラスタが台頭し,GPU が計算能力の目覚しい向上の一役を買っている. そ の一方で,CPU のみを対象にした環境よりもプログラミングが更に複雑化している. アプリ ケーションの開発者は CPU 向けのコード,GPU 向けのコード,そして並列化のための MPI コードを書かなければならない. 開発者は CPU をシリアルにのみ使った場合と比較して, 問題の分割方法,計算資源の割り当て方法,CPU や GPU 固有の最適化などを更に考慮する 必要がある.

科学計算の計算カーネルとしてステンシル計算が頻繁に現れる.ステンシル計算は一般的 にメモリ律速であり,GPUを使った場合の性能向上が著しい.¹⁾しかし,GPUクラスタを活 用するために開発者は CPU 向けに C,Fortran を,GPU 向けに CUDAを,並列化のために MPIコードを書かなければならない.特にステンシル計算では問題の領域を分割したとき に隣接する領域間でデータ交換をする必要があるため,GPUから CPU,CPUから CPU,更 に CPU から GPU というようなデータ転送アルゴリズムを実装しなければならない.ステ ンシル計算自体は簡潔に表現できる場合が多いにも関わらず,実際のプログラムは複雑にな りがちである.そのため,GPU クラスタを活用するための敷居が高くなっている.

本研究では簡潔な表現で記述したステンシル計算を元に GPU クラスタ向けにコードを自動生成するフレームワークを提案する.フレームワークは入力として C 言語で書かれたステンシル計算のカーネルを受け取り,GPU クラスタ向けに C,CUDA, そして MPI コードを 生成する.

^{†1} 東京工業大学

Tokyo Institute of Technology †2 国立情報学研究所

National Institute of Informatics

IPSJ SIG Technical Report

本研究ではステンシル計算の問題例として流体計算の一部である三次元拡散方程式を手動で実装したものと、提案するフレームワークによって自動生成されたもの性能を評価した. その結果自動生成されたものは手動のものと比べて実行時のノード数により40%-70%の性能であった.また、自動生成のためのコードは手動のものと比べて約3分の1程度の記述量であった.

2. ステンシル計算

科学計算の中で,特に格子法による流体計算の分野では,一般的に計算のカーネルはステ ンシル計算になることが多い.格子法では流体を離散的な粒子の集まりではなく^{*1},Navier-Stokes に代表されるような偏微分方程式で連続体としてモデル化する.実際に計算する際は 計算対象の空間を格子状に離散化し,各格子に流速や圧力などの初期値を与え,離散化した 時間経過による値の変化を計算する.具体的な計算アルゴリズムとしは,空間の全格子につ いて隣接の格子からの影響を計算し,値をアップデートすることを繰り返すことによって行 われる.(図1)は単純な二次元上の5点ステンシルの一例である.例は $f_{x,y}^{n+1} = \sum c_i f_{x_i,y_i}^n$ と表せ,変数はポテンシャル f のみであるが.ステンシルによっては v_x, v_y などの速度変数 が加わる場合などがある.また,速度が変化する場合は f の他に v_x, v_y などの速度変数 が加わる場合などがある.また,速度が変化する場合は f の他に v_x, v_y もアップデートする 必要がある. 典型的なステンシル計算は計算部分は比較的少なく,大量のデータ転送が中心 になる場合が多い.また隣接の格子のデータのみにアクセスするため,メモリへのアクセス パターンが比較的単純である.これらの性質は広い帯域幅をもつ GPU の特徴によく符合し ているため,GPU を利用した流体計算は適切に実装すれば,CPU のみのものと比べて数倍か ら数十倍のパフォーマンス向上が達成できる場合がある.¹⁾

今のところ GPU を利用する場合には開発者が CPU のコードと GPU のコードを書かな ければならない.ステンシル計算自体は簡潔にに記述できるにも関わらず,問題の分割,CPU と GPU の通信,境界条件の処理などを実装しなければならないため,実際のコーディング 量は計算以外の部分が多くを占める.最適化,チューニングを加えるとコーディングの量 と複雑さは更に増すことになる.単一ノードに対しては,Kamil ら³⁾が GPU を含む Chip Multiprocessor(CMP)向けにステンシル計算のカーネルのコードを自動生成する研究をし ている.これについては後ほど関連研究で詳しく述べる.GPU クラスタをターゲットにし た場合,並列化するために問題空間を分割し各ノードに割り当てなければならない.分割し





図 1 5 点ステンシルの例.二次元空間の各点の値を隣接点を元にアップデートする.

た空間の境界では袖領域*²の交換が必要になるため、ノード間でデータの転送しなければな らない.ノード間のデータ転送は単純に実装するとボトルネックになりやすく、スケーラビ リティを下げる要因になる.通信の遅延を隠蔽するようなアルゴリズム⁴⁾が研究されている が、現状では開発者がそれを手動で実装しなければならない.

3. フレームワークの設計

ステンシル計算は本質的にはその計算対象のグリッドのデータ表現とそれに対する操作に よって実現できる.しかし、分散メモリ並列環境上で実現するためには格子の分割とそれら の間における適切な同期が必要になる.これは特に GPU クラスタではメモリ階層が複雑に なるためにその実現が煩雑になる.我々は対象ステンシルアプリケーションに本質的に必要 な部分のみの宣言的な記述を入力とし、それを GPU クラスタを含む各種実行環境にコンパ イラにより変換するフレームワークを提案する.

本節では C 言語の文法に従った記述方法について説明し, 次節にその実装方法を述べる. 3.1 設計方針

本フレームワークの設計には以下を基本方針とする.

- ステンシルアプリケーションの簡便かつ宣言的な記述
- 実行環境独立な記述
- 共有メモリプログラミングモデル
- 暗黙的並列プログラミングモデル

^{★2} 隣接した空間のデータ

IPSJ SIG Technical Report

本フレームワークでは対象をステンシル計算に限定することでアプリケーションの記述の簡 便性を高めることを目標とする.具体的には,偏微分方程式の求解などのステンシルアプリ ケーションでは,本質的にはその離散化によって得られるグリッドとステンシル計算によっ て表現可能である.本フレームワークではアプリケーションプログラマが記述したグリッ ドデータの定義とステンシル計算の関数定義を与えられ,各種計算環境上で効率の良い実装 コードを自動生成することを目標とする.アプリケーションドメインを限定しない,より適 用範囲の広いフレームワークを設計することも可能であるが,限定されたドメイン専用とす ることでより簡便な記述と最適化を実現することを狙う.我々は将来的にはステンシル計算 によって構成される大規模実アプリケーションを本フレームワーク上に簡便に実装できるこ とを目的とする.

フレームワークに従って記述されたアプリケーションの実際の実行環境は逐次 CPU や 単一 GPU, 分散メモリ並列複数 CPU, 複数 GPU など様々な場合に対応できるものとする. アプリケーション自体にはそれら実行環境に依存した記述は許さず, フレームワークおよび 実行ランタイムが個々の環境間の差異を吸収する.特に実環境が分散メモリの場合において も本フレームワークによってアプリケーション側からは共有メモリとして操作可能なデータ 表現を実現する.

本フレームワークに従って記述されたアプリケーションでは明示的な並列プログラムを記 述するのではなく、ステンシル計算が内包する並列性を仮定したフレームワークによる自動 並列化を実現する. これにより、Intel Threading Building Blocks におけるリストの自動並 列処理等と同様に、アプリケーションプログラマは MPI や CUDA などの計算環境固有の 並列プログラミング言語、ライブラリを用いることなくステンシル計算を自動並列処理によ る高速化を達成できる.

以上が本フレームワークの設計における基本方針であるが、これらの方針に従いつつ可能 な限り効率の良い実装を可能にする設計を目標とする。例えばグリッドに対する操作や操作 対象であるグリッドがコンパイル時に静的に定まるようにフレームワークに制約を加えるこ とで、コンパイル時の最適化や自動チューニングが比較的容易になる。本フレームワークで は実際のステンシルアプリケーションを記述可能な範囲においてプログラマの自由度を極力 減らし、コンパイラによる最適化の適用範囲の向上を狙う.

また, 簡便な記述を実現するために本フレームワーク専用の言語を設計することも可能で ある. そのようなドメイン固有言語により既存の汎用言語に比べてより簡潔な記述が可能に なるが, 本研究では既存言語との親和性を重視し通常の C 言語上にフレームワークを設計 する.

3.2 プログラム構成

本フレームワークの入力ソースコードは通常の C 言語の文法に従い, 型の定義や大域変 数の宣言, 関数定義から構成される. 型の定義には計算対象のグリッドの定義を, 関数定義 にはステンシル計算を表す関数の定義を含む. ステンシル関数以外の関数内には, フレーム ワークが提供する関数やマクロを用いてグリッドの生成, 操作を記述でき, 本フレームワー クではドライバコードと呼ぶ. 図 2 にサンプルコードを示す.

ドライバコード以外, すなわちステンシル計算部分以外は実行環境によらず逐次実行と同 ーの意味を持つものとする. これは例えば MPI 並列のような SPMD プログラムへフレー ムワークにより変換された場合においても成り立つものとする. 一般に SPMD プログラム ではすべての並列プロセスが同一のプログラムを実行するが, 本フレームワークではドライ バ部については単一代表プロセスのみが実行した場合と同一の結果を保証する. しかし, 実 際に単一プロセスのみによる実行かどうかについては規程せず, 副作用がない限り実際には 複数プロセスによる実行を許す.

本フレームワークにより入力ソースコードは上記意味を持つような実装コードに変換され る. これは CPU 向けであれば通常の C コード, GPU 向けであれば CUDA コード等, ソー スコードレベルへの変換であり, 最終的に通常のコンパイラにより実行コードへコンパイル される.

3.3 データ表現

本フレームワークではグリッドを基本データ構造として提供し、その次元および要素の型 によってグリッドの型が定義される.本フレームワークを用いてプログラムを記述するユー ザはプログラム中に以下のマクロを用いることでデータ構造を宣言する.

DeclareGrid3D(key, type)

これは 3 次元グリッドを定義する場合であり, 2 次元の場合も同様の記述によって定義する. key は定義する型の名前付けのための識別子であり, type はグリッドの各要素データ型である. 図 2 では real という識別子, 各要素が float 型として定義される. これにより, grid3d_key という名前のデータ型が定義され, 以降のプログラムコード中から利用可能になる. 例えば, 通常の C プログラムにおける変数として以下の様に定義された型の変数を宣言できる.

grid3d_<key> g;

ここで、<key>は、DeclareGrid3Dに渡された識別子で置き換えたものである.grid3d_<key>

IPSJ SIG Technical Report

1 #define N (64) 2 #define REAL float 3 DeclareGrid3D(real, REAL); 4 int main(int argc, char * argv []) 5 { // create a new grid object $grid3d_real g = grid3d_real_new(N,N,N);$ 8 REAL * buff = (REAL *) malloc(sizeof(REAL)*N*N*N); 9 REAL time = 0.0: 10 int count = 0; 11 REAL l, dx, dy, dz, kx, ky, kz, kappa, dt; 12 REAL ce, cw, cn, cs, ct, cb, cc; $13 \quad 1 = 1.0:$ 14 kappa = 0.1;dx = dy = dz = 1/N;15 16 $kx = ky = kz = 2.0 * M_PI;$ dt = 0.1 * dx * dx / kappa;17 // prepare the input grid data 18 19 init (buff, N, N, N, kx, ky, kz, dx, dy, dz, kappa, time); ce = cw = kappa*dt/(dx*dx);20 21 $\operatorname{cn} = \operatorname{cs} = \operatorname{kappa} \operatorname{dt} / (\operatorname{dy} \operatorname{dy});$ ct = cb = kappa*dt/(dz*dz);22 23 cc = 1.0 - (ce+cw+cn+cs+ct+cb);// transfer the input data to the grid object 24 grid_copyin(g, buff); 25do { 26 // update the grid by applying stencil to each point 27 grid_update(stencil,g,ce,cw,cn,cs,ct,cb,cc); 28 time += dt; count++; 29 } while (time + 0.5 * dt < 0.1); 30 grid_copyout(g, buff); // transfer the grid data to buff 31 grid_free(g); // destroy the grid 32 return 0: 33 34 }

図 2 3-D ステンシルプログラムの例(ドライバーコード)

型の変数には,次に説明される操作によって生成されるグリッドオブジェクトへのハンドル を保持する.ハンドルを保持する変数を他の変数に代入する場合,代入された変数にはハン ドルのみコピーされ同一のグリッドデータを参照する.

3.4 基本操作

DeclareGrid3D(key, type) により grid3d_<key>型が導入されるが、それに対する操作 として、グリッドの生成破棄、グリッドデータへのアクセスおよびステンシル計算を本フレー ムワークではサポートする.ステンシル計算を定義する関数をステンシル関数と呼ぶ.

3.4.1 グリッドの生成および破棄

DeclareGrid3D によって定義された型のグリッドを作成するためには、以下の関数を用

いる.

grid3d_<key> grid3d_<key>_new(int X, int Y, int Z)

ここで<key>は型名と同様に DeclareGrid3D に渡された識別子で置き換えたものであり, X, Y, Z はそれぞれ 1 次元目, 2 次元目, 3 次元目のサイズを表す整数値である. これにより指 定された型およびサイズのグリッドを表すオブジェクトが生成され, そのハンドルが返され る. 図 2 の例では一片のサイズ N の正方グリッドを生成する.

生成されたグリッドオブジェクトは明示的に破棄されない限りその生存期間はプログラム の実行終了時までである.オブジェクトを破棄するためには以下の関数を用いる.

void grid3d_<key>_free(grid3d_<key> g)

これにより変数 g に保持されたハンドルのグリッドオブジェクトが破棄される.また,短縮 記法として grid3d_<key>_free の代わりにマクロ grid_free を用いることも可能である. 3.4.2 データの入出力

grid3d_<key>_new によって生成されたグリッドに対して、そのハンドルを介することで データ全体に対する一括アクセスが可能である.

void grid3d_<key>_copyin(grid3d_<key> g, const <type> *buf)

void grid3d_<key>_copyout(grid3d_<key> g, <type> *buf)

grid3d_<key>_copyin により buf からハンドル g へ<type>型のデータがコピーされる. buf には 1 次元目から順にデータが並んでいるものとし, g と同サイズのデータがコピーさ れる.grid3d_<key>_copyin ではその逆にハンドル g で表されるグリッドから通常の配列 buf ヘコピーされる.また, 短縮記法として grid_copyin および grid_copyout が利用可 能である.

図 2 では初めに通常の float 型配列上に初期入力データとして準備し(init 関数呼び出し), それを grid_copyin によってグリッドオブジェクトへセットする. また終了前には grid_copyout により逆にグリッドデータを float 型配列へコピーする.

3.4.3 グリッドの更新

グリッドに対してステンシル計算により各要素を更新するためには、ユーザはステンシル 計算を定義するステンシル関数を記述する.ステンシル関数はグリッドの各点に対する操作 として定義され、通常の C 言語の関数と同様に記述可能だが、以下の制約に従う.

- 引数として操作対象の点のインデックスとグリッドへのハンドル、およびその他引数を 持つ
- 返り値は操作対象グリッドの要素の型と一致する

IPSJ SIG Technical Report

・ 関数内コードはすべてグリッドなどの永続データに対しては読み込みのみ許可し、変更 は許されない

具体的には,

<type> stencil(int x, int y, int z, grid3d_<key> g, ...)

として定義される. ここでステンシル関数の名前は任意であり, 先頭の3引数はグリッドの 点のインデックスを表し, 第4引数が操作対象グリッドである. さらに任意個数のスカラー 値の引数を持つことが許される. ステンシル関数内における永続データに対する書き込みを 許さないことでステンシル関数内に依存関係が生じることを防ぎ, 並列化のための解析を単 純化する.

ステンシル関数内からは関数 grid3d_<key>_get によりグリッド g の 1 要素へのアクセ スが可能である.ステンシル計算におけるデータアクセスは隣接データに限られるため,本 関数では隣接アクセスのみを仮定したオフセットによる位置指定を行う.またオフセットは コンパイル時定数と限定する.

<type> grid3d_<key>_get(grid3d_<key> g, int xo, int yo, int zo) これはハンドルg で表されるグリッドオブジェクトの要素 (x+xo, y+yo, z+zo) の値を返す. また,短縮記法として grid_get もマクロとして提供される.アクセス要素の位置をステン シル関数の適用対象点からの定数オフセットと表す制約を加えることで,ステンシル関数の データアクセスパターンをコンパイル時に判定できる.これは特に分散メモリ上にグリッド を分割して持ち,境界領域の適切かつ効率的な交換を実現するために必要な特性である.

図3に拡散方程式を離散化したステンシルを示す.ここでは3次元グリッドの各点に対して,その上下前後左右の隣接点の値を用いて更新する.関数内で用いられているgrid_dimx, grid_dimy, grid_dimz はそれぞれグリッドの各次元のサイズを得るマクロである.

グリッドの更新は以下の update プリミティブをステンシル関数を指定して呼び出すこと で実現する.

void grid3d_<key>_update(stencil_t f, grid3d_<key> g, ...)

ここで stencil_t は上記ステンシル関数の型であり, 第1引数にはステンシル関数を指定す る. 第2引数には操作対象のグリッドのハンドルを渡し, さらにそれ以降の任意引数としてス カラー値が任意個数指定可能である. ただし, 任意引数はステンシル関数の引数とその個数, 型 が一致する必要がある. また, 簡便性のために grid_update マクロを grid3d_<key>_update の代わりに用いることができる. 図2 ではループ内で一定回数グリッドの更新を行うため に, 上記関数を繰り返し呼び出す. この際にしてされているステンシル関数 stencil は図3

```
1 REAL stencil (int x, int y, int z, grid3d_real g,
 2
              REAL ce, REAL cw, REAL cn, REAL cs,
 3
              REAL ct, REAL cb, REAL cc)
 4 {
 5
    int nx, ny, nz;
    nx = grid_dimx(g);
    ny = grid_dimy(g);
    nz = grid_dimz(g);
10
   REAL c, w, e, n, s, b, t;
   c = grid_get(g, 0, 0, 0);
11
    w = (x = 0) ? c : grid_get(g, -1, 0, 0);
12
   e = (x = nx - 1)? c : grid_get(g, 1, 0, 0);
13
14 n = (y == 0) ? c : grid_get(g, 0, -1, 0);
15
   s = (y = ny-1)? c : grid_get(g, 0, 1, 0);
    b = (z == 0) ? c : grid_get(g, 0, 0, -1);
16
17 t = (z = nz-1)? c : grid_get(g, 0, 0, 1);
18 return cc*c + cw*w + ce*e + cs*s + cn*n + cb*b + ct*t;
19 }
```

図 3 3次元拡散方程式を計算するステンシル関数

である.

上記関数の変形としてグリッドの更新を指定された回数繰り返す以下の関数も利用可能で ある.

void grid3d_<key>_update_nth(stencil_t f, int n, grid3d_<key> g, ...) これは指定されたステンシル関数を n 回グリッド g に適用するものである.

3.4.4 グリッドのリダクション

グリッドの全要素をリダクションする操作として、以下の reduce 関数を提供する.

<type> grid3d_<key>_reduce(grid3d_<key> g, reducer_t f)

ここで第一引数が操作対象グリッドを表し,第2引数がリダクション関数を指定する. リダ クション関数では<type>型の引数を2つ入力として持ち,1つの<type>型の値を返す.

4. フレームワークの実装

提案フレームワークはユーザプログラムを各種実行環境向けにソースコードレベルで変換 する.本論文では GPU クラスタを対象とした変換手法について述べる.対象とする GPU クラスタは複数の計算ノードに同性能の GPU が複数接続され、それらの計算ノード間は MPI により通信が可能とする.本実装では接続されている GPU はすべて同一の性能を持 つと仮定し、異種 GPU を使った場合の負荷分散については考慮しない.また、本フレーム

IPSJ SIG Technical Report

ワークでは本質的には GPU に限らず CPU も計算に参加させられるが、本実装では GPU のみを対象とする.

本フレームワークでは GPU クラスタ上の複数 GPU を用いるために 1 枚の GPU 毎に ローカル CPU 上に 1 プロセスを排他的に割り当て, それらの CPU プロセスを MPI によ り並列プログラムとして動作させる. ノード内に複数 GPU を搭載する場合においても本実 装では GPU の枚数分 MPI プロセスを用いる.

4.1 データ表現

ユーザプログラム中に宣言されたグリッドデータ型を GPU クラスタ向け実装として実現 する. GPU クラスタ上の複数の GPU デバイス間ではそのメモリ空間が共有されない. 従っ て、利用可能 GPU に対して均等に計算対象グリッドを分割し、それらの間で PCI バス、ホ ストメモリ、インターコネクトを介して適宜データの交換、同期を行う. グリッドの分割方法 としては本実装では均質な性能を持つ GPU を仮定するため、1 次元の均等分割を行う. 具 体的には、GPU 単体が持つ部分グリッドを C 言語の構造体として表現し、ホスト CPU 上 の MPI プロセスから GPU メモリへの参照を管理する. また、ステンシル関数の適用を並 列に実行するため、部分グリッド領域をダブルバッファとして確保し計算に用いる.

ー般には多次元分割の方が通信コストを削減できるが、プログラミングが煩雑になる.本 フレームワークではそのような煩雑なプログラミングをフレームワーク側で自動処理する ことを目的としているが、現状の実装では1次元分割のみに対応している.多次元分割およ び性能不均質 GPU への対応は今後の課題である.

4.2 基本操作

3.4 節で述べた本フレームワークにおける各種操作の GPU クラスタにおける実装につい て説明する.

4.2.1 グリッドの生成および破棄

グリッドの生成用ルーチン grid_new は、各 GPU が担当する部分グリッド用の領域を GPU メモリ上に確保する. これは全 MPI プロセスにおいて、cudaMalloc を呼び出すこと で実現する. ステンシル計算では離散化した各点の計算に隣接した点の値を用いるため、分 割したグリッドの境界に位置する点の計算には隣接部分グリッドの点、すなわち袖領域の値 も必要である. GPU メモリ空間は個々のデバイス間で分離されているため、ホストを介し て隣接部分グリッドを担当する他の GPU から該当データを転送する必要がある. 本実装で は複数 GPU を用いたステンシル計算の既存実装と同様に^{4),5)}、ステンシル計算を始める前 に部分グリッドに必要な袖領域を GPU メモリに転送し、そのために部分グリッドの領域を 袖領域を含めたサイズとして確保する.

GPU メモリ上に袖領域を含めた部分グリッドのメモリ領域を確保するために、ステンシ ル関数を解析し袖領域のサイズをフレームワークによるコンパイル時に特定する.3節で述 べたように、本フレームワークではステンシル関数によるグリッドへのアクセスは各点から コンスタントオフセットによるものと制約を課したため、コンパイル時に袖領域のサイズを 特定可能である.具体的にはまず入力ソースプログラム中における各グリッドオブジェクト についてそのステンシル関数を特定する.これはgrid_newによって生成されたグリッドオ ブジェクトに対してgrid_updateの呼び出しを検出し、それに引数として指定されている 関数を特定すればよい.特定したステンシル関数について、そのプログラムコードを解析し、 grid_getに対する引数の各次元毎の最小値、最大値を求める.これにより各次元毎の袖領 域のサイズを特定する.

4.2.2 データの入出力

グリッドへの一括データ入出力を提供する grid_copyin および grid_copyout の実現に ついて述べる.grid_copyin ではドライバコード内に宣言されたバッファからグリッドへ データを転送する.GPU クラスタではグリッドを表す領域はクラスタ上の複数 GPU に分 割して構成されるため、ドライバコードより適切な MPI プロセスが管理する部分グリッド へ転送する.grid_copyout では逆に複数ノード上に分散した部分グリッドをドライバコー ド内に宣言されたバッファに転送する.各 MPI プロセスから担当する部分グリッドをルー トプロセスに転送することで実現する.

4.2.3 グリッドの更新

グリッドの更新のためのプリミティブである grid_update および grid_update_nth を 実装するために、本フレームワークでは以下の処理を行う.

- (1) ステンシル関数の変換
- (2) ステンシル関数を呼び出す CUDA グローバル関数の生成
- (3) **グローバル**関数を呼び出す CPU 用関数の生成

ステンシル関数は上述した解析により特定した関数であり、これを CUDA の GPU 用関数に変換する. 具体的には CUDA では GPU 関数には__device__というキーワードを指定する必要があるため、これを関数の先頭に付与する. また、関数内では grid_get によりグリッド要素のアクセスが発生するが、これを部分グリッドバッファへの参照へと変換する.

次に、各 CUDA スレッドのエントリ関数となる CUDA グローバル関数を生成する.同関 数は上記ステンシル関数を用いて部分グリッド内の担当領域の更新を行う. CUDA におけ

IPSJ SIG Technical Report

るグリッドのアップデートの実装手法としては、各 CUDA スレッドがグリッドの1要素を 担当する手法や、複数要素を担当する手法が考えられる.現在の実装では簡便化のために3 次元グリッドの場合は第1次元、第2次元については個々にスレッドを割り当て、第3次元 については全要素を1スレッドが担当する構成となっている.

最後にグローバル関数を用いてグリッドをアップデートする CPU 用関数を生成し、入力 プログラム中の grid_update への呼び出しを同関数への呼び出しに変換し、GPU メモリ上 のダブルバッファを交換する.grid_update_nth の場合は n 回呼び出しを繰り返す.

4.2.4 グリッドのリダクション

グリッドの要素のリダクションを計算する grid_reduce では, grid_update の場合と同様 にまずリダクション関数を検出し, それを GPU 関数へと変換する.次に同関数を用いて部分 グリッドのリダクションを実装する CUDA グローバル関数を生成する.最後に, CPU 用関 数として, グローバル関数を呼び出し部分グリッドのリダクションを行い, さらに MPI を用 いて全 MPI プロセスのリダクションを行う関数を生成し,入力プログラム中の grid_reduce への呼び出しを同関数へと変換する.

5. 性能評価

本研究の提案しているフレームワークの性能を評価するために, 流体計算の一部である三次元拡散方程式(1)を取り出して評価した. この式は空間のある一点の時間に関するラプラシアンをとったものであり, その点の拡散を表している. 式(2)はそれを二次精度で離散化したものである.

$$\frac{\partial f}{\partial t} = \kappa \nabla^2 f = \kappa \left(\frac{\partial^2 f}{\partial x^2} + \frac{\partial^2 f}{\partial y^2} + \frac{\partial^2 f}{\partial z^2} \right)$$

$$f_{i\,i\,k}^{n+1} = f_{i,i,k}^n + \kappa \Delta t \left(\frac{f_{i+1,j,k}^n - 2f_{i,j,k}^n + f_{i-1,j,k}^n}{\partial z^2} \right)$$
(1)

$$+\frac{f_{i,j+1,k}^{n} - 2f_{i,j,k}^{n} + f_{i,j-1,k}^{n}}{\Delta y^{2}} + \frac{f_{i,j,k+1}^{n} - 2f_{i,j,k}^{n} + f_{i,j,k-1}^{n}}{\Delta z^{2}}\right)$$
(2)

この問題に対して手動で実装したものと、フレームワークによって自動生成されたものの 性能をそれぞれ評価した.評価環境は表1の通りである.本研究で実装したフレームワーク はまだプロトタイプの段階であり、生成したコードは最適化されない.したがって、性能は手 動で記述したものと比べると遅くなってしまう.現段階では主にステンシル計算の記述方法 に注目しており、簡潔な記述で GPU クラスタ上で動くコードが生成されることを確認する

表 1 評価用マシンの構成.					
CPU	Model	Intel Core i7 920			
	Clock	2.67GHz			
	Cores	4 physical cores (8 logical cores)			
GPU	Model	Tesla C2050			
	Clock	1.15GHz			
	Device Memory	3GB			
	Compute Capability	2.0			
Host Memory	12GB				

Infiniband DDR 20Gb/s

ための評価である.

5.1 ベンチマークコード

Network

評価では GPU クラスタ向けに CUDA と OpenMPI を用いて手動で実装したものと, 自 動生成されたものの性能をそれぞれ測定した. GPU 向けのコードは Shared Memory を使っ ておらず,Global Memory だけを使っている. その理由については次の節で詳しく述べる. GPU のブロック分割は x,y それぞれ 64,4 で分割し, 各 CUDA Thread が z 方向にイテレー ションする実装である. ノード間の並列化については MPI を用いて, 問題領域を z 軸方向に 一次元で等間隔で分割する. ノード数で割り切れなかった分については MPI の Rank が一 番低いプロセスが担当する. イテレーション時の袖領域の交換は単純に隣接のプロセスと行 い, 遅延の隠蔽は実装していない. コードの記述量は自動生成のものは約 110 行であり, 手 動で記述したものは約 320 行であった. 単純な比較ではあるが, 自動生成のタメのコードは 手動実装の約 3 分の 1 程度の記述量であった.

5.2 評 価

図4は1ノードのGTX285とC2050(Fermi)で手動で実装したもののそれぞれの性能 を評価したグラフである.理論値はGPUのメモリバンド幅の実測値を元に計算している. GTX285のメモリバンド幅は実測値で約124GB/sであるのに対して,C2050は約79GB/s である.GTX285ではShared Memoryを使ったものはGlobal Memoryを使ったものの約 2.6倍の性能が出ており,理論値の約46%の性能である.一方でC2050ではShared Memory を使ったものはGlobal Memoryを使ったものよりも遅くなっており,約90%の性能であ る.これはNVidiaのGPUはFermi世代よりL1,L2キャッシュが実装されたため,Global Memoryを使った時でも性能が出るようになったためである.Shared Memory を使った場 合にはブロックの境界をチェックするための分岐がオーバーヘッドとなり,Global Memory を使ったものより遅くなっていると考えられる.

情報処理学会研究報告 IPSJ SIG Technical Report



図 4 Global Memory と Shared Memory を使った場合のそれぞれの性能

図5は256x256x256の三次元拡散方程式の性能ををGPUクラスタ上で測定したグラフ である.横軸はノード数であり,1ノードに対して1MPIプロセスで実行している.グラフ上 の1ノード時のひし形はGPUのバンド幅を元にして計算した理論値である.手動で実装し たコードはShared Memoryを使っていないが,理論値の約84%の性能が出ている.1ノー ドで実行した場合の性能は手動で実装したものが約107GFlopsであるのに対して,自動生 成したものは約42GFlopsと約40%程度の性能である.これは自動生成したコードでは実装 上アドレス計算が点にアクセスするごとに発生していることが主なオーバーヘッドになって いると考えられ,今後の改善していく予定である.しかし,10ノードで実行した場合は,手動 のものが約211GFlopsであるのに対して,自動生成したものは約148GFlopsと約70%程度 の性能である.ノード数を増やした時のスケーラビリティがあまり高くないのは袖領域の交 換時に発生する通信の遅延が原因である.ステンシル計算ではイテレーション毎に袖領域の データを交換する必要があるため,ネットワークのバンド幅がボトルネックになってしまう. グラフを見ると双方のスケールの仕方がほぼ同じであるため,袖領域の交換によるオーバー ヘッドは手動で実装したものと自動生成したもので同程度であると言える.したがって,性 能差は主にGPUのコードによるものと考えられる.

6. 今後の拡張

本研究で提案するフレームワークの実装は現段階ではまだプロトタイプであるため最適



図 5 サイズ 256x256x256 の三次元拡散方程式の性能.

化は実装されていない. そのため手動で実装したものと比べて性能が悪くなっている. 今後 は本フレームワークに最適化やオートチューニングを実装することで性能向上を目指す予 定である. 最適化は単一 GPU の固有部分と、並列化した時の全体の計算環境に対する最適 化の二つの部分に大きく分けることができる。 単一 GPU に対する最適化としては分岐の削 減、ブロックサイズの自動探索、インデックス計算の簡略化などが考えられる、本フレーム ワークでは計算グリッドのサイズを定数で定義するため、コンパイル時に静的にインデック ス計算をある程度定数に置き換えることができる。将来的には実行時にコード生成をするこ とにより、問題サイズを変数にしても定数時と同様な利点を得られるようにする予定である. これによって開発者が手動で実装することが困難な最適化を行えるものと考えている. また GPU ではスレッドブロックのサイズは性能を大きく左右するため、通常は開発者が手動で |最適なブロックサイズを試行錯誤して決めている. 本フレームワークでは将来的に自動で最 適なブロックサイズを探索できるようにしたいと考えている.全体の最適化としては袖領域 交換時の遅延の隠蔽が主要な最適化となる.前節で見たように、単一ノードでは GPU のメ モリバンド幅による理論値に近い性能を達成することが可能であるが、複数ノードで実行し た場合はネットワークがボトルネックとなってしまう。袖領域の交換による遅延を隠蔽出来 れば複数ノードで実行した時に高いスケーラビリティが期待できる。また、その他に CPU

IPSJ SIG Technical Report

を計算に参加させることも視野に入れている.

7. 関連研究

High Performance Fortran (HPF) は Fortran 90 を基にデータ並列実行のための言語拡 張である.⁶⁾分散メモリ並列計算機向けに配列の分散をプログラム中に明示的に指定し、そ れによりコンパイラによるループの自動並列化を実現している. 我々のフレームワークの設 計目標である共有メモリプログラミング、暗黙的並列プログラミングモデル、実行環境独立 な記述は HPF において広く研究開発されたものである. しかしながら我々の知る限り HPF は今日において広く使われてはいない。その理由は Kennedy らによると。⁶⁾ 多くの先進的 な研究成果や当時は先進的であった Fortra 90 に依存した設計が 90 年代のコンパイラ技術 では十分な性能および並列化を達成できなかったことが挙げられている. また同文献ではそ れにも関わらず規則的なグリッドにより構成される問題だけでなく、疎な問題を含む多くの 様々なアプリケーションの自動並列化をサポートすることを目的とし、より多くの問題分割 方法のサポートなど言語機能のさらなる拡張が必要であったことが挙げられている、さらに 実際問題としてはそのような高機能並列言語をサポートするコンパイラの開発が困難であっ たことが HPF の普及を妨げた一つの要因であったとされている. 我々のフレームワークで は HPF などのデータ並列言語と設計目標を多く共有するが、GPU クラスタを対象として それらのための自動並列化および分散共有メモリを実現可能な範囲に対象アプリケーション ドメインを限定する.アプリケーションを限定することで HPF などのより汎用なデータ並 列言語に比べて、本フレームワークにおいて解決する必要がある技術的課題はより単純かつ 容易なものに限定可能である。本フレームワークの設計および実装はまだ初期段階にある が、今後ステンシル計算を基にした実際のアプリケーション¹⁾の本フレームワーク上の実装 などを通して、設計目標の実現可能性と維持しつつフレームワークの汎用性を高めるための 設計の拡張を行っていく予定である.

Kamil らは Chip Multiprocessor(CMP) をターゲットにしたステンシル計算の自動チュー ニングフレームワークを提案している.³⁾ 彼らのフレームワークでは Fortran 95 のサプセッ トといくつかのアノーテーションでステンシルを記述し、それを自動並列化した上でコン パイルする. さらに Intel Nehalem, AMD Barcelona, Sun Victoria Falls および Nvidia GTX280 などの異なるターゲットデバイス毎への自動チューニングを実現している. ステ ンシル計算の自動並列化では問題の分割をどのように行い, 袖領域のデータ交換をどう処理 するのか重要な鍵であるが, 彼ら研究では共有メモリ型の CMP が対象であるためデータの 交換は必要ない. Ravi ら⁷⁾ はステンシル計算とは違うクラスの問題の自動並列化を研究し ている. 彼らの研究では Generalized Reduction Computations のクラスの問題に対して CPU と GPU を協調させたコンパイラとランタイムシステムを提案している. ユーザは基 本的には Reduction 関数を実装するだけでよく,問題の分割やタスクのスケジューリングな どはすべてランタイムシステムが行う. 問題の例として k-means と主成分解析 (Principal Component Analysis) を実装し,評価を行っているが,この種の問題は通常単純に問題を分 割できるため,比較的並列化が容易である.彼らの研究では分割した問題を配分し,CPU と GPU 協調動作させることでパフォーマンスを向上させている. 我々の研究ではステンシル 計算をターゲットに設定し,実行環境を GPU を含むクラスタに広げている. ステンシル計 算は通常,問題を分割したとき,分割された領域間で必ず袖領域の交換が必要になる. そこで CPU と GPU をうまく協調させることによってデータ転送の遅延を隠蔽し,高いパフォー マンスを得ることができる.

8. 結論と今後の課題

本研究では簡潔な記述でステンシル計算を記述し,自動で GPU クラスタ向けにコードを 生成するフレームワークを提案した.フレームワークのプロトタイプを実装し,三次元拡散 方程式を問題の例として GPU クラスタ上で性能評価を行った.自動生成のためのコードは 手動で実装を行ったものの 3 分の 1 程度の記述量であり,10 ノードを用いた場合に手動で実 装したものの約 70%の性能であった.

現時点本フレームワークは自動並列化に留まっているが、今後は最適化やオートチューニ ングを実装していく予定である. GPU 単体向けの最適化としてブロックサイズの自動探索 や、インデックス計算の簡略化、分岐の最適化などを行っていく. また、計算環境全体に対す る最適化として、問題の分割方法の探索や袖領域の交換による遅延の隠蔽なども実装して行 く予定である.

謝辞 本研究の一部は科学技術振興機構戦略的創造研究推進事業「Ultra-Low-Powr HPC: 次世代テクノロジのモデル化・最適化による超低消費電力ハイパフォーマンスコンピュー ティング」, および NVIDIA CUDA Center of Excellence による。

参考文献

 Shimokawabe, T., Aoki, T., Muroi, C., Ishida, J., Kawano, K., Endo, T., Nukada, A., Maruyama, N. and Matsuoka, S.: An 80-Fold Speedup, 15.0 TFlops Full GPU

IPSJ SIG Technical Report

Acceleration of Non-Hydrostatic Weather Model ASUCA Production Code, SC10 (2010). To appear.

- 2) 越塚誠一:計算力学レクチャーシリーズ 5 粒子法 (2007).
- 3) Shoaib Kamil, Cy Chan, Leonid Oliker, John Shalf, Samuel Williams: An Auto-Tuning Framework for Parallel Multicore Stencil Computations, *IEEE International Parallel & Distributed Processing Symposium - IPDPS 2010* (2010).
- 4) 小川 慧,青木尊之,山中晃徳:マルチ GPU によるフェーズフィールド相転移計算 のスケーラビリティ,情報処理学会ハイパフォーマンスコンピューティングと計算科学 シンポジウム (HPCS2010), pp.117–124 (2010).
- 5) Phillips, E. and Fatica, M.: Implementing the Himeno Benchmark with CUDA on GPU Clusters, *IEEE International Parallel & Distributed Processing Symposium*, pp.1–10 (2010).
- 6) Kennedy, K., Koelbel, C. and Zima, H.: The rise and fall of High Performance Fortran: an historical object lesson, *HOPL III: Proceedings of the third ACM SIGPLAN* conference on History of programming languages, ACM, pp.7–1–7–22 (2007).
- Vignesh T. Ravi, Wenjing Ma, David Chiu, Gagan Agrawal: Compiler and Runtime Support for Enabling Generalized Reduction Computations on Heterogeneous Parallel Configurations, *International Conference on Supercomputing - ICS 2010* (2010).