# パーソナルスーパーコンピュータ SX-6i

NEC
萩原　孝　t-hagiwara@ce.jp.nec.com
梅澤 和彦　k_umezawa@cb.jp.nec.com

## ◆スパコンとパソコン

はじめにベクトル型スーパーコンピュータ(スパコン)に馴染みのない読者のためにベクトル型スパコンの特長をパソコンと対比しながら，CPU アーキテクチャと CPU －主記憶間の記憶階層（メモリバンド幅）の 2 点とピーク性能と実効性能について簡単に説明しておく．

### ・CPU アーキテクチャ

**図 -1** は，ベクトル型 CPU とパソコンに使用されるスカラ型の汎用マイクロプロセッサの内部演算器構造を簡略化した図である．ベクトル型 CPU は，内部にスカラユニットとベクトルユニットを持つ．スカラユニットではパソコンの CPU と同様に 1 演算／命令のスカラ命令を実行する．ベクトルユニットでは，1 命令で複数の要素（データ）を対象に演算する SIMD 型（Single-Instruction Multiple- Data）のベクトル命令を実行する．パソコンの CPU は基本的に 1 演算／命令のスカラ命令を実行している．ただし，マルチメディア処理用に数要素のデータを対象とした SIMD 型命令，および専用ハードウェア機構を備えるものも出てきており，SIMD 処理の規模の違い（ベクトル型 CPU では数 100 要素／命令）やレジスタ容量の違いを除くと類似点も増えてきている．

### ・記憶階層とメモリバンド幅

現在, ベクトル型スパコンとパソコンの最大の違いは，この記憶階層とメモリバンド幅である（**図 -2**）．パソコンでは経済性の観点から CPU チップ内または CPU モジュール内に主記憶データのコピーを保持する数 10KB ～数 MB の容量のキャッシュを持ち，レジスタとキャッシュ間を演算性能に見合うバンド幅にし，キャッシュ

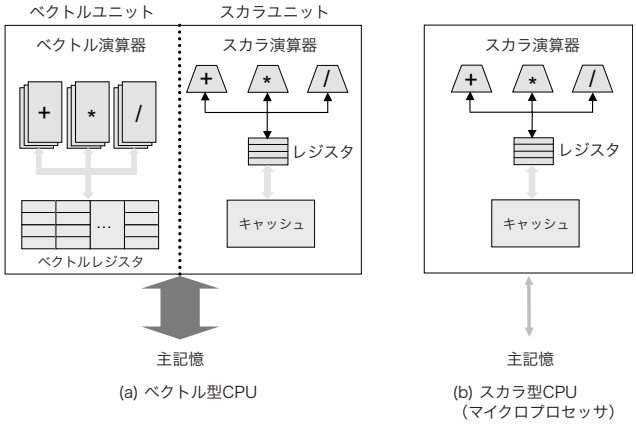


図 -1　ベクトル型 CPU とスカラ型 CPU の内部構造

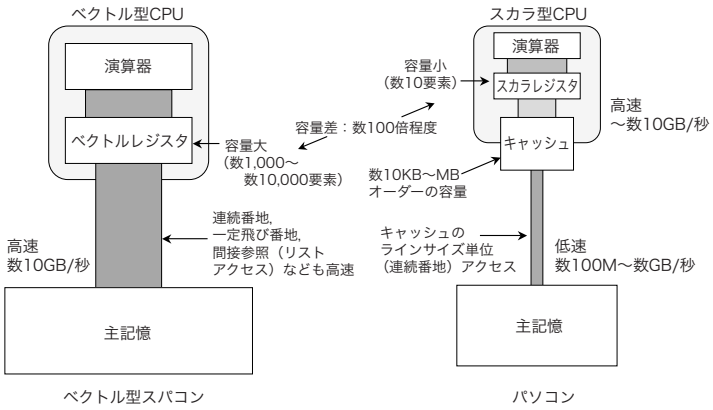


図 -2　ベクトル型スパコンとパソコン（スカラ型）の記憶階層

と主記憶間はその数10分の1程度のメモリバンド幅で設計している．そして扱うデータのローカリティを利用（期待）し，このキャッシュを有効に働かせることで高速処理を実現している．一方，スパコンが対象とする科学技術計算では，扱うデータ規模が数GB～数10GBになることが普通である．そのため，キャッシュを有効活用することが難しく，ベクトルレジスタと主記憶間を直接，演算性能に見合う高いメモリバンド幅で接続する方法がとられている．また，科学技術計算では，多次元配列の非連続方向アクセス（2次元方向アクセスなど）や間接アドレス参照アクセスも多く，連続アクセスを得意とするキャッシュ方式では性能が引き出しにくいのに対して，ベクトル型スパコンでは，非連続アクセス（ストライド指定する飛びアクセス）や間接アドレス参照アクセスをするベクトル命令を用意し，高メモリバンド幅を有効活用する仕組みを持っている．

**・ピーク性能と実効性能**

ベクトル型スパコンは科学技術計算分野に特化した製品であるため，SX-6iが「パーソナルユース」を目的としているとはいえ，パソコン（PC）との単純比較は難しいが，基本諸元とLinpack（CPU性能）とStream（メモリバンド幅）の標準ベンチマークによる性能比較を**表-1**に示す（標準的PCとしてPentium4@1.4～2GHzを仮定した）．

MFLOPS（Mega-FLoating point Operations Per Second）などで表されるピーク性能は，一般にCPUの浮動小数点データに対する加算と乗算の理論演算性能値の和（加算と乗算が同時動作可能な場合）として定義されるが，実際にアプリケーションプログラムを実行して得られる性能（実効性能）は，前述のようにGB以上のデータを扱う科学技術計算ではCPUのピーク性能よりも主記憶からのデータ供給性能（メモリバンド幅）の方に支配されることが多い．

たとえば，Linpack（tpp）のようにデータセットが小さく（1MB程度），キャッシュが比較的有効に働く場合でさえ，5～8倍程度の実効性能差がある．

## ◆ SX-6iの開発背景

1970年代半ばに米国で商用として成功したベクトル型スーパーコンピュータが登場して以来，当初の10年間スーパーコンピュータはきわめて高価な商品であり，また，コンパイラ技術をはじめとしたプログラミングツールも未熟であったため，スーパーコンピュータを利用できるユーザは，原子力・軍事・気象・航空宇宙などの国立研究機関や一部の大学などの専門研究者や技術者に限られていた．

| | | SX-6i | PC |
|---|---|---|---|
| 基本諸元 | CPU数 | 1 | 1 |
| | ピーク性能 | 8GF | 2.8～4GF |
| | メモリ容量 | 4GB／8GB | 128MB～512MB |
| | メモリバンド幅 | 32GB/秒 | 1～2GB/秒 |
| | IOスロット数 | 6本 | 3～5本 |
| 標準BM例 | Linpack (tpp) | 7535MF | 900～1600MF |
| | Stream (Copy) | 28GB/秒 | 1.3～1.8GB/秒 |

表-1　SX-6iとPCの基本諸元比較

その後，ハードウェア・ソフトウェアの革新的な技術開発が進み，さらに，流通アプリケーションの整備や低価格化などにより，スーパーコンピュータの利用分野は，資源探査，自動車設計，電機・機械設計，化学・材料設計，建築・土木設計などの産業分野・エンジニアリング分野へも飛躍的に広がった．スーパーコンピュータの利用分野の広がりとともに，研究者やエンジニアが研究室単位またはパーソナルユースとして自由に使えるスーパーコンピュータのユーザニーズも年々高まっている．SX-6iは，NECのベクトル型スーパーコンピュータSX-6で開発された最先端のスーパーコンピュータ技術を結集し，これらのパーソナルユースのニーズに答えるサーバ（HPCサーバ）として開発した製品である．

以下ではSX-6iの特長とハードウェアテクノロジを中心に紹介する．

## ◆ SX-6iの特長と構成

**・特　長**

SX-6iの主な特長を示すと，

**(1) パーソナルスーパーコンピュータ**

部門サーバ（研究室向けサーバ），パーソナルユースを開発の狙いとし，1CPU・8Gバイト（最大メモリ容量）構成により，大規模計算や高速アプリケーションサーバなど高速演算ニーズに最適なマシン環境を実現した．

**(2) 世界最高速の1チップベクトルプロセッサ**

SX-6で開発したピーク性能8GFLOPSの1チップベクトルプロセッサを1台搭載し，大規模計算に不可欠なプロセッサと主記憶とのデータ転送能力もSX-6と同じプロセッサ当たり32GB/秒という高いメモリバンド幅を実現した．

**(3) コンパクトな筐体と柔軟な設置性**

SX-6で培った高密度実装技術を駆使したコンパクトな筐体サイズ（デスクサイドモデル：450mm（W）×730mm（D）×700mm（H）），オフィス環境にそのまま設置できる静粛性を実現した．また，ディスク装置などの周辺装置も収納可能なラックマウントモデルも提供

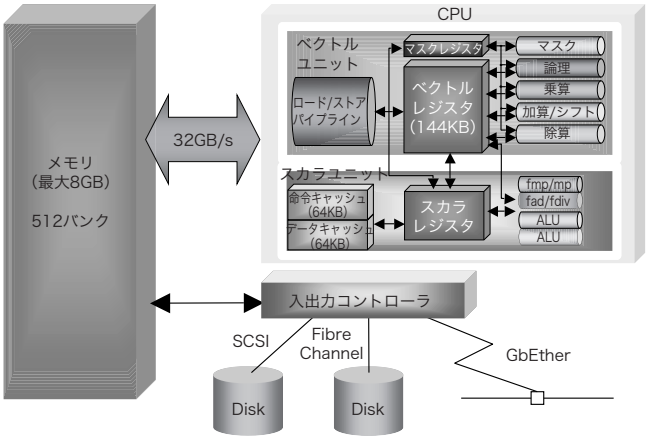


図 -3　SX-6i の CPU 内部構造とシステム構成

| 項目 | | 諸元 |
|---|---|---|
| 筐体サイズ (W × D × H) | デスクサイド | 450 × 730 × 700mm |
| | ラックマウント（25U） | 600 × 1,000 × 1,265mm |
| | ラックマウント（37U） | 600 × 1,000 × 1,800mm |
| 重量 | デスクサイド | 100kg |
| | ラックマウント（25U） | 310kg |
| | ラックマウント（37U） | 410kg |
| 消費電力 | | 1KVA（デスクサイドモデル） |
| AC 電源 | | 単相 100V ／ 200V |

表 -2　SX-6i 設置諸元

図 -4　SX-6i デスクサイドモデル

図 -5　SX-6i ラックマウントモデル

した．
などである．

また，前機種の HPC サーバ SX-5S（4GF/4GB）との比較として，設置性では SX-5S の体積が 1.82m$^3$ に対して，SX-6i は 0.23m$^3$ となり，GF 当たりの体積比で 16 倍もコンパクトになっている．消費電力も SX-5S の 4.6KVA に対して 1KVA で 4.6 倍の改善がなされている．発生騒音のパワーレベルも SX-5S の 83dB（A）☆1 に対して 63dB（A）となり，20dB（A）もの改善を実現している．プライス・パフォーマンスとしても 8.5 倍向上させている．

### ・ハードウェア構成

**図 -3** に SX-6i の CPU の内部構造とシステム構成を示す．CPU の内部は，スカラユニットとベクトルユニットからなり，スカラユニットは，命令キャッシュ，データキャッシュを各 64KB，128 本のスカラレジスタを持ち，4way のスーパースカラ，投機実行機構を採用している．ベクトルユニットは 144KB（72 本）のベクトルレジスタを持ち，5 種類のベクトル演算パイプラインと 32GB/ 秒のベクトルロード／ストアパイプラインを備えている．加算パイプラインと乗算パイプラインはそれぞれ 4GFLOPS の浮動小数点演算性能を持ち，CPU のピーク性能（加算＋乗算）として 8GFLOPS を達成している．メモリシステムは，最大容量 8GB で，メモリコントローラは 4 チップで構成され，各メモリコントローラが配下に 128 個のバンク（2GB）を制御し，計 512 個のバンクにインターリーブされている．**表 -2** に SX-6i の設置諸元を示す．筐体サイズ別に 3 種類のモデルを用意している．基本モデルは**図 -4** のデスクサイドモデルである．他の 2 種のラックマウントモデル（**図 -5**）は，デスクサイドモデルと各種の増設周辺機器を搭載可能な EIA19 インチラック相当サイズのモデルである．図 -5 の左側が 25U ラック（W600 × D1,000 × H1,265mm），右側が 37U ラック（W600 × D1,000 × H1,800mm）であり，デスクサイドモデルを最大 2 台搭載できる．

☆1（A）は A 特性騒音レベルを表す．A 特性とは騒音の周波数成分に補正を加えて騒音レベルを算出する方法の 1 つで，これによって算出された騒音レベルは人間が感じる音の大きさにほぼ等しい．

| LSI 種類 | CPU | その他 LSI |
|---|---|---|
| 設計ルール | 0.15 μ m | |
| 搭載トランジスタ数 | 6,000 万トランジスタ | ～ 5,000 万トランジスタ |
| 動作周波数 | 500MHz | 500MHz |
| 配線層 | 銅 8 層 | |
| 電源電圧 | 1.8V | 2.5V，1.8V |
| 実装形態 | フリップチップ | フリップチップ／ FC-BGA |

表 -3　LSI 諸元

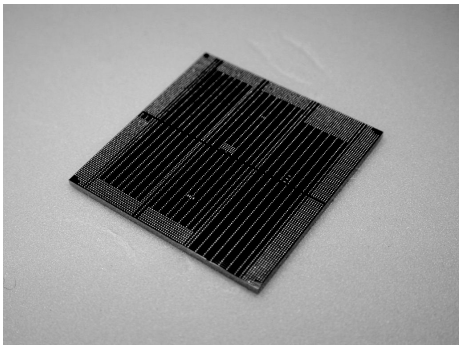

図 -6　1 チップ CPU（ベクトルプロセッサ）

## ◆ハードウェアテクノロジ

SX-6i では，当初からデスクサイドに設置可能なサイズを実現することを開発目標とした．このため，従来のスーパーコンピュータでは，プロセッサなどに使用する高性能 LSI を起点としたボトムアップで大部分が設計されていたのに対し, SX-6i ではまず外形寸法ありきのトップダウンの設計手法が必要となった．しかし，LSI 等の主要コンポーネントは，SX シリーズの大型スーパーコンピュータ SX-6 と共用化を行っているため，結果的にはトップダウンとボトムアップの混在となり，両者の境界となった実装構造の部分に工夫をこらすことで所望のサイズを実現することができた．

以下に，SX-6i で使用した LSI 技術，インタフェース回路技術，実装技術，電源技術について説明する．上述のように主要コンポーネントは SX-6 と共用していることをご承知おき願いたい．

### ・LSI 技術

SX-6i では装置の大幅な小型化と高性能化，低消費電力化を実現するため，最先端 0.15 μ mCMOS，銅配線プロセスの採用と低電源電圧化を進めた．これにより，従来複数の LSI チップで構成されていた CPU 部を 1 チップ上に集積することができ，さらに CPU 部で従来に比べ約 1/5 の大幅な低消費電力化を実現した．

**表 -3** に SX-6i 用 LSI の諸元を, **図 -6** に SX-6i の CPU チップ外観を示す．

今回採用した銅配線は，アルミ配線に比べて抵抗が約半分という特長を持っており，配線構造の最適化を行うことにより遅延時間の低減を実現した．さらに，微細化および動作周波数の向上に伴う電流集中による信頼性への影響も大幅に軽減することができた．

### ・高速回路技術

科学技術演算処理能力向上のためには，LSI 内信号伝送を高速化するとともに，LSI 間信号伝送，特に CPU とメモリ間のデータ転送を高速化する必要がある．そのため，LSI 間の信号遅延ばらつきの影響を緩和するデータ転送方式，信号伝送の高速化に伴って増大する信号波形歪みやノイズを低減するための高速回路技術を開発した．また，CMOS LSI は電源ノイズがインタフェース信号に直接影響して信号伝送の高速化を妨げるため，電源ノイズについても十分な対策を行った．

LSI 間信号伝送において，高速かつ信頼性の高いデータ転送を実現するために専用の入出力回路を開発した．また，LSI 間の信号伝送距離を小さくするために，高密度配線基板を採用して基板内の配線長を短くした．さらに，基板間を接続するケーブルには後述する高速で微細な同軸ケーブルを採用しており，特性インピーダンスを均一化（50 Ω）してインピーダンス不整合による反射ノイズ発生を防止している．上述の出力回路には，出力インピーダンスを調整する回路を内蔵することにより伝送線路とのインピーダンス整合を図り，LSI の製造ばらつきや電源電圧，温度などの環境変動に対して信号波形を最適に調整することで確実で高速なデータ転送を実現している．

電源ノイズの低減のため，LSI を後述するベアチップ実装とすることで，電源供給系のインダクタンス低減，ノイズ対策用コンデンサの LSI 近傍への配置が可能となった．さらに，コンデンサを全体に最適な階層構成で配置した．これによって電源供給系のインピーダンスが小さくなり，電源ノイズが低減された．

### ・実装技術

SX-6i は，ユーザ 1 人 1 人が自分の机の脇に置いて占有して使用できる「パーソナルスーパーコンピュータ」をイメージして開発が計画された．当初より筐体サイズをデスクサイドサイズ，すなわち，幅は 300mm から最大でも 600mm，奥行は 700 ～ 800mm 程度，高さ 700mm とすることをターゲットとした．しかしながら，

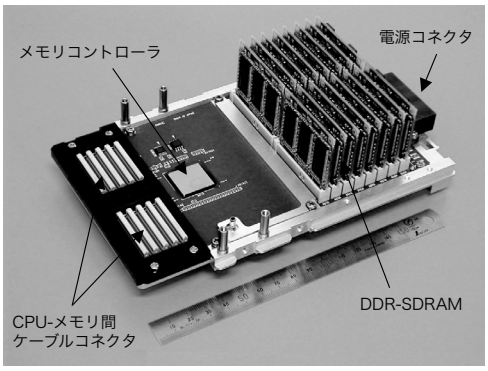


図 -7　メモリパッケージ

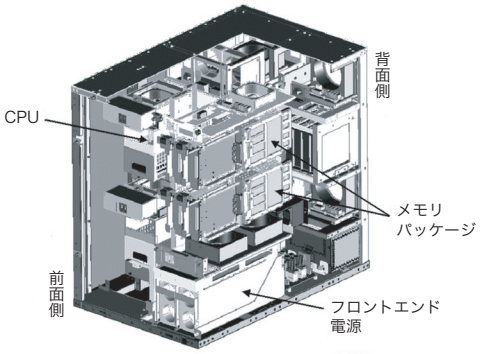


図 -8　SX-6i の筐体内部構造

前述のように，LSI 等主要コンポーネントは SX-6 と共用化を行っているため，各コンポーネントの寸法や消費電力は SX-6 と同等であり，実装技術，冷却技術に工夫をこらして大幅な小型化を実現した．その結果，筐体サイズは幅 450mm，奥行 730mm，高さ 700mm となり，性能あたりの体積は 28.7 リットル /GFLOPS となって，SX-6（30.9 リットル /GFLOPS）以上の高密度化を実現した．以下に SX-6i の実装技術の概要を説明する．

## LSI 実装技術

まず，LSI 実装には，最先端の超高速 LSI の性能を最大限に引き出すために LSI を裸のまま搭載するベアチップ実装を採用した．LSI を直接高密度プリント配線基板に実装することにより，フラットパックや BGA（ball grid array）などに代表される，LSI を収容するケース部で発生していたノイズ，信号遅延などを削除し，LSI 間の高速信号伝送の実現に大きく寄与した．CPU パッケージには，1 チップベクトルプロセッサが搭載されており，また，メモリパッケージには，LSI と，メモリキャリアを介して RAM が 96 個搭載されている．メモリパッケージの外観を**図 -7** に示す．このパッケージ 1 枚で 2GB の容量を持つ．

## 接続技術

SX-6i の CPU 部および主記憶部は CPU パッケージ 1 枚とメモリパッケージ 4 枚により構成されている．CPU パッケージとメモリパッケージ間接続には，高速細径同軸ケーブルを採用した．このケーブルは伝搬遅延時間が 3.8ns/m（信号が 1m 進むのに要する時間が 3.8ns）と高速伝送特性に優れるとともに，狭いピッチで同軸ケーブルを多数束ねることにより，多くの信号を一度に接続でき，科学技術演算処理の高速化に必要な CPU とメモリ間のデータ転送速度の向上に大きく貢献している．

## 電源技術

SX-6i においては，負荷となる LSI の近くに DC48V を入力として LSI 用の低電圧を生成する DC-DC コンバータを配置し，分電盤からの商用電源の受電部に配置したフロントエンド電源により DC48V を生成して各 DC-DC コンバータに分配する分散給電方式を採用した．DC-DC コンバータから負荷の LSI までの距離を短くすることにより，電源供給系直流抵抗による電圧降下の低減，インダクタンス低減による負荷変動への応答性改善を行っている．

## 筐体構造・冷却技術

**図 -8** に SX-6i の筐体内部構造を示す．所定の筐体サイズ内に各部品を搭載するため，まず CPU パッケージ，メモリパッケージ等の主要部品を，信号遅延を考慮して所定の距離の範囲内となるよう配置した後，冷却を考慮して残りの構成部品を配置した．冷却設計においては，まず発熱量の大きいパッケージに関して優先的に冷却エリアを確保し，電源，冷却ファン等の保守スペースを考慮した実装エリアをとって，他のスペースを通風エリアとして利用した．最大のポイントは，冷却効率を高めるための風の制御である．3 次元設計ツールにて筐体構造設計，筐体内の部品配置設計を実施し，設計データとダイレクトにリンクした熱流体シミュレーションツールにより，風の流れのシミュレーションを繰り返すことで，詳細な部品配置，通風エリア形状の最適化を行った．また，一度冷却に使われて温度が上昇した空気が排気されずに再び吸気側に回り込むのを防止するための仕切りを筐体内のどこに設ければよいかについてもシミュレーションにより求めた．さらに，騒音対策として小型の可変速度ファンを用い，冷却性能とのバランスを図り

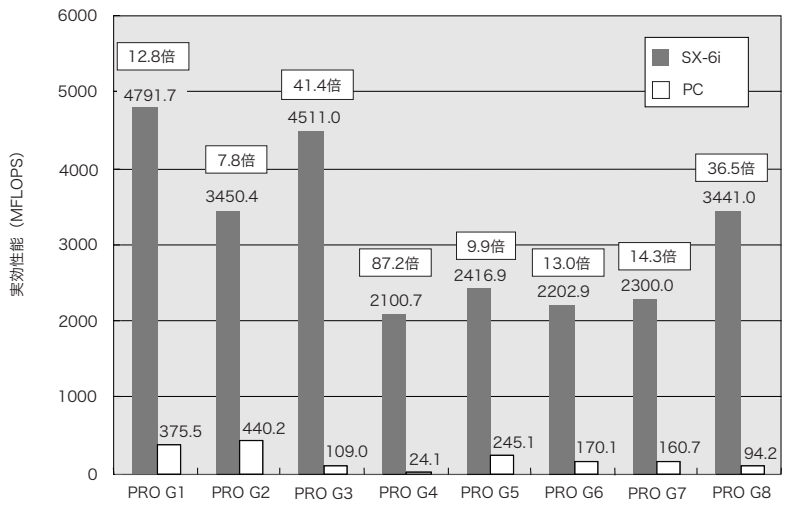


図 -9　SX-6i の実効性能（PC との比較）

ながら冷却ファンの最適な搭載位置を決め，発生騒音のパワーレベルを 63dB（A）以下に抑えた．これにより，オフィスにおいても騒音を特に気にすることなく使用することを可能とした．

**外観デザイン**

筐体外観のデザインにおいては，小型でありながら高性能かつ最先端の技術をふんだんに採用していることを，前面のフォルムに先進性をアピールするアクセントを加えることで表現した．しかし，ユーザに余計な緊張感を与えず，周囲の環境に自然に溶け込むデザインとなるよう配慮した．さらに，筐体色についてもユーザの好みに合わせ変更が可能となっている．これまでの販売実績では，日本国内のユーザには，比較的おとなしい白などが好まれているが，海外ユーザからは，黄色など鮮やかな筐体色の注文を受けた例もある．

以上説明したように，SX-6i では，最先端の LSI 技術，高速回路技術を，高密度実装技術および 3 次元 CAD 技術やシミュレーション技術の活用によって小型筐体の中に具現化し，デスクサイドに置けるスーパーコンピュータという，新しい製品領域を開拓することに成功した．

## ◆ SX-6i の性能

最後に SX-6i の実効性能をベクトル型スーパーコンピュータが主として利用される流体，気象，分子動力学など実コード（ユーザコード）（**図 -9**）について PC との比較結果を紹介する．PC（Pentium4@2GHz，512MB，メモリバンド幅：2.1GB/s）との比較のため，各プログラムは SX-6i での実行時間が 1 分～ 20 分程度で使用主記憶容量（データサイズ）が 50MB ～ 400MB 程度の比較的小規模のものである．これらの実コードはベクトルプロセッサ向きにプログラムチューニングしてあることもあり，SX-6i ではピーク性能比で 30% ～ 60% の高い実効効率を達成している．PC との比較としては，実効性能比で約 10 倍～ 90 倍となっており，ハードウェア諸元比以上に実効性能が出ている．

## ◆今後のパーソナルスーパーコンピュータ

SX-6 の開発目標として「ベクトルプロセッサの 1 チップ化」を掲げた際に，ベクトル型スーパーコンピュータをより身近で使っていただくための製品として SX-6i の開発もスタートした．

科学技術計算の裾野の広がりとともに大学や企業の部門，研究室単位の個人・少人数での占有利用の要求は今後もより強まっていくものと思われ，SX-6i のようなパーソナル HPC サーバ市場はますます広がっていくと考える．また，従来からのセンターシステムとしてのスーパーコンピュータは数 100CPU でテラフロップス級のシステムの導入が進む中で，SX-6i はセンターシステム利用者がプログラム開発やデバッグのサテライトシステムとして利用することが期待される．

今後も，ユーザニーズを取り入れ，最先端技術を駆使して，センターシステムとしてのベクトル型スーパーコンピュータとともに，より使いやすいパーソナルユースのベクトル型スーパーコンピュータの開発を続けていく予定である．

（平成 14 年 12 月 3 日受付）