

IEEE Workshop on CAPAIDMの報告

(Computer Architecture for Pattern Analysis and Image Database Management)

岡崎 彰夫 (東京総合研究所), 永田 元康 (大阪電気通信大学)

後藤 敏行, 原田 裕明 (富士通研究所)

1. ワークショップの概要(担当: 岡崎)

IEEE Computer Society Workshop on CAPAIDM は、昨年11月18日から20日までの3日間、米国マイアミビーチ、Kovnerホテルを会場として開催された。

この会議は、米国で1981年より1年おきに開かれていて、今回が3回目である。この会議のねらいは、計算機のアーキテクチャ屋と、アルゴリズムの設計者及び画像処理の応用屋と一堂に会し、話し合う機会をもつて新しいアイデアの創造を計ることにあると予稿集の冒頭にうたわれており、一応の成果はあがっていたように思われた。そういう性格もあって、会議のふんわりとした形式ばった雰囲気、内容的にもアイデア段階のものが多い、米国におけるホットな話題を知るという意味で、有意義であった。

今回の会議のトピックスの1つとして Processing of Drawings and Maps というセッションがあり、日本9国面読取り技術が紹介されたことがあげられる(次第で紹介、このセッションの座長は、東大工研の高木先生が務められた)。

会議の運営としては、お1日目は1つの会場の内で発表が行われたが、2日目と3日目は会場が2つに分かれ並行して進められた。発表は、パネル形式(1つのセッションの発表がすべて終わった後で、質疑応答や討論を一括して行う)が採られた。(ただし、国面読取りのセッションは、日本人ばかりの発表であったので、高木先生の配慮もあって、通常の1件ごとの質疑応答に切り替えられた。)

2日目の夜は、南カリフォルニア大学、K. Hwang等、著名な研究者8名を10名にストリ、"Innovative Image Processor Architecture" という題でパネルディスカッションが開かれた。特に、何か結論が出た訳ではなく、各パネリストが、それぞれのおもしろい発表を行った。

会議のセッション数は16、つづららにこの発表件数は84件(取消もあるのだからこの数より少ない)、参加者数は124名であった。表1に国別参加者数と発表件数、表2にセッション別発表件数を示す。当然ながら、発表件数、参加者数共に米国が圧倒的に多い。

表1. 国別参加者数・発表件数

国名	参加者数	発表件数
米国	94	61
日本	16	7
フランス	7	7
台湾	1	1
カナダ	1	3
メキシコ	1	1
イギリス	1	1
ドイツ	1	1
インド	1	1
イタリア	1	1
(合計)	124	84

表2. セッション別発表件数

セッション名	件数
VLSI for Pattern Recognition and Image Processing	5
Optical Computers	6
MIMD and Heterogeneous Architectures	4
Multitask Systems	4
Processing of Drawings and Maps	6
Multidimensional Images	5
Parallel Algorithms I	6
Array and Cellular Architecture	6
Parallel Architecture Concepts	5
Pipeline and Systolic Architectures	5
Database and Multimedia Systems	6
Parallel Algorithms II	6
The MPP	5
Morphological Systems Software	5
Morphological Systems Hardware	5
Architectures for Computer Vision	5
計	(84)

以下、会議の内容を著者全員で手分けして述べる。

2. VLSI, 光処理, MIMD, 階層処理
及び図面処理 (担当: 岡崎)

VLSI for Pattern Recognition and Image Processing

VLSI化を前提とした画像処理アーキテクチャの提案が5件あった。

B.W. Wah等(110ページ)は、シストリックアレイをパイプライン状に連結した際のデータフローコントラクト型に注目し、効率のよいコンバータの設計手法を提案し、K. Hwang等(南カリフォルニア)は、MIMD型で従来のハードウェア規模の小さいReduced-meshアーキテクチャを3次元で提案した。台湾からのH.C. Fuは、4個の32ビット浮動小数点算術演算器をVLSI化するとし(これをVector Engineと呼ぶ)、これらを連結したSIMD型のアレイプロセッサを提案した。一方、特定の画像処理を高速に行うためのアーキテクチャとして、H.H. Liu等(マイアミ)は、シーンの解析におけるレベル付けを効率よく行う階層性をもったアレイプロセッサを提案し、Z. Fang等(シカゴ)は、画像のラベリングマシンに威力を發揮するHypercube SIMD コンピュータについて述べた。

Optical Computers

著者は、残念ながら光処理の専門家ではないので印象的なことを述べるしかないが、米国においては関心が高まってきていることが分かった。質向も、どのくらいのお金が使われているかが、いつまで経っても分かっていない内容が多かった。米国内では、APRA, ATTが力を入れているというところである。他国での研究はどうかという質問に知し座長が、日本のことはよく知っている、ソ連は力を入れていると答えていた。発表としては、ディジタルパタン認識アルゴリズムの光処理による実現(S.H. Lee, カリフォルニア), 光処理によるセルロース

シフトアーキテクチャ(B.K. Jenkins等, 南カリフォルニア)等があった。

MIMD and Heterogeneous Architectures

このセッションは4件の発表があったが寄せ集めという感じで、共有の問題が論ぜられたという訳ではなかった。

P. Biswas等は、115ページのミニマムリンク解析, S. Chenは、マルコフ画像モデルのためのアーキテクチャについて発表した。台湾からのZ. Chen等はメッシュ構造から2次元構造への構造可変なセルアレイプロセッサを提案し、R. Hummel等(ニューヨーク)は、SIMDアルゴリズムをMIMDハードウェアに移植する際のプロセッサ割付と同期のタクトについて述べていた。

Multilevel Systems

このセッションの共通問題は、画像の低レベルな処理ばかりでなく高レベルな処理までも含めて効率のよいアーキテクチャは向かっていることであり、イリノイ大のMETRA, フランスからのSPHINX等のディメンシス紹介があった。

Z. Li等(ワシントン)は実際のニューロン認識からなるVAX/11/780と彼等のニューロネットモデルコンピュータ上に実現した場合との処理時間と比較し、4096×4096の画像サイズで1,293,300倍に速くなると発表した。

Processing of Drawings and Maps

このセッションでは、日本の図面読取技術の紹介というところで、4件の発表があった。内容は、電力関係の施設図面の読取(前田等, 三菱), P&ID図の読取(原田等, 富士通研), データ構造としてBツリーを用いた図面処理システムAIE-MUDAMS(坂内等, 東大生研), 認識論理としてのディメンションフリーを知識化した論理回路図読取装置(岡崎等, 東大)である。参加者は、通常より少なく、質向もそんなに高くないが、今後、日本のやり方が米国でも採り入れられることを期待したい。

3. 並列アルゴリズム・多次元画像・マルチメディアデータベース (大塚電気通信工学 永田元康)

Multidimensional Images

Schlumberger Palo Alto Res. の Liu はパターン分類における形状評価のために使われる attribute aggregation の新しい関数形を提案している。最初に aggregation function と aggregate weight の公理的な性質を述べたのち、この公理と必要十分条件となる関数形を導いている。

IBM Res. Lab. の Petkovic と Mohiuddin は、二値画像配列から要素ラベリングと形状抽出を行うにあたり、原データと格納しない方法を提案している。

Linköping U. (スウェーデン) の Knutsson は、3-D 表面の法線ベクトルの不連続性を解消するために、極座標による 3-D ベクトルを 5-D ベクトルに変換する heuristic な写像を提案している。

Portland 州立大の Badic と Majid は、3D 移動対象物の識別を目的として、invariant numerical shape modeling に基づく 3-D アルゴリズムとその SIMD アーキテクチャを提案している。

Parallel Algorithms I

Goddard Space Flight Center の Strong は、センター設置の Massively Parallel Processor (MPP) とびの 1 次元 FFT の評価について、MPP のメモリ内でデータが最適に配置されているならば処理速度は $m \log(m) / N$ (m : データ数 N : プロセッサ数) に近づくことを示している。

Purdue 大の Guerra は、曲線抽出のため並列ダイナミックプログラミングアルゴリズムを提案するとともに、リストリッブ構造とびのアルゴリズムの設計について示している。

Michigan 大の Stout は、画像処理を目的とする divide-and-conquer の

可能性について論じている。Divide-and-conquer が mesh, pyramid, hypercube の型の並列計算機の選定の戦略になり得ることを示すとともに、divide-and-conquer が将来における高度な画像処理に使用されるであろうことを示唆している。

Washington 州立大の Chiang は、syntactic pattern processing (PP) のための並列処理を提案している。本論文では、SIMD array とびの template matching および primitive string recognition の技法が提案されている。

Purdue 大の Delp, Siegel, Whinston, Jamieson は、再構成可能な並列アーキテクチャとびの画像理解を行うためのオペレーティングシステムを提案している。この OS は、知的画像理解システム、アルゴリズムデータベース、知的オペレーティングシステム、エキスパートシステムを統合したものである。この発表には多くの質問が集中した。

Michigan 大の Mudge は、hypercube マシンとびの computer vision のアルゴリズムを考察している。computer vision の具体的な事例として、thick film (TF) circuit の自動検査システムに関するアルゴリズムを提案している。

Array and Cellular Architectures

Washington 州立大の Chiang は、syntactic pattern recognizer と parse generator の PROLOG による設計例を報告している。

James Madison 大の Fairfield は、Voronoi diagram のセル表現にもとづく画像セグメンテーションをおこなうセルオートマトンを提案している。

South California 大の Prasanna Kumar と Raghavendra は、multiple broadcasting を伴う 2 次元メッシュ統合コンビュータ (2-MCC) とにおける

画像処理について考察している。Z-MCCのアーキテクチャ、データ転送および並列幾何学的アルゴリズムについて計算複雑性の側面から提案をおこなっている。

RiceとLuとVarmanは、Z-MCCとにおいてall points nearest neighbor and closest pair problemに関する並列アルゴリズムを提案している。さらにclosest pair between two setsと発見的アルゴリズム、Euclidean minimum spanning treeを構成するアルゴリズムを提案している。

ICL(英国)のOldfieldとReddawayは、ICLのDistributed Array Processor(DAP)の性能評価を幾つかの画像処理プログラムによって行っている。

Instituto Superior Técnico(フランス)のToméは、パターン検出を目的とするboolean cellular arrayを考察しcell modification functionとcell detection functionを提案している。

Database Multimedia Systems

電子技術総合研究所の藤上と佐藤は工業技術院の大型プロジェクトである「電子計算機相互運用データベースシステム」(インタオペラブルデータベースシステム)の主旨について述べている。

大分電通社の永田と滋賀県の大分は琵琶湖研究所において設計した地理環境情報と内蔵とするマルチメディアデータベースのファイル構成について提案している。

Wayne州立大のMehrotraとGroskyは、ANSI/SPARC三層スキーマアーキテクチャを拡張した画像・テキストの関係DBMSを提案している。このDBMSは、画像データベースとそれと競合に関する概念スキーマおよび外部スキーマを支援する。さらに、問い合わせ処理およびi-comic indexについて

述べている。

Parisと(フランス)のBoursierは、画像情報システムとマルチメディア情報システムとを置いと、画像データベースのサーバをおこなった。

メキシコ国立大のBarreraとTunja工科大(コロンビア)のSaboyaは、地図DBMSのためのデータ構造を考察している。spacial indexとしてのquadtreeおよびピクセル、ポリゴン、パッチ表現との統合について提案している。

Illinois大のBaniaとLinは、robot visionに対するエキスパートシステムインタフェースを備えたCADについて考察している。

Parallel Algorithms II

Milwaukee技術大のEvansは、Hough変換について、工業的応用とvision systemの観点から比較、サーバについている。

Southern California大のReisisとPrasanna Kumarは、Z-MCCとびラベリング問題の並列処理について考察している。relaxation techniqueを用いた並列処理を二つのタイプのMCCとび比較している。

Maryland大のSilberbergは、SIMDマシンであるgeometric arithmetic parallel processorとびHough変換の並列アルゴリズムを提案している。

Alabama大のSuterは、直線セグメントの検出を目的とした離散型ラドン変換の並列アルゴリズムを提案している。

Purdue大のZhang, Virginia Polytechnic and State Univ.のHaralick, Machine Vision Int.のCampbellは、stochastic relaxationとMarkov-Gibbs random fieldにもとづくマルチスケール画像のcontext classification アルゴリズムを提案している。

4. 並列/パイプライン型プロセッサ (担当: 後藤)

【Parallel Architecture Concepts】

本セッションでは、汎用型プロセッサに関する発表が1件、特定目的用プロセッサに関する発表が4件があった。

汎用型プロセッサに関する発表では、Gotoらは様々な画像処理をビデオレートで処理できるシステムIDATENのアーキテクチャについて報告するとともに、局所並列方式に基づく従来の画像処理システムのアーキテクチャと比較した。このシステムは、複数の局所並列型プロセッサをネットワークを介して結合することにより、柔軟性と高速性を達成している。

特定目的用プロセッサでは、Huntsbergenが南カロライナ大学で開発中のFLASH (Fuzzy Logic Analysis System in Hardware) について発表した。このシステムは、汎用32ビット・マイクロプロセッサと浮動小数点演算を行うRISC・プロセッサからなる複数のFPE (FLASH Processing Element) がBenes型ネットワークを介して接続された構成となっており、ファジー論理に従って不確定な画像情報を扱うことができる。PalmierらはETCA

(フランス)で開発した画像処理用VLSIの構成について報告した。このVLSIは、ヒストグラムや投影などの処理を3M画素/秒で実行できるものであるが、日本の各社の現状と比較するとレベルが低いようである。Schalkoffらは多値画像をビット・プレーンに分割し、各ビット・プレーンごとに演算量の削減を計るとともに、各プレーンに対して並列処理を行うことにより、高速に座標変換を行える方法を提案するとともに、これを実現するためのアーキテクチャについて検討した。Missakianらはダイナミックプログラミングを行うプロセッサについて報告した。このプロセッサは、共起行列が 64×10 の場合1秒間に1000回のマッチングが可能である。このプロセッサは音声認識用に開発されたもののようであるが、ステレオ画像における対応点検出など、画像処理にも利用できる。

【Pipeline and Systolic Architectures】

本セッションでは、シストリック・アレイ・プロセッサに関する発表が2件、パイプライン型プロセッサに関する発表が3件あった。

シストリック・アレイに関するものでは、Chuangらは、

雑音に弱い、同一直線上の線分を分離できないなど、従来のHough変換の欠点を改良した手法を提案するとともに、この手法をシストリック・アレイを用いて実現する方法を示した。この手法は各直線成分の各画素ごとに、参照点からの距離を算出することにより、線要素の長さの検出、雑音成分の除去および線分の分離を行うものであるが、プロセッサの規模がかなり大きくなるようである。Pyoらは凸包のなどの幾何学的問題を一次元的に配置されたシストリック・アレイ・プロセッサを用いて解く方法を提案した。この方法は多角形のベクトル数がセルの数よりも多い場合にも対処できる。

パイプライン型に関するものでは、ブライム・ファクター・フーリエ変換をベクトル・プロセッサを用いて実行するためのアルゴリズムとインプリメント方法を提案している。この手法はベクトル長の長いデータを分割して計算してゆくものであり、従来もっとも演算量が少ないとされているWinogradの方法と比較して、ベクトル長が素数の場合に、ベクトル・プロセッサのオペレーション数の削減効果大きい。Petkovicらは多階層の多角形状のマスク (Multicolor Polygonal Mask) を汎用型パイプライン・プロセッサを用いて、画像メモリをランダムアクセスせずに、効率的につくる方法を提案するとともに、この応用例として、位置に依存したセグメンテーションを行う方法と対象の位置検出方法について説明した。Kentらは、ピラミッド型画像データに対して各種画像処理を実行できるパイプライン型プロセッサPIPEとその言語HCL (Hierarchical Cellular Logic) について報告した。PIPEはピラミッド型データの各階層を複数のプロセッサ・モジュールが受け持ち、それぞれの階層内での演算や各階層間でのデータ交換などが実行できる。

【MPP】

本セッションは、NASAで開発された完全並列型計算機MPP (Massively Parallel Processor) に関するものである。MPPはSIMD型の並列計算機であり、計算機全体の制御を行うMCU (Main Control Unit) と並列処理を行う 128×128 個のPE (Processing Element) からなるPECU (PE Control Unit) で構成されている。これらの各PEは4近傍のPEと通信可能であり、100ナ

ノ秒のクロックで動作できる。このセッションではMPPに関するプログラミング手法の紹介やデータのマッピング方法の提案など5件の発表があった。

DevancyらはMCUとPECUの機能およびMCUからPECUへの通信について、ソフトウェアの面から詳細に説明するとともに、MPPをPECUとMCUの機能分担を考慮して、効率的に利用するためのプログラミング手法を、ヒストグラム計測、行および列単位の放送方式など、いくつかの基本的事例を挙げて解説している。

MPPのようなSIMD型並列計算機では、近傍のウィンド演算などは高速処理できるが、画像データ内の画素間の置換やマッピングを効率的に行うことが困難とされている。Reevesらは各画素の目的とする位置までの距離を逐次参照しながら、画像をシフトさせて行くというヒューリスティックな方法を提案している。さらに、この手法を発展させた補間付きの回転手法について述べるとともに、演算量の評価を行った。

5. Morphology 処理 (担当: 原田)

【Morphological Systems Software】

Morphologyに関する基礎理論から応用システムまでにわたる研究が報告された。以下、5件について紹介する。

(米3, 蘭1, 仏1)

G.X.Ritterら(University of Florida)は多値画像の画像変換を記述できるような画像代数を研究している。内容としてはテンプレート・オペレーション, セルラ・ピラミッド構造などに触れているが、基礎理論のため表現は抽象的である。

M.M.Skolnickら(Rensselaer Polytechnic Institute)は心電図の中に出現するR波(最も極大になる部分)の自動抽出について報告した。ここでは心電図波形(一般にはEKG信号波と呼ばれる)を画像として入力し、セルアレイ・アーキテクチャを意識した2つの処理—背景処理と極大点抽出処理—をおこなっている。

D.L.McCubreyら(Environment Research Institute of Michigan)はラスタ・パイプライン・プロセッサにおけるMorphological 処理としてCytocomputer(Cyto-HSS)での例を紹介している。Cyto-HSSは著者らによるCytocomputerを商用化したシステムであり、ラスタ・サブアレイ型の近傍

処理プロセッサから成るパイプライン、複数画像間の比較や演算のためのCombiner unitを特色とする。ホスト側メモリへのランダムアクセス可能とした点が注目をひく。

P.P.Jonkerら(Delft University of Technology)はセルラ論理演算に対するVLSIアーキテクチャを報告した。ここでは有名なCLIPおよびDIPシステムにおけるセルラ論理演算を概説した上、Serraによって導入されたHit/Miss変換やその他のセルラ論理演算マスク(具体的にはHilditchの細線化マスク)を分析している。ただしパイプライン処理を前提としているので並列型のマスクは不適当としているようである。VLSIデザインでは近傍処理は可変長の3つのシフトレジスタによっておこなっている。

純粋なソフトウェア製品の発表としてB.Lay(Ecole de Mines de Paris)らの画像処理パッケージ“MORPHOLOG”が注目される。このソフトウェアは日本におけるSPIDERに相当する汎用パッケージで、約200ルーチン(FORTRAN77による)から成る。画像操作としてerosion, dilation, opening, closing, thinningなどが揃っているが、対象画像が六方格子表現で統一されているのが特色である。スケルトン化処理については同じ会場で別件として発表された。余談になるがワークショップ会場でもパンフレットを置き、特別価格\$1,500(一般価格\$4,000)を宣伝していた。

【Morphological Systems Hardware】

研究中のものから商品化しているものまでのさまざまなハードウェア・システムの報告がおこなわれた。機能の豊富さと実用的処理速度を得るため、パイプラインもしくは1次元アレイプロセッサを用いたシステムが多く見うけられた。以下、5件を紹介する。(米3, 仏2)

F.Meyer(Centre de Morphologie Mathematique)は先に発表された“MORPHOLOG”の開発者の一人で、逐次型スケルトン化法のアルゴリズムを解説した。手法は2値画像の距離関数を用いて全体で3ステップで処理するものである。距離付けした画像の上で極大点を捜し、それら極大点を結合して最終的なスケルトン画像を得る。このアルゴリズムに対して報告の後半で証明を与えている。

S.S.Wilson(Applied Intelligent System, Inc.)はアレイプロセッサPIXIE-5000を紹介した。このメーカーで作ったPIXIE-1000の発展形と見られる。1024のエレメントを

持つ並列プロセッサで、行方向の1画素ずつにprocessing element(PE)が対応して、それぞれ緩やかに結合している。1つのPEは $N \times 1$ ビットのメモリを持ち、列方向のすべての画素を格納する。PIXIE-5000は完全並列プロセッサではないが、それと同等の機能をはるかに安い価格で提供できるという。

A.L.Fisherら(Carnegie-Mellon University)はスキャンライン・アレイプロセッサ(SLAP)とよぶSIMD型マシンを提案している。SLAPでは画像の1スキャンラインの各画素に1つのプロセッサを割り当てる。(この点ではPIXIE-5000に似た発想である。)1つのプロセッサは整数演算ユニットと高速シフトレジスタを内蔵しており、隣りのプロセッサと結合している。SLAPの構造自体はきわめて単純で動作解析も簡単なのでVLSI化には適しているよう。

P.Gardaら(IEF,Faculte de Paris)は近傍組み合わせ処理(NCP)によってパターンマッチングを実行するセルラ・アーキテクチャを検討し、プロトタイプを試作した。プロトタイプは 8×8 のセルから成り、1セルは 2×2 の2値ディジタイザを持つ。このようにセル自体がセンサを内蔵しているのはI/Oネックを避けるための工夫である。

M.J.Kimmelら(IBM)はMorphic Image Transform Engine(MITE)という並列パイプライン、MIMD型アーキテクチャを発表した。これはMandevilleらによるプリント板検査システムのための基本機構である。全体はコントローラの下に4つのMITE-cageがパイプラインとして並び、1つのMITE-cageには64の処理エレメントと8つのEnumeratorが含まれる。MITEの処理速度は最高で5 Mpixels/secになる。また基本演算の組み合わせと処理の流れは"operation flow graph"として指示するのでプログラムの変更も容易なようである。回路検査システムとしては1平方inch/secの検査速度を達成している。

【 Architectures for Computer Vision 】

Final Programを見るとメーカーの発表ばかりという感じがかったセッションであるが、実際の発表は3件(米3)のみであった。

P.F.Leonard(Synthetic Vision Systems)はリアルタイム画像処理のためにどのようなパイプライン・アーキテクチャが必要かを提議した。パイプライン機構に関する検討

点として5項目をあげている。単パイプラインにPEを追加することによって複合パイプラインの全長を8~16に押さえられると述べている点、 3×3 マスクのセル概念を乗り越えるべきとする点、など示唆に富む。

W.K.Pratt(Vicom Systems, Inc.)はビデオレートで画像解析ができるVICOM-VMEシステムの発表をおこなった。バス指向型パイプライン・アーキテクチャをとっており、パイプラインはパイプライン・コントローラの下で画像メモリ、プロセッサ、バスライン間をデータが巡回するという機構になっている。OSとしてUNIXを採用、C,FORTRAN,Pascal言語を持っている他、サブルーチン・ライブラリーを用意しており、汎用性と使い易さを強調していた。

R.M.Haralick(Machine Vision International)はネットワーク機構のふるまいを記述するための言語INSIGHTについて述べた。INSIGHTはWadgeらによるデータフロー言語LUCIDのファミリーであり、非手続き型であることを特徴とする。級数和の漸化式を例として取り上げていた。

6. おわりに

ここ数年、アーキテクチャではピラミッド構造、処理技法ではHough変換が流行のようで、どのセッションでもこのいずれかに触れた研究報告が見られるという状況であった。逆にデータベース関連の報告は少なかった。

ワークショップ全般に関しては、画像処理システムの研究がLSI化など実用化をめざす時期にあるためか、アーキテクチャの発想そのものが斬新な発表は少なかったように感じられた。