

デジタルTV セットトップボックス用 チップセットの開発と今後の展開

櫻 晴彦

LSI ロジック

双方向CATVの出現によって、テレビがマルチメディアの中核機器となる。しかし、その普及のためには最先端の大規模集積回路を内蔵するセットトップボックスがリーズナブルな価格で利用者に提供されなければならない。LSIロジックは高性能機能ビルディングブロックと最先端サブミクロンプロセス技術、さらに”コアウェア”と呼ぶ新しいASIC設計手法により、その要求に応じて行く。

DEVELOPMENT OF THE CHIP-SET FOR THE DIGITAL SET-TOP BOX AND FUTURE DEPLOYMENT

Haruhiko Ichii

LSI Logic

To enable the digital TV set-top box market to expand via reasonably priced box, LSI Logic offers "High Performance Functional Building Block Core of STB", "Leading Edge Sub-micron Process Technology" and "New ASIC Design Methodology called CoreWare".

ットカード決済や株の売買等様々なサービスが提供される。

これらサービスの普及のためには、セットトップボックス（STB）と呼ばれる受信端末が利用者にリーズナブルな価格で提供される事が必須である。このことは即ち、デジタル放送の普及には、半導体メーカーがSTB用のデジタルLSIを安価に供給する事が求められているという事に他ならない。なぜなら、従来のアナログSTBと比較すると、第一フェーズのベーシックなSTBでさえその中には非常に大規模なデジタル回路を必要とし、さらに第二フェーズでは、より高度で洗練されたサービスを行うためハイパフォーマンスなRISC型CPUや、3Dグラフィックスエンジンの搭載が必要になるからである。

ここではLSIロジックが如何にしてその要求に応え、究極的にはSTBシステム用1チップLSIを提供するために、どのような技術を提供できるかについて述べる。

さらに、デジタル化の第二フェーズとして、米国では各地でケーブルテレビ事業者による、より高度な双方向TVの実験が行われている。ここでは好きな時間に好きな番組を見る事ができるビデオオンデマンド（VOD）、3Dグラフィックスによるビデオゲームや仮想マーケットでのホームショッピング、チケット予約サービス、クレジ

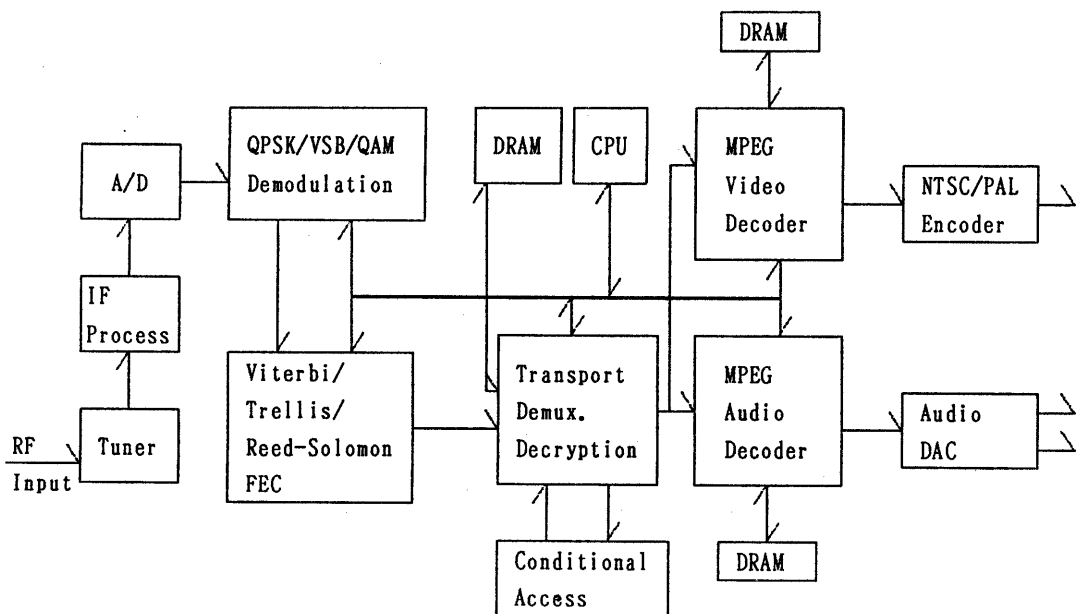


図 1 : ベーシック STB ブロックダイアグラム

2. 第一フェーズへの対応

2.1 ベーシックSTBの機能

デジタル化の第一フェーズに於いては、ニアビデオオンデマンドなど多チャンネルを利用した新しいサービスが提供される。図1に、第一フェーズに於けるベーシックなSTBのブロックダイアグラムを示す。チューナ受信、IF処理の後、ディジタル化されたデータは、復調処理、誤り訂正処理、トランスポートデマルチプレクス処理、復号処理を経て、STBから出力される。

DBSシステムの復調処理ブロックでは、主にQPSK復調器が使用され、ケーブルシステムでは16値VSB復調器や64/256値QAM復調器が使用される。復調ブロックから出力される信号は、伝送路のC/Nによりビット誤りを含む事が考えられる。アナログシステムに於いて伝送路誤りは、画質の悪化を引き起こしたが、ディジタルシステムの場合、システムに致命的なダメージを及ぼす可能性がある。そのため、伝送されるデータにはリードソロモン符号等の冗長データが付加されており、誤り訂正処理ブロックではそれを用いて伝送路による誤りを訂正する。

これらチャンネルデコードを施された信号は、MPEGトランスポートストリームとしてトランスポートデマルチプレクサ及びMPEGデコーダからなるソースデコーダ部に送られる。

MPEGトランスポートストリームは通常、複数のプログラムとその他システム情報により構成されている。トランスポートデマルチプレクサは、利用者がプログラムガイドから選択したプログラムをトランスポートストリームから抜き出し、MPEGデコーダに送る。また、トランスポートデマルチプレクサはコンディショナルアクセスモジュールと接続されており、有料番組が不法に視聴されないよう対策されている。

選択されたプログラムのビデオデータはMPE

Gビデオデコーダへ、オーディオデータはオーディオデコーダへそれぞれ入力され、映像データ及び音声データに復号された上、タイムスタンプ情報により同期が図られ出力される。

2.2 LSIロジックの ベーシックSTB用チップセット

LSIロジックは、図2に示すように上述のSTBに求められる全ての機能を、チップセットとして提供する。

1) チャンネルデコーダファミリー

- ・ L 6 4 7 0 6 (供給中)
ディジタルQPSK復調器
- ・ L 6 4 7 0 9 (供給中)
DVB対応ワイドプログラマブル
ビタビ+リードソロモンFEC
- ・ L 6 4 7 0 5 (開発中)
DVB対応
ビタビ+リードソロモンFEC
- ・ L 6 4 7 0 4 (開発中)
DVB対応
1チップDBSチャンネルデコーダ
- ・ L 9 A 0 0 0 4 (供給中)
16値VSB+リードソロモンFEC
- ・ L 6 4 X X X (開発中)
QAM復調器
- ・ L 6 4 7 1 2, 7 1 3, 7 1 4 (供給中)
ワイドプログラマブル
リードソロモンデコーダ

2) ソースデコーダファミリー

- ・ L 6 4 0 0 7 (開発中)
MPEGトランスポートストリーム
デマルチプレクサ

- ・ L 6 4 0 0 2 (供給中)
MPEG 2 ビデオ、MPEG 1 オーディオ
1 チップデコーダ+PPフィルタ+OSD
- ・ L 6 4 0 0 0 B (供給中)
MPEG 2 ビデオデコーダ+PPフィルタ
- ・ L 6 4 1 1 1 (供給中)
MPEG 1 オーディオデコーダ

3. 第二フェーズへの対応

3.1 双方向CATV用STB

先にも述べたように、第二フェーズのCATVではSTBを通じて様々な双方向サービスを提供する事が検討されている。全米各地で行われている実験に於いて、どのようなサービスがユーザーから受け入れられるのか調査が行われており、1996年から97年には本格的に事業展開がなされるものと思われる。

双方向CATV用STBには、双方向サービス

を実現するためにベーシックSTBより以上の複雑な構成要素が必要となる。(図3参照) 具体的には、3Dグラフィックスコントローラ、メモリマネージメント機能を持ったよりハイパフォーマンスなCPU、大容量のメモリー、さらに戻り回線用の変調器などがハードウェアとして必要となり、またソフトウェアの面ではオペレーティングシステムや、アプリケーションプログラムインターフェイス及び通信手順制御などが搭載されなければならない。

3.2 LSIロジックの

双方向CATV実現へ提案

LSIロジックは、リーズナブルな価格で双方向CATV用STBを実現するためには、そこで求められる機能をシステムオンチップ技術により、より高度に集積してゆく事が必要であると考え、それを実現するための解を提供して行く。

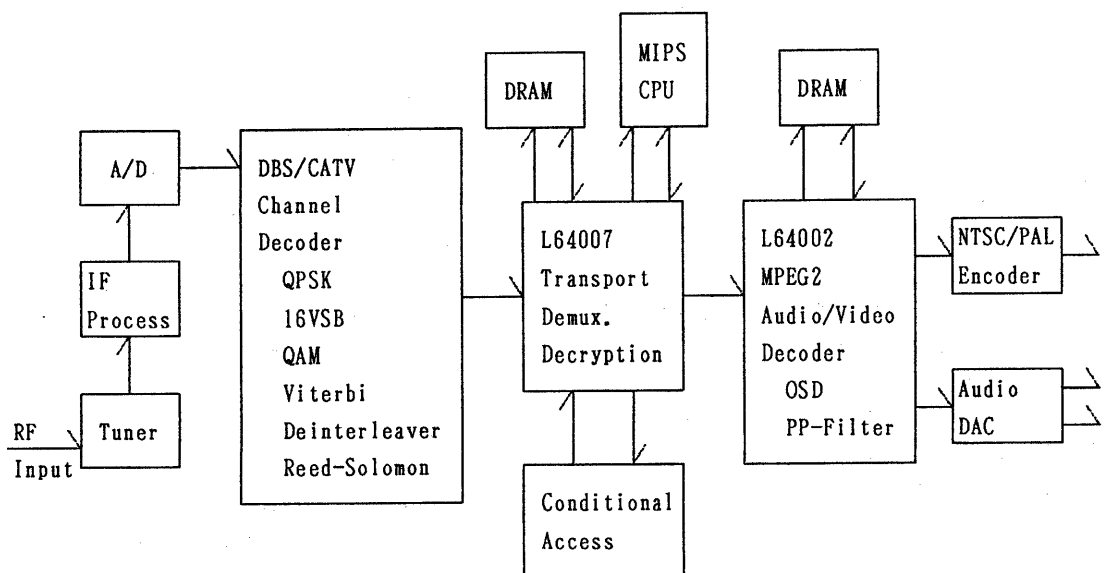


図2：ベーシックSTB用チップセット（'94-'95）

先ず、より高度な集積回路の実現が双方向CATV用STBにもたらすメリットを考えてみる。

- 1) チップそのものを安価に供給できる。
- 2) システム設計の考慮により、システム全体のメモリー容量を削減できる。
- 3) 基板上の部品点数が削減でき、基板サイズやシステムそのもののサイズを小さくできるとともに実装コストも下げられる。
- 4) 基板上での接続点数が削減できるため、消費電力の削減につながり、パフォーマンスの向上も期待できる。

以上のように様々なメリットが考えられるが、次に実際にどのような技術を用いてこのような高集積LSIを開発するかについて考える。

3.3 LSIロジックのプロセス技術

何はともあれ大規模な回路をチップ上に実現するためには、より進んだ半導体の微細加工プロセスが必要となる。図4に示すように、1990年から94年の5年間で、1チップ上に搭載可能なゲート規模は15倍に増えている。具体的には1990年に1.0ミクロンプロセスで15mm角のチップ上に10万ゲートしか搭載できなかった物が、1992-3年には0.6ミクロンプロセスの最大20mm角のチップで50万ゲート、さらに1994年500Kプロセスと呼ぶ0.5ミクロンプロセスでは最大150万ユーザブルゲートが提供

されるようになっていく。

現実に500Kプロセスを使用すれば、STBに求められるチャンネルデコーダ機能、ソースデコーダ機能、CPU、その他ランダムロジックゲートを1チップ上に集積する事が可能である。

また、次世代の0.35ミクロンプロセスでは、最大400万ゲート迄集積可能になるので、同じ回路規模で有ればより小さなチップ上に実現され、よりコストメリットのある製品として提供される。

しかし、いくらプロセス技術が向上し、物理的な受け皿が出来ても、LSI回路設計や設計シミュレーションに膨大な時間を要したり、レイアウト技術が大規模設計に対応できないようでは何の意味もない。

3.4 コアウェア手法による開発

先に述べたように、LSIロジックではSTBに求められる様々な機能を既に製品として供給している。これらは、それぞれが製品であると共に、さらにそれを構成するファンクションビルディングブロックも「コア」としてコアウェアライブラリに登録されている。LSI設計者は、MPEG2ビデオデコーダやMPEGオーディオデコーダ、リードソロモン、QPSK、MIPS CPU等システムに必要なファンクションとユーザーロジックを自由に組み合わせる事によって非常に短期間で確実に大規模LSIを設計する事が出来る。

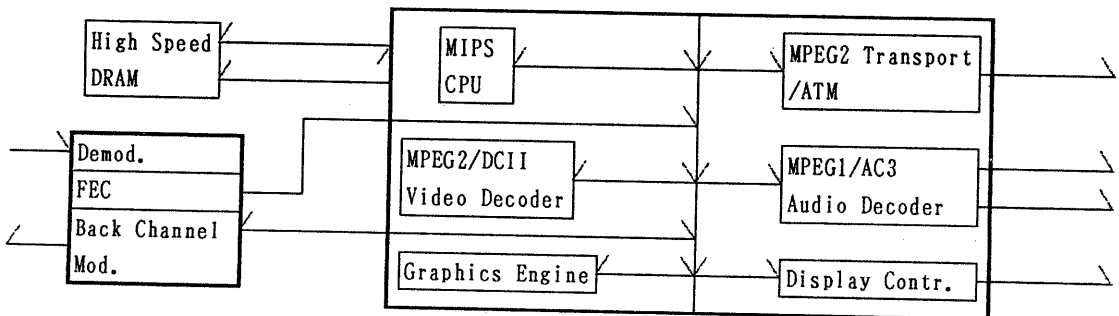


図3：双方向CATV STB（'96）

L S I ロジックのコアウェア手法は、単に大規模機能ビルディングブロックをゲートレベルのライブラリとして提供するだけの物ではなく、そこでは大規模L S I の設計者が短期間に設計を完了し、確実に動作するL S I を手にするための、ツール、環境、サポート、全てが提供される。

コアウェア手法に於いては、トップダウン型デザインフローで設計を進める。そのため、提供される全てのコアには、動作モデル、RTL 記述モデル、が準備されている。また、ハードウェアエミュレータ用インターフェイスも提供する事が可能で、システムデザインに於ける至便性をも提供している。

ゲートレベルでのシミュレーション以降は、A S I C のトップサプライヤーとしての実績を支える、シリコン実現検証用ツールCMDEにより、様々なデザイン検証、テストビリティの向上、大規模階層化レイアウトなどが施され、L S I 完成後の完全動作が保証される。

4. まとめ

マルチメディア技術の展開は、TV放送に大き

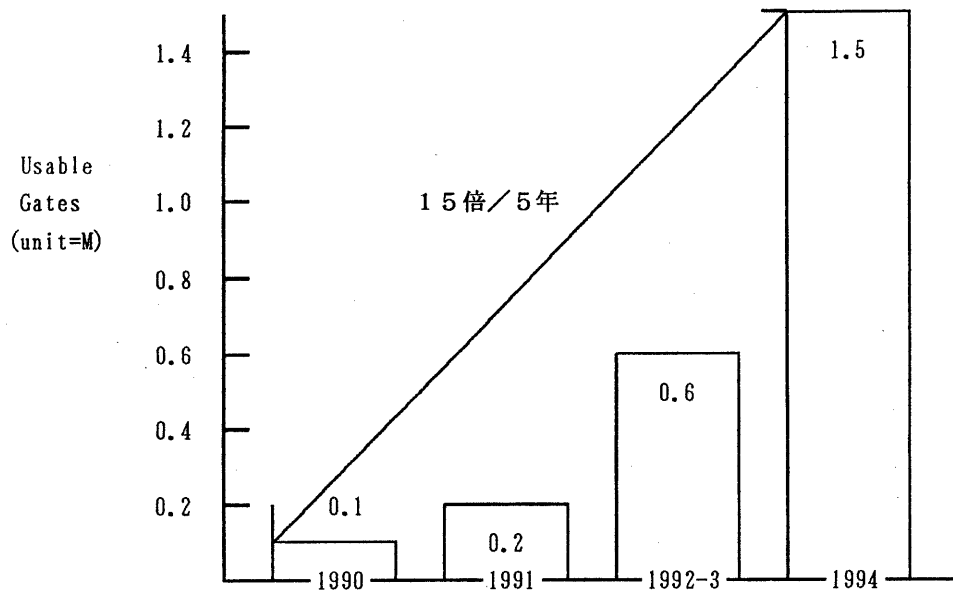


図4：プロセスの進歩と集積度

な変化をもたらし始めている。北米に於けるデジタル方式の直接衛星放送は急速にその利用者を増やし続け、またここ1、2年の内には双方向C A T V のサービスも技術的には始められるところまできた。しかしこの変化、普及を確実により大きな物にするためには、半導体メーカーがデジタルS T B のキーパーツとなるL S I を、より高集積に、より安価に提供する必要がある。

L S I ロジックは、デジタルS T B に求められる全ての機能を、独自の回路設計技術により、高性能なビルディングブロックコアとして用意し、最先端のサブミクロンプロセス技術と、コアウェア設計手法を用い、A S S P として、またより個々のユーザーの仕様を反映したC S I C として製品を供給して行く事でその要求に応じて行く。

参考文献

Mary Mansson, Kishore Manghnani:
"TELEVISION SET-TOP ON A CHIP", 1994