

パイプライン処理によるスペースな連立一次方程式の求解の高速化

田岡 久雄 阿部 茂 坂口 敏明
(三菱電機株式会社)

1. まえがき

近年、著しい計算機技術の進歩に伴い、アレイプロセッサやスーパーコンピュータ等のパイプライン処理を行う計算機が出現し、これらの計算機を用いた科学技術計算の高速化に関する研究が、各方面で盛んに行われている。パイプライン処理計算機は、ベクトル化を進めることにより、浮動小数点演算を高速に実行できることから、その研究の多くは、ベクトル化手法を中心に行われている。

電力系統解析の分野においても、パイプライン処理計算機を用いて、解析の中心をなすスペースな連立一次方程式の求解の高速化を図るために、種々の研究が行われてきた。これらの研究を大別すると、解析手法の面からの研究では、

- (1) 従来のバンド化やブロック化の手法を用いるもの[1]～[3]
- (2) 新しい解析手法を適用するもの[4]～[11]

計算機技術の面からの研究では。

- (3) ハードウェアの改良によるもの[12]
- (4) コンパイラによりベクトル化を図るもの[13]～[15]

がある。

研究が行われ始めた初期の頃は、バンド化やダイアコプティクスによるブロック対角等の手法によって、行列の一部を密化して演算のベクトル化を図る手法[1]～[3]が提案された。ところが、電力系統解析における連立一次方程式は、不規則で非常にスペースな係数行列を持つため、(1)長いベクトル長を得られない、(2)スペース性を考慮するため二重のインデックス処理が必要となる等の理由から、思ったほどの効果が得られず、パイプライン処理計算機では電力系統解析の高速化は難しいと考えられた。

これに対し、筆者は、パイプライン処理計算機では、浮動小数点演算を高速に実行できるようになった結果、メモリアクセスや、それに伴うアドレスやパラメータの処理で計算速度が抑えられ、これらに費やされる時間が無視できなくなっていると考えた。そして、浮動小数点演算の回数を最少にすることを第一の目的に開発してきた従来の手法[16]～[21]を今一度見直し、単にベクトル化を進めるだけでなく、メモリアクセスの回数やアドレス・パラメータの処理を減らして、パイプラインの効率を高めること、連続する演算の並列性を引き出すこと等を目的に、パイプライン処理の特性を生かした解析手法の開発を行った[4]～[11]。

筆者が研究を開始した頃は、パイプライン処理計算機は米国の数社で製品化されているのみであったが、その後、パイプライン処理計算機の有用性が認識されるにつれ、日本国内においてもパイプライン処理計算機の実用化研究が開始された。その過程で現れたものが、一つは二重インデックスの処理を高速に行うハードウェアの提案であり[12]、コンパイラにより自動的にベクトル化するソフトウェアツールの提案である[13]～[15]。

本論文では、スペースな連立一次方程式の求解の高速化を図るために開発した種々の新しい解析手法を、代入過程・三角化過程・オーダリング過程の3つに分けて述べると共に、電力系統解析における連立一次方程式の求解に適用して、それらの有効性を確かめる。

2. 代入過程の高速化

電力系統解析に現れる連立一次方程式は、反復解法では非常に収束性が悪いことから、求解過程を三角化過程と代入過程に分けて解く直接解法が用いられる。しかも、電力系統のシミュレーションにおいては、三角化過程が2～3回行うだけでよいのに対し、代入過程は1000回を越える計算を必要とする。

そこで、まず本章では、スペースな連立一次方程式 $Ax = b$ の求解中の代入過程を、パイプライン処理を行う計算機上で高速に行うための解析手法として、パイプラインの無駄を減らす新しいデータ格納方法と、演算の並列性を引き出すオーダリング手法を提案する。

2.1 新しいデータ格納方法

ガウスの消去法に代表される直接解法は、グラフ理論の上から見ると、ノードを逐次消去していく過程とみなすことができる。最初に提案する方法は、このガウスの消去法において、三角化後の値を図1に示すようなベクトルの形で格納する方法である。なお、 $D(l)$, $P(l)$, $Q(l)$ は、非零非対角要素の数だけのベクトル長で格納される。

この結果、図2に示す従来の行／列インデックス方式の場合、以下のような二重のループになっていた代入過程が、図3に示すように単一のループで実行できるようになる。

```

for i (i = 1, 2, ..., n)
    k s = IROW(i)           (1)
    k e = IROW(i+1)-1       (2)
    for k (k = k s, ..., k e)
        j = ICOL(k)          (3)
        b j = b j - A(k) · b i
        (ただし j > i の時)   (4)
    
```

このため、図4で示すような、二重ループの場合に各行単位に必要だったパイプラインのセットアップ（例えば(1)・(2)式の計算）に費やす時間が不要となり、ベクトル長が格段に長くなり、パイプラインの効率が上がる。さらに*i*, *j*の値として、変数のアドレスを直接格納すれば、*x*と**b**を同一のメモリ領域に取ることで、代入過程の際のアドレスの計算を除くことができる。また、スペース性の高い連立一次方程式ではメモリ容量が節約になる。なお、ここでは対称の場合を示したが、一般の非対称係数行列の連立一次方程式についても同様のデータ格納方法を適用できる。

（詳細は文献[6] 参照）

2.2 パイプライン処理における演算の並列性

パイプライン処理計算機は、図5に示すように、乗算・加算を幾つかのステージに分けて計算し、実質的な演算速度を上げようとするものである。演算効率を上げるためにには、複数の演算をオーバーラップさせながら実行する必要がある。パイプラインの各ステージで同時に行われている演算は、互いに並列に実行可能なものでなくてはならない。

今、図5に示すように、前の演算結果を以後の演算で使う場合を、演算のフィードバックと名付け、その間の演算のステップ数をそ

i	$C(i)$	l	$P(l)$	$Q(l)$	$D(l)$
1	1/D ₁₁	1	2	1	D ₂₁ /D ₁₁
2	1/D ₂₂	2	3	2	D ₃₂ /D' ₂₂
3	1/D' ₃₃	3	4	5	D ₄₅ /D ₅₅
4	1/D' ₄₄	4	4	6	D ₄₆ /D ₆₆
5	1/D ₅₅	5	3	4	D ₃₄ /D' ₄₄
6	1/D ₆₆	6	9	3	D ₉₃ /D' ₃₃
7	1/D ₇₇	7	8	7	D ₈₇ /D ₇₇
8	1/D' ₈₈	8	9	8	D ₉₈ /D' ₈₈
9	1/D' ₉₉	9	10	9	D' ₉₉ /D _{691D}
10	1/D ₁₀₁₀	10	11	10	D ₁₀₁₀ /D ₁₀₁₀
11	1/D' ₁₁₁₁				

注) 'の付いている要素は 三角化の過程で変更を受けた要素である。 $P(l)$, $Q(l)$ は、ノードの縮約順序を示すベクトルである。

図1 新しいデータ格納方法

i	$IROW(i)$	k	$ICOL(k)$	$A(k)$
1	1	1	1	D ₁₁
2	3	2	2	D ₁₂
3	6	3	1	D ₂₁
...	...	4	2	D ₂₂
11	30	5	3	D ₂₃
12	32	6	2	D ₃₂
	
		30	10	D ₁₁₁₀
		31	11	D ₁₁₁₁

図2 行／列インデックス法による格納データ

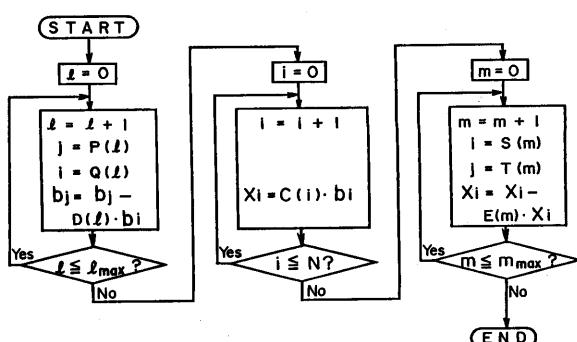


図3 提案手法における代入過程のフローチャート

のループの大きさと呼ぶことにする。この演算のフィードバックのループが大きいと、並列に実行可能な演算の数が増え、パイプラインの無駄が減り、効率を高めることができる。

連立一次方程式の求解の代入過程は、次の形の式の繰り返し計算である。

$$Z = Z - X \cdot Y \quad (5)$$

演算結果 Z を、次の(5)式の演算で使うことがあると、演算のフィードバックのループが小さくなり、パイプラインの効率が落ちる。 Z から Z へのフィードバックは、 $X \cdot Y$ の演算が先に行われるため、パイプラインのステージ数の少ない計算機ではパイプラインの無駄は生じないので問題ないが、 Z から X へのフィードバックは演算の無駄を生じさせる。

代入過程の前進代入の式

$$b_j = b_j - b_i \cdot D(i) \quad (6)$$

では、 Z は b_j に X は b_i に相当する。 Z から Z へのフィードバックは、 b_j の値を連続して書き換える時に発生し、これは図 6(a) のように同一のノードに続けて縮約する場合に相当する。 Z から X へのフィードバックは、 b_j の値を次の b_i として使う時に発生し、これは図 6(b) のように連続するノードを逐次縮約していく場合に相当する。そこで(6)式において、 b_j の結果をすぐ次の b_i として使わないようにしなくてはならない。そのためのオーダリング手法を、以下で提案する。

2.3 演算の並列性を引き出すオーダリング手法

オーダリング手法は、処理の手間と最適化の程度から従来よりティニー・オーダー 2 (Tinney Order 2)、即ち、その時々の非零要素最少の行を選んでいく手法 [16] が、電力系統解析において一般に使われている。この方法は、図 7 で示すように、系統の端のノードを順に選んでいく方法で、ツリー状の系統及びループを 1 つだけ含む系統の回路網方程式では、最適オーダリングを与える [18]。

パイプラインの無駄を減らすためには、前節の検討結果から、 b_j の結果をすぐ次の b_i として使わないように、三角化を行う際、直前に選択した列の番号 j と等しくない行 i を順次選んでいけばよい。

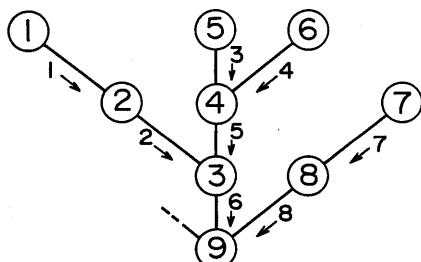
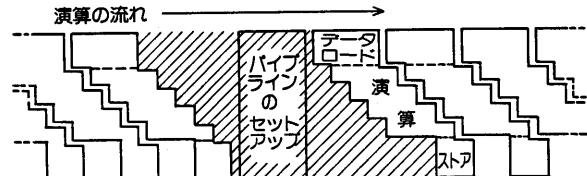
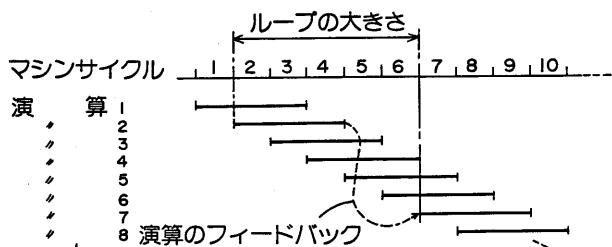


図 7 ティニー・オーダー 2 による
オーダリング



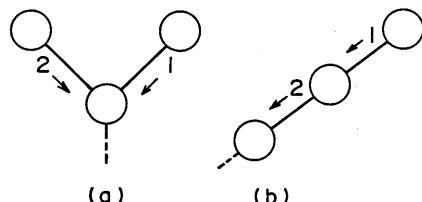
注) 斜線部がパイプラインの無駄である。

図 4 パイプラインのセットアップ時の無駄の発生



注) 演算 2 の結果を演算 7 で使う場合を示す。

図 5 パイプライン処理計算機の演算シーケンス



注) 矢印の番号は、縮約の順序を示す。
以下の図も同様である。

(a) Z から Z へ (b) Z から X へ
図 6 演算のフィードバック

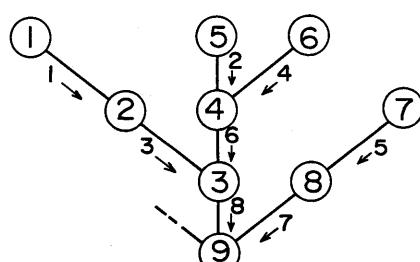


図 8 新しいオーダリング手法による
オーダリング

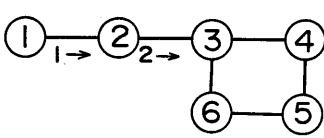


図9 シリ一状部分が1つのループ状系統例

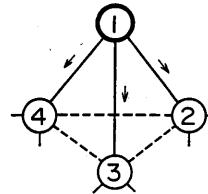


図10 ループ状系統におけるノードの縮約

これは、図8のように、互いに隣接しないノードを順次探して縮約していくことに相当する。

そこで、この手法を前述のティニー・オーダー-2と組み合せる。即ち、三角化過程において、その時の非零要素最少の行が複数ある場合、選択に自由度があることから、直前に選択した列の番号 j と等しくない行 i を選ぶ。シリ一状系統では、三角化過程で常に端が2つ以上存在するため、すべての i が直前の j と等しくない最適オーダリングを得ることができる。同様に、ティニー・オーダー-3等の他のオーダリング手法に対しても、本手法を組み合せることができる。

2.4 ループ状系統の場合

ループ状系統のオーダリングでは、行選択時の自由度がない場合が生じる。そこで、ループ状系統の場合のオーダリング手法を、以下の3つの場合に分けて検討する。

- (1) シリ一状の部分が2以上ある場合
- (2) シリ一状の部分が1つしかない場合
- (3) シリ一状の部分が全くない場合

(1) の場合は、端が2つ以上あるため選択に自由度があり、非零要素を発生させることなく、連続する演算の並列性を引き出しながらオーダリングを実行できる。

(2) は、図9のように端が1つしかない場合である。この時は、最適オーダリングを得るアルゴリズムを優先して、シリ一状のノードを先に順次選択して、 i が直前の j と等しくなる場合を許すことにする。これは、最適オーダリングを崩した場合、新たな非零要素が発生して代入過程の演算の回数が増え、演算量が増加するためである。

(3) の場合は、図10に示すようなブランチが2つ以上あるノードを選択することになる。この時の代入過程の演算は、例えば図10のノード1の場合、

$$b_2 = b_2 - b_1 \cdot a_{21} / a_{11} \quad (7)$$

$$b_3 = b_3 - b_1 \cdot a_{31} / a_{11} \quad (8)$$

$$b_4 = b_4 - b_1 \cdot a_{41} / a_{11} \quad (9)$$

の3つである。これらの演算順序は任意であり、非零要素の発生には無関係である。そこで、次のステップでノード4が選択される場合、先に、ノード4の値を使う(9)式の演算を実行する。すると、次のステップで選択に自由度がないにもかかわらず、連続する演算に並列性を持たせることができる。即ち、直前に選択された列番号 j と等しくない行番号 i を選択することは、裏返せば次に選択する行番号 i と等しい列番号 j の演算を先に行うことである。つまり、列番号の選択に対しても、最適オーダリングを得るためにアルゴリズムを適用すればよい。なお、直前に選択されたノードがシリ一状の部分であった場合は、(2)の場合と同様に、最適オーダリングを得るアルゴリズムを優先しなければならない。これは、(2)から変化した系統状態である。

以上のことから、ループ状系統のオーダリングでは、シリ一状の部分が1つある状態のみ、最適オーダリングを得るためにアルゴリズムを優先する必要があるが、その他の場合は、列番号の選択に対しても最適オーダリングを得るためにアルゴリズムを適用することにより、最適オーダリングを得ながら、かつ連続する演算の並列性を引き出すオーダリングを実行することが可能である。

なお後退代入では、 i と j が入れ替わるが、逆の順序で式を計算するため、上述のオーダリングで、必然的に演算のフィードバックのループを大きくできる。

2.5 多段・複数のパイプラインがある場合

段数が多いパイプライン処理計算機では、連続する3つ以上の演算についても考慮する必要がある。この場合には、パイプラインの段数が増すにつれ、以下のアルゴリズムを適用していく。

- (1) j についても、直前で選択された j と等しくないものを選ぶ。
- (2) i について、直前で選択された j だけでなく、2ステップ以上前で選択された j とも等しくないものを選ぶ。
- (3) j についても、(2)と同様の方法で選択する。

さらに、複数の乗算器・加算器を持つパイプライン処理計算機では、同時に2つ以上の行を扱うことができるため、 $i \cdot j$ の番号が互いに重ならないように演算を選択していく。

3. 三角化過程の高速化

本章では、三角化過程における浮動小数点演算部分を、オーダリング・インデックス等の処理と分離してベクトル化を行い、三角化過程の高速化を図る手法を提案する。

3.1 三段解法

三角化過程を分析してみると、方程式の係数行列の値を使った浮動小数点演算の占める割合は約2割であり、残りはオーダリングやインデックスの処理で占められている。そこで、三角化過程の高速化を図るために、三角化過程における浮動小数点演算部分を、オーダリング・インデックス等の処理から分離し、連立一次方程式の求解を、(1) オーダリング・インデックス処理過程、(2) 三角化過程、(3) 代入過程の3段階に分けて解くことにする。

電力系統解析の対象は、同一系統あるいは系統の一部の値を変更した場合のケーススタディが多く、系統の構成はほとんど変更がないのが特徴であることから、(1)の過程をあらかじめ行っておけば、毎回の計算は(2),(3)の過程のみを行えばよく、種々のケーススタディを高速に処理することが可能となる。

3.2 テーブルの作成

三角化過程における浮動小数点演算は、表1に示す4種類である。そこで、オーダリング・インデックス処理過程において、表1に挙げた[1]～[4]の4種類の浮動小数点演算の計算手順を示すテーブルを作成する。表に示すように、IAには演算の種類を示す1～4の値を、IBには入力データのアドレスを、ICには出力データのアドレスを格納する。[2]・[4]の演算には直前のCの値が、[3]の演算では直前のDの値が必要であるが、これらの値はレジスタ経由で使うこととする。

すると、三角化過程において、オーダリング・インデックス処理過程で作成したテーブルによって、4種類の演算が図1-1に示したフローチャートに従って、逐次選択されながら単一ループで実行されることになり、ベクトル化が容易になる。

表1 三角化過程用テーブルの内容

演算内容	演算に必要なマシンサイクル数	IA (値)	IB (アドレス)	IC (アドレス)
[1] $C(i) = 1 / a_{ii}$	a (28)	1	a_{ii}	$C(i)$
[2] $D(l) = C(i) \cdot a_{ji}$	b (3)	2	a_{ji}	$D(l)$
[3] $a_{jk} = a_{jk} - D(l) \cdot a_{ik}$	c (5)	3	a_{ik}	a_{jk}
[4] $E(m) = C(i) \cdot a_{ik}$	b (3)	4	a_{ik}	$E(m)$

(注) ()内の値は、AP-120Bの場合を示している。

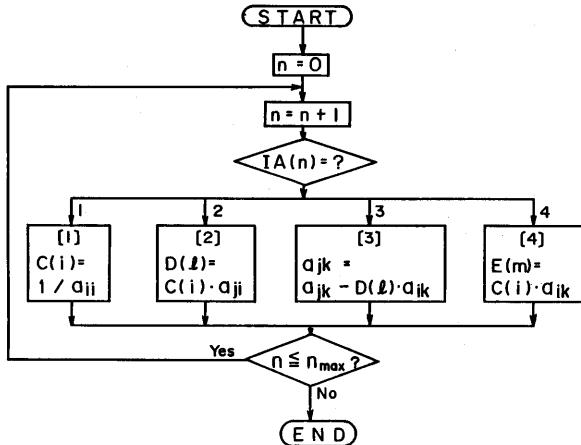
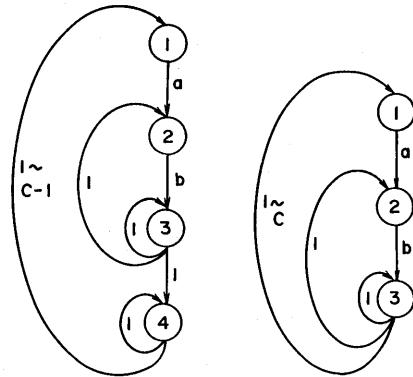


図 1.1 提案手法における三角化過程のフロー チャート



(a) 非対称の場合 (b) 対称の場合

図 1.2 三角化過程の各演算間の
必要マシンサイクル

図 1.2 には、三角化過程の各演算間で費やされるマシンサイクル数を示す。a～c は各々 [1]～[3] の演算実行に費やされるマシンサイクル数であり、1 はオーバーラップして連続演算が可能なことを示している。図に示すように、[3] の結果 a_{jj} ($k = j$ の場合) を次の [1] で使う時、非対称の場合 [4] → [1] で $c - 1$ マシンサイクル、対称の場合 [3] → [1] で c マシンサイクル費やす。これを連続演算可能にするためには、第 2 章で提案したオーダリング手法を、オーダリング・インデックス処理過程で適用すればよい。

オーダリングを先に行う事はよく使われる手段であるが、本手法は、オーダリングと共に、三角化過程の演算手順をあらかじめテーブルの形で格納することで、三角化過程の浮動小数点演算のベクトル化を図っている。なお、計算精度を改善するためのピボッティングは、方程式の係数行列の値の大小を比較する必要があるため本手法では行うことができないが、電力系統解析ではピボッティングを省略できる場合が多い。

4. オーダリング過程の高速化

スペース性を考慮したために必要となるオーダリング・インデックス等の処理過程は、整数演算とメモリアクセスがほとんどを占めており、浮動小数点演算の高速化を目的としたパイプライン処理計算機では、高速化が難しい。

本章では、適用アルゴリズムの改良により高速化が可能なオーダリング過程の高速化を図るために、スペース性を利用してクイックソートのキーを固定することにより、高速にソーティングを行うことのできる改良クイックソートと、それを適用したオーダリングの手法を提案する。

- (1) [2, 1, 3, 4, 2, 2, 1, 3, 1, 1] キー = 2 ↑ ↑
- (2) [2, 1, 1, 4, 2, 2, 1, 3, 1, 3] キー = 2 ↑ ↑
- (3) [2, 1, 1, 1, 2, 2, 1, 3, 4, 3] キー = 2 ↑ ↑
- (4) [2, 1, 1, 1, 1, 2, 2, 3, 4, 3] キー = 2 ↑ ↑
- (5) [2, 1, 1, 1, 1, 1] 2 [2, 3, 4, 3] キー = 2 ↑ ↑
- (6) [1, 1, 1, 1] 2, 2 [2, 3, 4, 3] キー = 1 ↑ ↑
- (7) [1, 1, 1] 1, 2, 2 [2, 3, 4, 3] キー = 1 ↑ ↑
- (8) [1, 1] 1, 1, 2, 2 [2, 3, 4, 3] キー = 1 ↑ ↑
- (9) 1, 1, 1, 1, 2, 2 [2, 3, 4, 3] キー = 2 ↑ ↑
- (10) 1, 1, 1, 1, 1, 2, 2, 2 [3, 4, 3] キー = 3 ↑ ↑
- (11) 1, 1, 1, 1, 1, 2, 2, 2 [3, 3, 4] キー = 3 ↑ ↑
- (12) 1, 1, 1, 1, 2, 2, 2, 3, 3, 4 ↑ ↑

注) ↑の要素を交換する

図 1.3 クイックソートによるオーダリングの手順

4.1 改良クイックソート

電力系統解析に現れるスペースな連立一次方程式の求解過程のオーダリングは、以下のような特徴を持つ配列問題である。

- (1) 同一要素の多い配列の並べ換え問題である。
- (2) 要素の値は1~10程度の範囲を取るものが多い。

従来より、オーダリングには、ソーティングのアルゴリズムが使われている。ソーティングのアルゴリズム[22]~[25]では、配列要素がすべて互いに異なる場合を想定しているため、このような同一要素が多く、しかも1~10程度の狭い範囲の値をとる配列のソーティングでは、同じ値の要素の交換を不必要に実行し、必ずしも効率よく並び換えが行われるとは限らない。例えば、図13のクイックソートによるオーダリングの例では、(6)~(8)のステップで、無駄なソーティングを繰り返し実行している。

ここで提案する手法は、クイックソートに制限を加えて、オーダリングを高速に実行するソーティング手法である。即ち、

- (1) キーを1から順に選ぶ。
- (2) 配列の左側からキーより大きいものを、右側からキーより小さいか等しいものを探索して互いに交換していく。キーより左側にある要素は、すべてキーより小さいか等しいものが、キーより右側にある要素は、すべてキーより大きいものがくるように並び換える。

すると、図14に示すような手順でソーティングが行われる結果、左側から順次ソーティングが終了し、左側からの探索が終了した時点でソーティングが終了することになる。また、

- (1) 分割されないため、スタックが不要である。
- (2) 先頭から順番にソーティングが終了するため、左側からのサーチは一度でよい。

ことから、従来のクイックソートに比べて格段の高速化が可能となる。

この改良クイックソートを、オーダリングに適用した時の、ソーティング処理に費やす時間を、他のソーティング手法と比較したのが、図15である。Mは、ストレート・インサーション法に切り換える際の配列の長さである。図より、従来の手法の中で最も速いとされているクイックソートと比べて、約2倍の高速化が達成されていることがわかる。

- (1) [2, 1, 3, 4, 2, 2, 1, 3, 1, 1] キー=1
↑ ↑
- (2) [1, 1, 3, 4, 2, 2, 1, 3, 1, 2] キー=1
↑ ↑
- (3) [1, 1, 1, 4, 2, 2, 1, 3, 3, 2] キー=1
↑ ↑
- (4) [1, 1, 1, 1, 2, 2, 4, 3, 3, 2] キー=1→2
↑ ↑
- (5) [1, 1, 1, 1, 2, 2, 4, 3, 3, 2] キー=2
↑ ↑
- (6) [1, 1, 1, 1, 2, 2, 2, 3, 3, 4] キー=2→3
↑ ↑
- (7) [1, 1, 1, 1, 2, 2, 2, 3, 3, 4] キー=3→4
↑ ↑

注) ↑の要素を交換する

図14 改良クイックソートによる
オーダリングの手順

- ：改良クイックソート
- ：3-メジアン・クイックソート(M=10)
- ：クイックソート(M=10)
- △：3-メジアン・クイックソート(M=1)
- ▲：クイックソート(M=1)
- ×：ストレート・インサーション

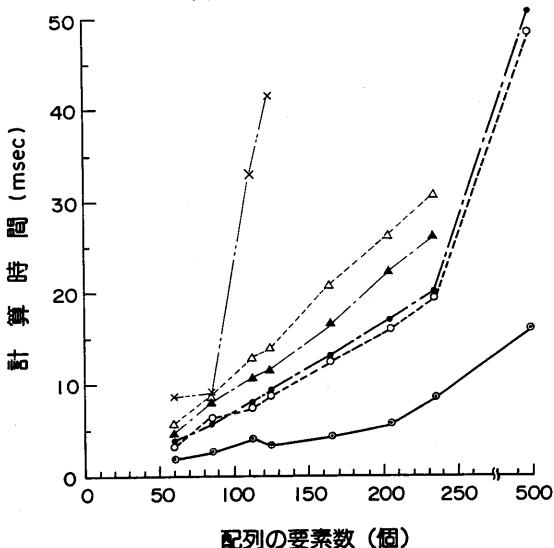


図15 各種ソーティング手法の比較

4.2 オーダリングへの適用

オーダリングの代表的なものとして、ティニー・オーダー1～3の3つの手法がある。

ティニー・オーダー1は、非零要素の少ない順に行番号を最初に並べておくオーダリング手法であるため、改良クイックソートをそのまま適用すればよい。

ティニー・オーダー2及びティニー・オーダー3は、ダイナミックにオーダリングを行う手法である。ティニー・オーダー2は、各ステップの行番号選択時に、その時の非零要素の最も少ないものを、ティニー・オーダー3は、その時の非零要素の発生の最も少ないものを選ぶ手法である。そこで、非零要素の数を示す配列の並び換え、あるいは非零要素の発生する数を示す配列の並び換えに、それぞれ改良クイックソートを適用する。即ち、まず、

- (1) 初期の配列に対し、改良クイックソートを適用して要素の値の小さい順に並び換える。その際、各要素数の先頭の位置をポインターとして持つておく。

途中で配列の要素の値が変化した時は、

- (2) 値が減少した時は、図16(a)に示すように、減少する前の要素の値のポインターの示す要素と減少した要素を交換し、ポインターを1だけ増す。

- (3) 値が増加した時は、図16(b)に示すように、増加した後の要素の値のポインターの示す位置より1つ前の要素と増加した要素を交換し、ポインターを1だけ減らす。

この方法を用いれば、オーダリングの各ステップで毎回ソーティングを行う必要がなくなり、行選択時の手間を最小限に抑えることができる。

5. 計算時間の比較

電力系統の回路網方程式の求解に対して、本章で提案した新しい求解法を適用し、従来の求解法による場合と代入過程の計算時間の比較を行った結果が、図17、図18である。

図17は代入過程、図18は三角化過程の場合を示す。共に(a)は、アレイプロセッサ A P - 1 2 0 B 上で、提案手法による場合と従来の行／列インデックス法をそのまま適用した場合の、計算時間を比較したものである。(b)は、提案手法の A P - 1 2 0 B 上での従来の手法に対するスピードアップ率、及び提案手法を A P - 1 2 0 B 上で実行した場合をスーパーミニコンピュータ V A X - 1 1 / 7 8 0 上で実行した場合と比べた時のスピードアップ率を示す。なお、11、63、83、103母線系統はツリー状、14、30、57、118母線系統はループ状、43、250母線系統はツリーとループの混在系統であり、方程式は複素対称行列を係数行列に持つ。

図より、代入過程において、アレイプロセッサ A P - 1 2 0 B 上で、従来の手法と比較して、平均して約3倍の高速化が達成されていることがわかる。A P - 1 2 0 B の最高演算速度が 1.2 MFLOPS であるのに対し、新しい求解法では 8 MFLOPS の演算速度が得られており、パイプラインの効率化が行われている。

三角化過程においては、アレイプロセッサ A P - 1 2 0 B 上で従来の手法と比較して、小さな系统で4～5倍、大きな系统では20～50倍の大軒な高速化が達成されており、従来の手法に比べて、浮動

$$(1) \begin{matrix} \text{No.} & 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 & 10 \\ \hline \text{要素} & 1, & 1, & 1, & 1, & 2, & 2, & 2, & 3, & 3, & 4, \end{matrix} \quad \begin{matrix} P_1 = 1 \\ P_2 = 5 \\ P_3 = 8 \\ P_4 = 10 \end{matrix}$$



$$(2) \begin{matrix} \text{No.} & 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 & 10 \\ \hline \text{要素} & 1, & 1, & 1, & 1, & 1, & 2, & 2, & 3, & 3, & 4, \end{matrix} \quad \begin{matrix} P_1 = 1 \\ P_2 = 6 \\ P_3 = 8 \\ P_4 = 10 \end{matrix}$$

No.6の要素が2→1と変化した時、No.6の要素と、P₂で示される位置の要素を交換し、P₂を、1だけ増す。

(a) 要素の値が減少した時

$$(1) \begin{matrix} \text{No.} & 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 & 10 \\ \hline \text{要素} & 1, & 1, & 1, & 1, & 2, & 2, & 2, & 3, & 3, & 4, \end{matrix} \quad \begin{matrix} P_1 = 1 \\ P_2 = 5 \\ P_3 = 8 \\ P_4 = 10 \end{matrix}$$



$$(2) \begin{matrix} \text{No.} & 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 & 10 \\ \hline \text{要素} & 1, & 1, & 1, & 1, & 2, & 2, & 3, & 3, & 3, & 4, \end{matrix} \quad \begin{matrix} P_1 = 1 \\ P_2 = 5 \\ P_3 = 7 \\ P_4 = 10 \end{matrix}$$

No.6の要素が2→3と変化した時、No.6の要素と、P₃で示される位置の1つ前の要素を交換し、P₃を、1だけ減らす。

(b) 要素の値が増加した時

図16 オーダリングの途中における処理手順

小数点演算部分のみを抜き出してベクトル化を図った本手法の効果が、著しいことがわかる。

スーパーミニコンピュータ VAX-11/780 上で実行した場合と比較すると、代入過程、三角化過程共に、パイプライン処理の効果により 20 倍程度のスピードアップが達成されていることがわかる。

図 19 は、電力系統のシミュレーションにおける回路網方程式の求解に対する提案手法の効果を示したものである。オーダリング・インデックス処理の過程は、多量のメモリアクセスを伴うことから、改良クイックソートの適用によるオーダリング手法の高速化の効果は少ないが、その他の過程の高速化と合せて、全体で約 50 % のスピードアップが達成されている。

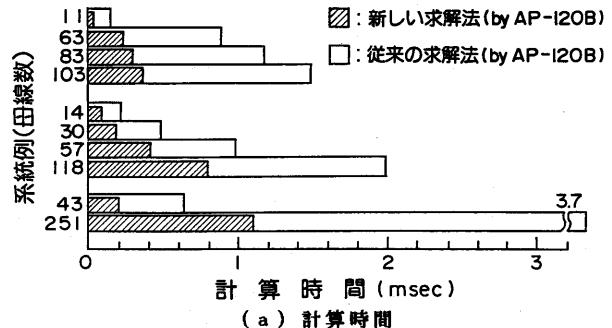
電力系統のシミュレーション全体では、図 20 に示すように、三角化過程は 3 回で済むのに対し、代入過程が 1000 回を超える計算が必要であることから、第 2 章で提案したデータ格納方法とオーダリング手法の効果が著しいと言える。また、第 3 章で提案した三角化過程の演算手順のテーブル化による浮動小数点演算部分の分離により、オーダリング・インデックス処理の過程を一回で済ますことができるため、大幅な時間短縮が達成されている。以上の結果、シミュレーションにおける連立一次方程式求解部分全体でみると、スピードアップ率は 98 % と非常に著しい。

6. あとがき

本論文では、スペースな連立一次方程式の求解を、スーパーコンピュータやアレイプロセッサ等のパイプライン処理を行う計算機上で高速に行うための、新しい解析手法について提案した。即ち、

- (1) データ・アドレスのベクトル化による新しいデータ格納方法
- (2) 連続する演算の並列性を引き出すオーダリング手法
- (3) 三角化過程の演算手順のテーブル化による、三角化過程のベクトル化手法
- (4) クイックソートのキーを固定して高速化を図った改良クイックソート
- (5) 改良クイックソートを適用したオーダリング手法

である。



(a) 計算時間

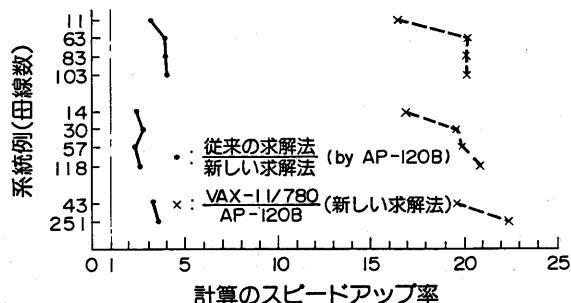
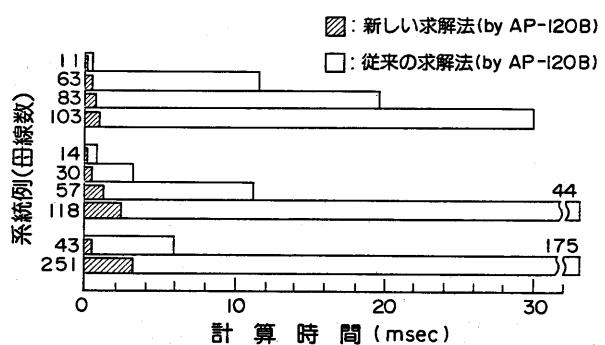


図 17 代入過程の計算時間の比較



(a) 計算時間

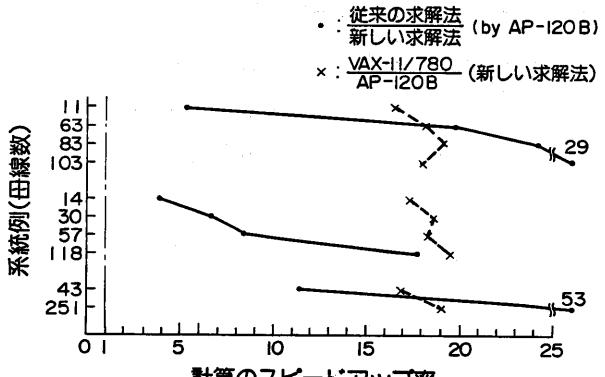
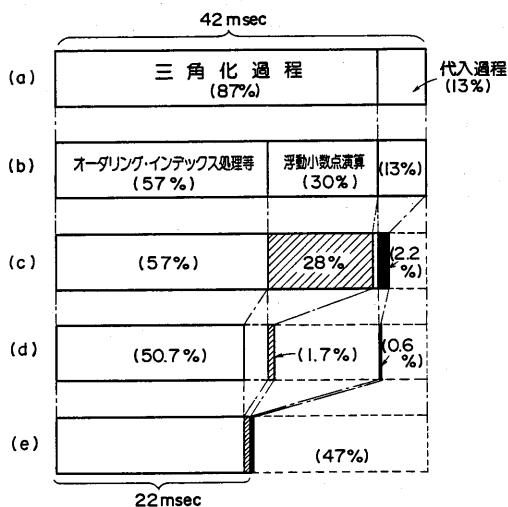


図 18 三角化過程の計算時間の比較



□及び■はAP-I2OB, 他はVAX-II/780を使用している。

- (a) : 従来の求解法の計算時間
- (b) : 三角化過程における浮動小数点演算の比率
- (c) : AP-I2OBの数値計算ライブラリによる時間短縮の効果
- (d) : 新しい求解法による時間短縮の効果
- (e) : 新しい求解法の計算時間

図19 一回の連立一次方程式求解における計算時間の短縮の様子

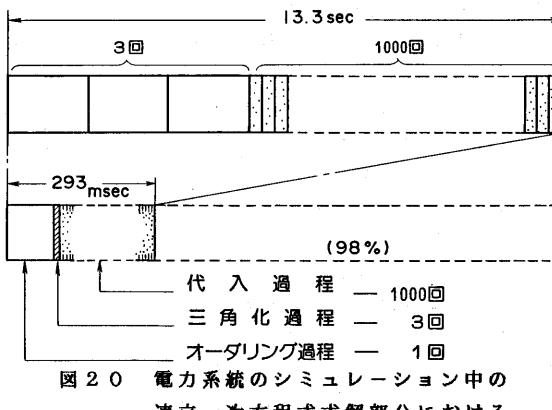


図20 電力系統のシミュレーション中の連立一次方程式求解部分における計算時間の短縮の様子

また、これらの手法を電力系統解析の回路網方程式の求解に適用して、従来の手法による場合と比較し、提案手法の有効性を確かめたところ、その効果は非常に著しいことがわかった。

本手法は、電力系統解析のみならず、構造解析や物理計算等、スパース性を持つ、他の分野の各種の問題にも適用可能であり、スーパーコンピュータやアレイプロセッサ等のパイプライン処理計算機上で用いることにより、大幅な高速化が期待できる。

参考文献

- [1] "Exploring Applications of Parallel Processing to Power System Dynamic Analysis Problems," EPRI Special Report, EL-566-SR (1977)
- [2] J.P. Hulskamp, S.M. Chan & J.F. Fazio, IEEE Trans. PAS, Vol. PAS-101 (1982)
- [3] 小国・後・西方・長堀 情報処理学会論文誌 25巻 5号 (昭59-9)
- [4] 田岡・阿部 昭59電気学会全大 No. 868 (昭59-3)
- [5] 田岡・阿部 電気学会情報処理研究会 IP-84-5 (昭59-5)
- [6] 田岡・阿部 電気学会論文誌B 105巻 5号 (昭60-5)
- [7] 田岡・阿部 情報処理学会第30回全大 No. 6D-8 (昭60-3)
- [8] H. Taoka & S. Abe, Proc. 1985 PICA Conference, (May 1985)
- [9] 田岡・阿部 電気学会電力技術研究会 PE-84-94 (昭59-7)
- [10] 田岡・阿部・坂口 電気学会情報処理研究会 IP-85-7 (昭60-2)
- [11] 田岡・阿部・坂口 電気学会電力技術研究会 PE-85-46 (昭60-7)
- [12] 阿部・高藤・坂東・平沢・加藤 情報処理学会論文誌 25巻 4号 (昭59-7)
- [13] 稲上・村山・長島 情報処理学会第28回全大 No. 1C-2 (昭59-3)
- [14] 田中・安村・金田 情報処理学会第28回全大 No. 1C-3 (昭59-3)
- [15] 佐川・鈴木・山田・中田 情報処理学会第28回全大 No. 1C-1 (昭59-3)
- [16] W.F. Tinney & J.W. Walker, Proc. IEEE, Vol. 55, No. 11 (1967)
- [17] W.F. Tinney & C.E. Hart, IEEE Trans. PAS, Vol. PAS-86, No. 11 (1967)
- [18] E.C. Ogbuobiri, W.F. Tinney & J.W. Walker, IEEE Trans. PAS, Vol. PAS-89, No. 1 (1970)
- [19] B. Stott & E. Hobson, Proc. IEE, Vol. 118, No. 1 (1971)
- [20] I.S. Duff, Proc. IEEE, Vol. 65, No. 4 (Apr. 1977)
- [21] 大附、川北 情報処理 17巻 1号 (昭51)
- [22] C.A.R. Hoare: "Quicksort," Computer J., Vol. 5, No. 4 (Apr. 1962)
- [23] D.E. Knuth: "The Art of Computer Programming, Volume 3/ Sorting and Searching," Addison-Wesley Publishing Company (1975)
- [24] C.R. Cook & D.J. Kim, Commun. ACM, Vol. 23, No. 11, pp. 620-624 (Nov. 1980)
- [25] R.L. Wainwright, Commun. ACM, Vol. 28, No. 4, pp. 396-402 (Apr. 1985)