

マスタスライス方式LSIにおけるチャネル割当の一手法

寺井正幸 村井真一 田中千代治 金田一 藤原秀雄 樹下行三
(三菱電機) (大阪大学) (広島大学)

1. まえがき

多品種の論理LSIの設計方式としてマスタスライス方式が用いられている。この方式はゲートセルや入出力セルをあらかじめ定めた位置に固定しておき、セル間の接続のみの変更によって多種類の論理回路を実現する。即ち、配線層のマスクだけを専用化すれば、残りのマスクは共通化できる特長がある。設計期間の短縮、設計コストの低減、信頼性の高い設計の実現等の理由によりセル間の配線設計は通常CAD(Computer Aided Design)で行われている。しかし、マスタスライス方式LSIでは配線領域幅が前もって固定されるため、特定の領域に配線が集中して配線不能解が生じやすいというレイアウト上の問題点がある。

従来、プリント基板の配線等で使用されている迷路法⁽¹⁾や線分探索法⁽²⁾は端子対毎に配線の通る格子座標を決めていくため、配線結果の良否が配線順序に大きく左右される。しかし、配線順序を決める実用上優れた方法は現在の所まだ見い出されていない。配線順序への依存度を少なくする方法としてビルディングブロック方式LSIの自動配線等で用いられているスペースチャネル割当法^{(3),(4),(5)}がある。この方法は、配線経路決定処理をチャネル(配線格子)割当処理とトラック(配線格子)割当処理の2段階に分けている。本論文では、スペースチャネル割当法におけるスペースをチャネルと呼び、チャネルをトラックと呼ぶことにする。チャネル割当処理では、各信号の配線ネットに対しチャネルを1本の枝と考えたネットワーク上で配線経路を決定

する。トラック割当処理では、チャネル割当の結果に基づいてそのチャネル内の詳細な配線経路を決める。

本論文では、スペースチャネル割当法によるマスタスライス方式LSIの配線経路決定時に必要となるチャネル割当の手法⁽⁶⁾を述べる。また、この手法を用いたチャネル割当プログラムをマスタスライス方式LSIのレイアウトCADシステムMARS-MII(Mitsubishi Automatic Placement and Routing System-Masterslice II)の配線プログラムに組み込み、624ゲートセルからなるマスタスライス方式LSIの設計に適用した計算機実験結果について述べる。

2. マスタスライス方式LSIのチップ構造

本論文で対象とするマスタスライス方式LSIのチップレイアウトのモデル⁽⁷⁾を図1に示す。チップは周辺領域と内部領域に分けられる。周辺領域はボンディングパッドと入出力バッファ回路を含む入出力セルからなり、内部領域はゲートセルが横方向に並べられたセル列とセル間を接続するための配線領域(横チャネル及び縦チャネル)からなる。図に示すようにゲートセルに面したチャネルの一部分をチャネル要素と呼び、横(縦)チャネルに含まれる横(縦)トラック数をチャネル容量と呼ぶことにする。なお、セル間にチャネル容量1の縦チャネルが通っている。

配線は2層からなり、第1層の配線と第2層の配線はスルーホールにより接続される。以後、各信号線に対応す

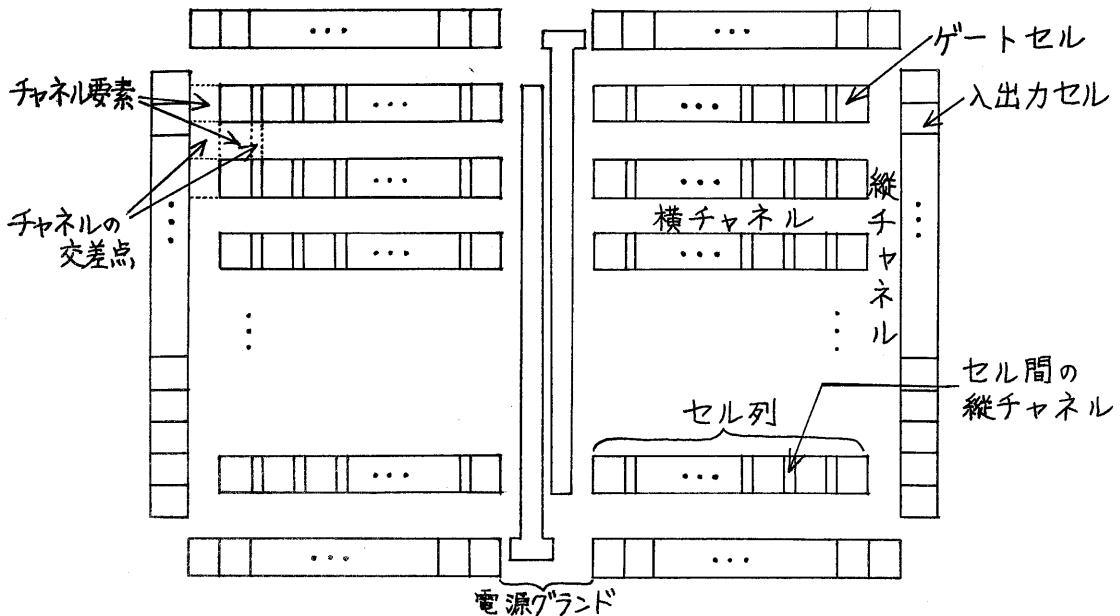


図1 マスタスライス方式LSIのチップレイアウトのモデル

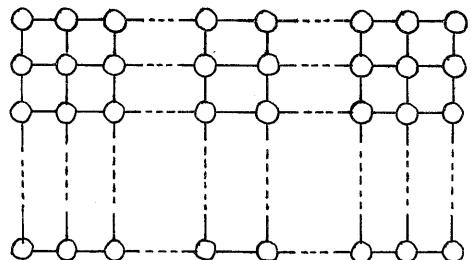
るセル間を接続する配線ネットを単にネットと呼び、ネットの部分グラフをサブネットと呼ぶことにする。

以下で考察するチャネル割当の実行に先立って、チップ構造データ、セル配置データ、論理接続データが与えられるものとする。

3. チャネル割当処理

3.1 チャネル割当のアルゴリズム
配線経路決定の第1段階であるチャネル割当処理では、図2のネットワーク $N = (V, E)$ 上でネットの経路を決定する。ここで、 V はチャネルの交差点に対応する節点であり、 E はチャネル要素に対応する枝で各枝にチャネル容量に相当する重み C_k ($k = 1, 2, \dots, K$) が与えられている。但し、 K は枝の総数である。

チャネル割当処理では、実際にネットのトラック割当処理に入ってから幹線の上下制約関係⁽³⁾スルーホールの隣



(○印はチャネルの交差点に対応する)
図2 チャネル割当処理でのネットワーク N

接禁止等のためトラック割当不能となるネットがないようにし、また、極端な迂回路を割り当てられるネットがなく、配線長が全体として短くなるようにすることが必要である。

従って、ここではすべての信号線に対応するネット W_i ($i = 1, 2, \dots, S$: S は信号数)について、線分探索法、迷路法や最小木アルゴリズムを用いて r 個の同一経路長をもつ経路の候補 P_i ($i = 1, 2, \dots, S$)を求める。但し、

γ は外部から指定するパラメータで、 $\gamma \geq 1$ である。この時、下記に定義するチャネル割当の決定順序を示す評価関数 $\Delta L(\bar{W}_i)$ の値を計算しておく。

$$\Delta L(\bar{W}_i) \triangleq \frac{L_i - L(P_i)}{f_i} + \alpha \cdot f_i \quad (1)$$

ここで、 L_i は容量の大きいチャネルだけを通る時のネット \bar{W}_i の径路長で、 $L(P_i)$ は P_i に含まれる径路の候補 P_j の径路長である。また、 f_i はネット \bar{W}_i のファンアウトで、 α は外部から指定するパラメータ ($\alpha \geq 0$) である。

ネット \bar{W}_i の径路の候補を求める時には次のようにしている。最小木アルゴリズムを用いてネット \bar{W}_i を構成するセルを木として接続する木枝の集合 T_i を決定する。次に、この T_i の各木枝に相当するサブネットの径路を求める。この際、線分探索法を用いるがこれによって径路を求められない時だけ迷路法を用いる。こうして、図3のようにネット \bar{W}_i の径路の候補が求まる。

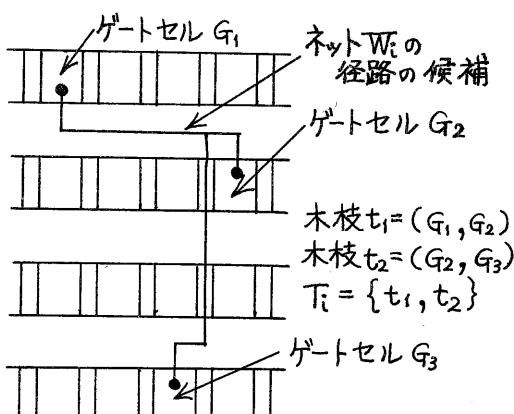


図3 ネット \bar{W}_i の径路の候補

次に、 $\Delta L(\bar{W}_i)$ の大きいネットから順に次の容量制限を満たすようにチャネル割当を決定していく。

$$\sum_{j=1}^S g_{kj} + \beta \leq C_k \quad (k=1, 2, \dots, K) \quad (2)$$

但し、

$g_{kj} = 1$: 既にチャネル割当されたネット \bar{W}_j が第 k 番目のチャネル要素を通過する場合

$g_{kj} = 0$: 上記以外の場合

である。また、 β は外部から指定するパラメータ ($\beta \geq 0$) で、セル間の縦チャネルに関する容量制限式では常に $\beta = 0$ とする。

この時、チャネル割当のアルゴリズムは下記のようになる。

ステップ1：すべてのネット \bar{W}_i について γ 個の同一径路長をもつ径路の候補 P_i を求め評価関数 $\Delta L(\bar{W}_i)$ の値を計算する。

ステップ2：チャネル割当未決定のネットがなければ終了。そうでない場合ステップ3へ行く。

ステップ3：チャネル割当未決定のネットの内 $\Delta L(\bar{W}_i)$ の値が最も大きいネット \bar{W}_i をとり出す。もし、 \bar{W}_i の径路の候補の内のどれか1つを採用すれば容量制限式(2)を満足するなら、ステップ4へ行く。そうでない場合、 \bar{W}_i の径路の候補 P_i を求めなおし $\Delta L(\bar{W}_i)$ を変更する。その後、ステップ2へ行く。但し、この時点では P_i のどれを採用しても容量制限式(2)を満足するように P_i を求める。

ステップ4：ステップ3で選択したネット \bar{W}_i に対し、容量制限式(2)を満足する径路の候補の中で下記のように定義される関数 $E(P_j)$ が最小の $P_j \in P_i$ を \bar{W}_i の径路として決定し、ステップ2へ行く。

第 k 番目のチャネル要素がセル間の縦チャネルの時、 e_k を次のように定義する。

$$e_k \triangleq \sum_{j=1}^S x_{kj} \quad (3)$$

これ以外のチャネル要素に対し $e_k = 0$ とする。但し、

$x_{kj}=1$: チャネル割当未決定のネット \bar{W}_j の径路の候補が第 k 番目のチャ

ネル要素を通過する場合

$\chi_{P_j} = 0$: 上記以外の場合

とする。また、 $P_j \in P_i$ に対し $E(P_{ij})$ を次のように定義する。

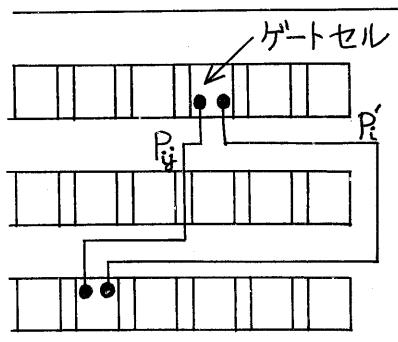
$$E(P_{ij}) \triangleq \sum_k e_k \quad (4)$$

但し、 \sum_k は P_j が通過するチャネル要素についての和を示す。

3.2 評価関数 $\Delta L(W_i)$ と関数 $E(P_{ij})$

式(1)の評価関数 $\Delta L(W_i)$ の性質について述べる。 $\Delta L(W_i)$ の第1項 ΔL_{ii} $\triangleq (L_i - L(P_i)) / f_i$ は図4に示すように、ネット W_i の径路の候補が、容量の大きい横チャネルやチップ両端の縦チャネルだけを通る径路に比べて、どの位径路長が小さくなるかを示している。即ち、 ΔL_{ii} が大きい径路の候補はそれだけセル間の縦チャネルを有効に使っていることになる。従って ΔL_{ii} が大きいネットからチャネル割当を決定していくことにより縦チャネルを有効に使ったチャネル割当ができ、総配線長が短くなることが期待できる。

$\Delta L(W_i)$ の第2項 $\Delta L_{2i} \triangleq \alpha \cdot f_i$ の意味は次のようである。ファンアウトの大きいネットは一般に配線長が長くなる可能性が高く、遅延時間が大きくなつて回路動作上、望ましくない。そこで ΔL_{2i} が大きいネット、つまり、ファンアウトの大きいネットからチャネル割当を決定していくことにより、各ネットについての配線長を平均化したチャネル割当ができる。また、ファンアウトの大きいネットの径路の候補を求める操作は、ファンアウトの小さいネットのそれより処理時間が多くかかる。そこで、 ΔL_{2i} が大きいネット、つまり、ファンアウトの大きいネットから優先してチャネル割当を決定していくことにより、ファンアウトの大きいネットの径路の候補を何度も求めなおす可能性が小さくなる。その結果、処理時間



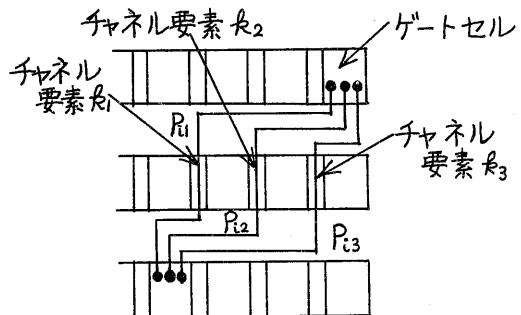
P_{ij} : ネット W_i の径路の候補

P_i' : 容量の大きいチャネルだけを通る時の径路

$$\Delta L_{ii} \triangleq [P_i' \text{ の径路長}] - [P_{ij} \text{ の径路長}]$$

(単位は図2のネットワーク N での通過枝本数である。)

図4 評価関数 $\Delta L(W_i)$



$$P_i = \{P_{i1}, P_{i2}, P_{i3}\}$$

$E(P_{i1}) \triangleq e_{k1}$, $E(P_{i2}) \triangleq e_{k2}$, $E(P_{i3}) \triangleq e_{k3}$
ネット W_i の径路としては、容量制限式(2)を満足する P_i の径路の候補の中で、 $E(P_{ij})$ が最小の $P_{ij} \in P_i$ が選ばれる。

図5 ネット W_i の径路の候補と $E(P_{ij})$

が短縮される。

この時、式(1)の α が小さい程 ΔL_{ii} の効果が顕著に現われ、 α が大きい程 ΔL_{2i} の効果が明らかになる。

次に、式(4)の関数 $E(P_{ij})$ の性質について述べる。 $E(P_{ij})$ について図5に示す。 $E(P_{ij})$ が小さい径路の候補とは P_{ij} をネット W_i の径路として決定した時そのために他のネットの径路の候補が

セル間の縦チャネルのチャネル要素に対する容量制限式(2)を満足しないという理由で、径路として決定できなくなる可能性が小さいことを示す。従って、候補 P_i の内で $E(P_{ij})$ が最小の $P_j \in P_i$ を W_i の径路として決定することにより、セル間の縦チャネルを有効に使ったチャネル割当ができ、総配線長が短くなることが期待できる。

4. 配線プログラムの概要

3章で述べたチャネル割当アルゴリズムを用いたマスタスライス方式 LS I のチャネル割当プログラムを作成した。チャネル割当プログラムは、マスタスライス方式 LS I のレイアウト CAD システム MARS-M II の配線プログラム中の 1 サブプログラムの形をとっている。配線プログラムの全体の構成は図 6 のフローで示される。プログラムは EXTENDED FORTRAN IV 言語で記述され、COSMO-700 II 及び MELCOM-7700 で実行可能である。プログラムの規模はカード枚数で、チャネル割当プログラムが約 4,400 枚、配線プログラム全体が約 18,500 枚である。

配線プログラムでは、図 1 のチップ中のゲートセルは上下方向に同一信号端子を有するという特徴に着目して、スペースチャネル割当法に改良を加えた配線アルゴリズムを用いている。つまり、まずすべてのネットについてチャネル割当を行い、その後、一番下の横チャネルから順に端子割当とトラック割当を行い、トラック割当不能となったネットが発生した時ネット転送を行い、再度トラック割当を行う。ネット転送処理では、トラック割当不能となつたネットが発生した時、その箇所の縦トラックを横切る同面ネットまたは同面サブネットの極小な集合を 1

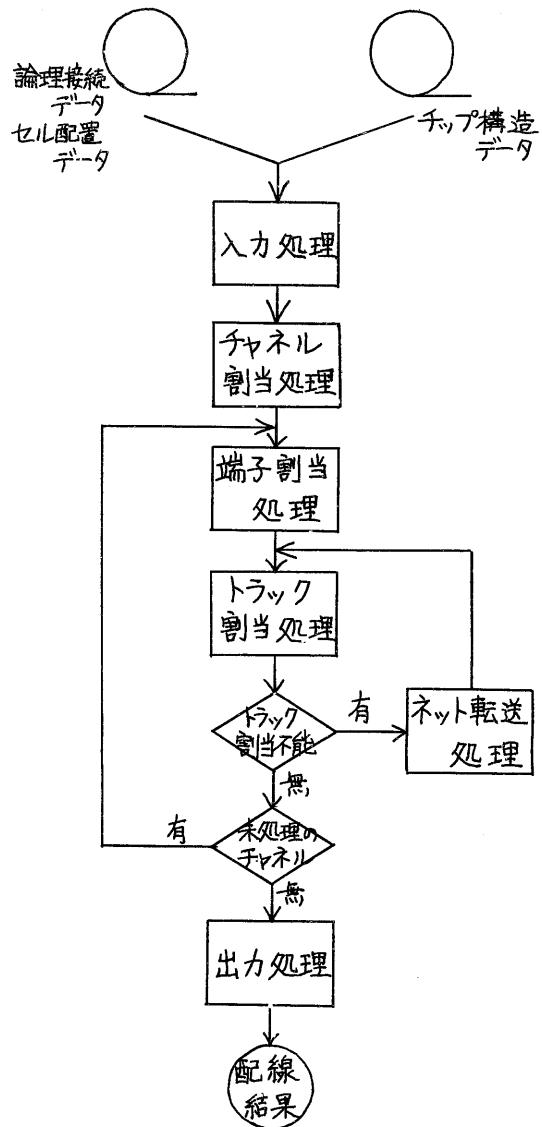


図 6 配線プログラム処理フロー

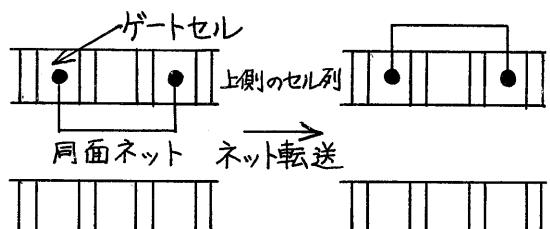


図 7 ネット転送処理

つ選択し、これを図7のように上の横チャネルへ転送する。ここで、同面ネット（同面サブネット）とは、そのチャネル内での1つの連結成分がその上側のセル列のゲートセルだけを接続するネット（サブネット）のことである。

5. 実験結果と考察

配線プログラムをMELCOM-7700で実行した結果の例を表1と表2に示す。図8は本プログラムで設計したチ

ップ結線図例である。これらの例ではセルの配置も自動処理されている。表1によれば、スルーホールの隣接が許される場合には配線はほぼ C_M または $C_M + 1$ 本の横トラックで実現されている。一方、スルーホールの隣接が禁止の場合には、隣接が許されている場合よりも、配線を実現するために横トラックを1~2本多く必要としている。

これらの一連の実行結果から、チャネル割当アルゴリズム中の容量制限式(2)のパラメータ β に関して次のことが明らか

表1 配線プログラム実行結果

	データ A		データ B	
	スルーホール 隣接可	スルーホール 隣接不可	スルーホール 隣接可	スルーホール 隣接不可
使用セル数	638		650	
信号数 S	620		579	
未配線数	0	0	0	0
配線プログラム処理時間	28分	37分	25分	29分
式(2)のパラメータ β	1	3	1	2
第1チャネル $C_M \sqcap$	7/7	8/9	6/6	6/7
第2チャネル $C_M \sqcap$	12/12	13/14	11/11	12/12
第3チャネル $C_M \sqcap$	12/12	13/14	11/11	11/12
第4チャネル $C_M \sqcap$	12/12	14/14	11/11	12/12
第5チャネル $C_M \sqcap$	12/12	13/14	10/11	11/12
第6チャネル $C_M \sqcap$	12/12	10/13	11/11	12/12
第7チャネル $C_M \sqcap$	12/12	12/14	11/11	11/12
第8チャネル $C_M \sqcap$	12/12	12/13	10/11	12/12
第9チャネル $C_M \sqcap$	10/12	10/13	11/11	12/12
第10チャネル $C_M \sqcap$	10/12	10/13	10/11	10/12
第11チャネル $C_M \sqcap$	12/12	13/14	8/9	8/9
第12チャネル $C_M \sqcap$	12/12	12/14	9/10	9/10
第13チャネル $C_M \sqcap$	3/3	3/3	6/6	6/6

注1) 使用セル数は使用したゲートセル数と入出力セル数の和を示す。

注2) 横チャネルにおいて、或るX座標に対する縦トラックを横切るネットの数を $C(x)$ とする。この時、最大交差数 C_M は

$$C_M = \max_x C(x)$$

と定義される。

注3) Tは使用トラック数を示す。

注4) $\alpha=1$, $r=5$ とした。

表2 配線プログラム実行結果

		データ A			データ B		
		$\alpha = 0$	$\alpha = 50$	$\alpha = 100$	$\alpha = 0$	$\alpha = 50$	$\alpha = 100$
使用セル数		638			650		
信号号	信号数 S	620			579		
	平均ファンアウト	2.28			2.17		
	最大ファンアウト	28			15		
	最小ファンアウト	1			1		
配線長結果	平均	110	110	110	108	108	108
	分散	13800	13492	13624	8733	8472	8422
	最大	1075	1117	1133	759	716	714
	最小	17	18	18	20	20	20
全長		68494	68410	68557	62757	62522	62453
配線プログラム処理時間		39分	36分	35分	28分	28分	28分
チャネル割当プログラム処理時間		8分14秒	8分08秒	8分04秒	7分30秒	7分29秒	7分28秒
経路の候補を求めた回数		約1000回			約800回		

注1) α とは式(1)中のパラメータを示す。

注2) 配線長の単位は格子数である。

注3) データ A では $B=3$, $r=5$ 、データ B では $B=2$, $r=5$ とした。

かとなった。

i) スルーホールの隣接が許される場合には $B=1$ が適当で、チャネル単位のほぼ最小間隔配線が得られる。⁽⁹⁾

ii) スルーホールの隣接が禁止の場合には $B=2 \sim 3$ が適当である。

上記のことば、チャネル割当処理で決まる交差数の最大値に比べて、スルーホール制約条件の下で実際の配線にはどれ位の横トラック数が必要かの目安となる。

式(1)の評価関数 $\Delta L(W_i)$ のパラメータ α を変化させた時の配線結果を表2に示してある。表2によれば、 α が大きくなるにつれて配線長の分散は小さくなる傾向にあり、各信号の配線長が平均化されている。また、 α が大きくなるにつれて処理時間も小さくなっている。しかし、 α を大きく指定する

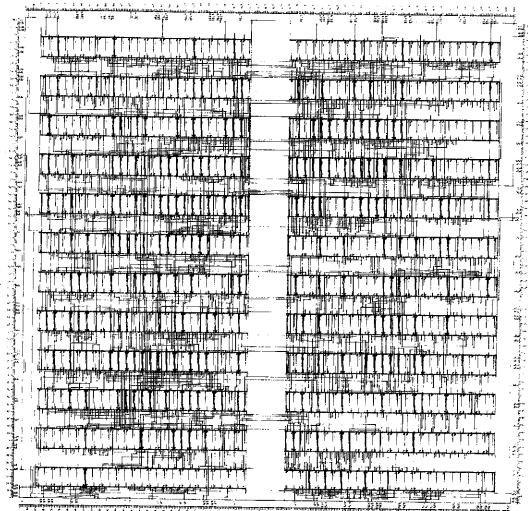


図8 チップ結線図例

とセル間の縦チャネルを効果的に使、たチャネル割当ができなくなり、総配線長が長くなるなど最適な配線結果が得られなくなる。ところが、表2の実験結果では χ が大きくなるにつれて必ずしも総配線長が長くなっている。これは次の2つの理由による。

i) チャネル割当処理では径路の候補を求める時に線分探索法を用い、これによって径路を求めることができない時だけ述路法を用いる。従って、或るネットを優先してチャネル割当してもそのネットの径路長が短くなるとは限らない。

ii) チャネル割当処理ではネットの正確な配線長は決まらない。つまり、配線長はトラック割当処理の結果に大きく左右される。

3章で述べたチャネル割当のアルゴリズムでは、ステップ1、ステップ3でネット W_i の径路の候補を求める。このアルゴリズムによれば、Sを信号数として、最大 $S(S+1)/2$ 回径路の候補を求めなければならぬ。しかし、径路の候補を1度に χ (≥ 1)個求めることもあって、実際には径路の候補を求める回数は表2に示すように高々1000回である。

計算機処理時間は MELCOM-7700 使用の場合、表1のように配線プログラム全体で30分前後かかる。この内配線結果の配線長、スルーホール数、使用トラック数などの統計処理に約10分を要している。

6. むすび

本論文では、マスタスライス方式LSIの配線処理をチャネル割当とトラック割当処理の2段階に分けて実行する際、必要となるチャネル割当の手法を提案した。この手法では容量制限の下で各ネットのチャネル割当を行い、

その結果、各チャネルの使用トラック数を平均化するという特長がある。

現在までに、チャネル割当プログラムを含む配線プログラムで多数の品種のLSIの設計を行い、100%に近い配線率と人手設計に匹敵またはより優れた設計結果を得ている。

謝辞 御討論、御協力頂いた三菱電機(株)八原俊彦博士、加藤禮二主任、立花幹生氏に厚く感謝する。

文献

- (1) C.Y.Lee : "An algorithm for path connection and its applications", IRE Trans., EC-16, 3, P345 (1961).
- (2) K.Mikami and K.Tabuchi : "A computer program for optimal routing of printed circuit conductors", IFIP Congress 68, P.1475.
- (3) A.Hashimoto and J.Stevens : "Wire routing by optimizing channel assignment with large apertures", Proc. DA Workshop, P.155 (1971).
- (4) 杉山、可見："マルチチップLSI基板配線の一算法", 信学論(c), 58-c, 4, P.201 (昭50-04).
- (5) T.Kozawa et al. : "Advanced LILAC-An automated layout generation system for MOS/LSIs", Proc. DA Workshop, P.26 (1974).
- (6) 寺井、村井、田中、藤原、樹下："マスタスライス方式LSIレイアウトCADシステムにおけるチャネル割付プログラム", 情報処理学会、電子装置設計技術研究委員会、昭和53年度夏季シンポジウム資料。
- (7) 金田、下山、加藤、立花："局所最適化法によるマスタスライスLSIの自動配線設計", 信学技報CST 78-35 (昭53-06).
- (8) 池田、林訳、Melvin A. Breuer編："ディジタル計算機の自動設計",

産業図書（昭48）。

- (9) 河本、梶谷、金田、下山：“2セ
ル列の2層最小間隔配線について”，
信学技報 CST'78-33 (昭53-06)。