

インバータを用いたPLA畳み込み

井口 幸洋・向殿 政男
(明治大学・工学部)

マスクPLAにおいて、面積の削減の為に従来から種々の方法が提案されてきた。1つに多出力論理関数の簡単化を行なう事で面積を削減する方法、もう1つにPLAのパターンに切断点を入れる事で畳み込みを行ないトポロジー的に面積を削減する方法等が報告されている(1)-(7)。

従来の列畳み込みは、共通部分の無い2つの入力対又は出力対を見い出し、途中に切断点を入れる事により2つの対を1つの列に配置している。本報告では、切断点を用いるのではなくAND平面内にインバータを配置する事で、ある入力線とその否定とを1つの列に配置し、AND平面内の列を畳み込む新しい方法を提案する。

§ 1. まえがき

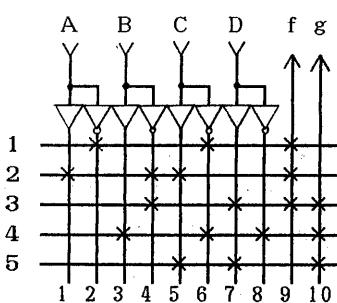
通常、PLAには隙間が多く、そのままLSI上に実現するのは、シリコン面積の損失、信号遅延の点から得策ではない。そこで、PLAの面積削減の為の方法が種々提案されている。例えば、多出力論理関数の簡単化を行なうもの、入力デコーダを用いるもの、出力アクティブルーベルの選択、禁止入力パターンのDon't care化、PLAパターンの隙間を利用して行や列を畳み込んでトポロジー的に面積を縮小する畳み込みと呼ばれる方法等が報告されている(1)-(7)。

従来の畳み込みは、共通部分の無い2つの線対を見い出し、途中に切断点を入れる事により、2つの線対を1本の列又は行に配置し、面積を縮小している。

本報告では、列畳み込みにおいて、AND平面内にインバータを配置することで、ある入力線とその否定を1つの列に配置し、AND平面内の列を畳み込む新しい方法を提案する。本章では、まず、2章でPLAの従来からの畳み込みについて述べ、3章ではインバータを用いた畳み込みのアイディアを紹介し、4章では正当性と問題点にふれる。続いて5章では、定式化を行ない、6章で畳み込みアルゴリズムを述べる。7章では、実験例を載せ、最後に、8章で残された問題について述べる。

§ 2. PLA列畳み込み問題

2.1 PLAのモデルについて：畳み込みを施す前のPLAの例を図1に示す。左部の垂直線は入力線であり、入力とその否定がAND平面に入り、そこで



水平線により積項を形成する。そして、OR平面で各出力に関して必要な積項のORがとられ右図の垂直線の出力線に出力される。尚、X印はそこにトランジスタが存在する事を示す。

図1. PLAの例
 $f = \overline{A} \overline{C} + A \overline{B} C + \overline{B} D$
 $g = \overline{B} D + B \overline{C} \overline{D} + C D$

2.2 列畳み込み：列畳み込みは、共通部分の無い二つの入力対又は2つの出力対を見い出し、途中に切断点を入れる事により2列を1列に配置し、面積を削減する方法である。ここで、図1のPLAに列畳み込みを施してみよう。まず、図1の行を並び換えたものを図2に示す。図2で(i)と(ii)の部分、(iii)と(iv)の部分は互いに行を共有しないので、この部分を切断点を用いて畳み込む事が可能である。これを畳み込んだ例を、図3に示す。

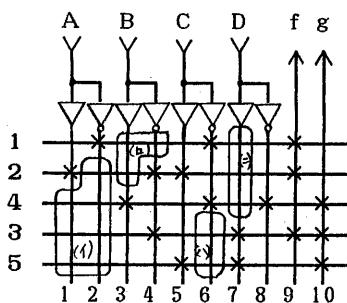


図2. 図1のPLA
の行を並び換えた例

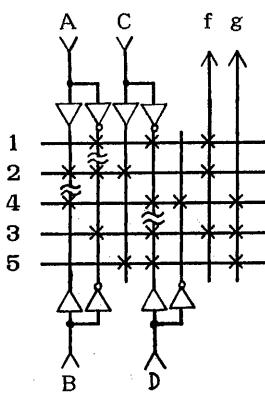


図3. 図1のPLAに列
畳み込みを施した例

2.3 列畳み込みの制約条件：列畳み込みを行なう為の制約条件の1つに『2つの列は分離していなければ、その2列は互いに畳み込む事はできない』というのがある(4)。ここで2つの列が分離しているとは、その2つの列に同時に×印を有する積項線が1つも無いという事である。

例1. 図1のPLAで、列1と分離している列は、 $\{2, 3, 6, 7, 8, 10\}$ である。列4と列1は、積項線2上で×印を共有しているので分離していない。又、構造上、入力線は入力線と、出力線は出力線とのみ畳み込み可能である。上記の例では、列1と列10は、分離しているが、畳み込み不可である。更に、ある入力線とその否定線は配線とデコードとの関係の為、隣同志に位置し、かつ同じ側になければならないという現実上の制約が存在する。この為、ある入力線とその否定線とは、互いに必ず分離しているにもかかわらず、畳み込みは認められない。例えば、上記の例では、列1と列2は、畳み込み不可である。

§3. インバータを用いたPLA畳み込み

§2.3で述べた様に、入力線 X_i は、その否定 \bar{X}_i とは分離しているにもかかわらず互いに畳み込む事はできない。しかし、本章で提案するPLAの構造を用いると、2つの入力 X_i と \bar{X}_i を同じ列上に配置する事が可能となる。

§3.1 インバータをAND平面内に配置したPLA

通常、PLAでの入力線のデコードは図4の様に行なう。今、変数 X_i とその否定 \bar{X}_i とは常に分離しているので(図5参照)、ある入力変数にのみ注目してみれば、図6の様にデコードすることが可能となる。これを用いると、ある入力とその否定入力を1本の列上に配置でき、従来の切断点を用いる畳み込みと同じ効果を得る事ができる。

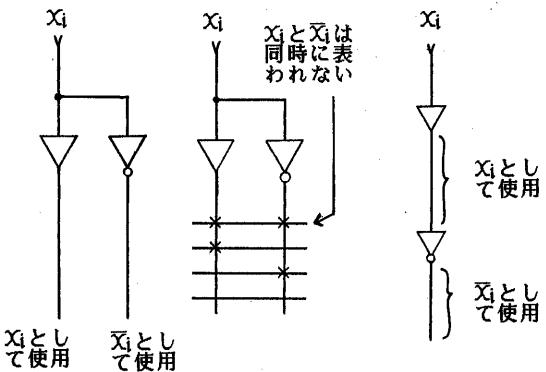


図4.

図5.

図6.

$$\text{例2} \quad f = X_1 X_2 X_3 + X_1 \bar{X}_2 \bar{X}_3$$

$g = X_1 X_2 X_3 + \bar{X}_1 \bar{X}_2 \bar{X}_3$ をPLAで実現した例を図7に示す。これを、図6に示したデコード方式に変更した例を図8に示す。

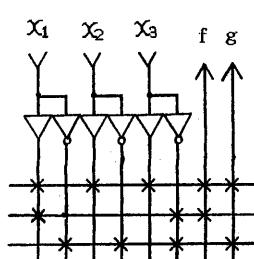


図7.

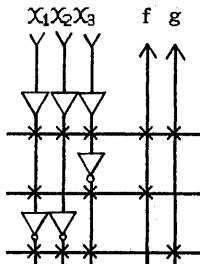


図8.

通常の列量み込みは、切断点を配する事で2列を1列で実現する。本報告では、2つの列を1つの列上に配置する事を“量み込み”と呼ぶことにする。すると、図8のPLAは、インバータ用いて X_1 と \bar{X}_1 、 X_2 と \bar{X}_2 、 X_3 と \bar{X}_3 を表わす入力線が互いに量み込まれた、という事ができる。

ここで重要な事は、列量み込みの目的はあくまでも「PLAの面積を縮小する事」であって、「なるべく多くの列をインバータ用いて量み込む事」ではないという事である。従って、図8では、3組量み込めましたが、インバータの部分の面積も考慮に入れなければならないので、必ずしも面積の縮小ができるとはいえない（詳しくは4章で述べる）。そこで、AND平面内のある高さのみインバータの存在を許したPLAを提案する（図9参照）。

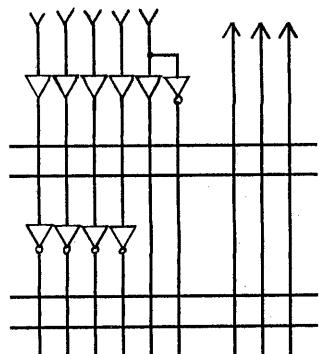


図9.
インバータをAND
平面内に一列に配し
たPLA

例3. 図9の構造を用いて図1のPLAを量み込んだ例を図10に示す。

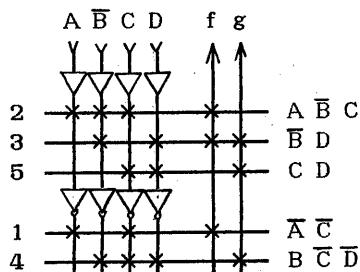


図10.
 $f = \bar{A} \bar{C} + A \bar{B} C + B D$
 $g = \bar{B} D + B \bar{C} \bar{D} + C D$

§4 正当化

§3で提案したPLAの構造のもとで考えられる問題点について本章で考えてみよう。

4.1 量み込み用のインバータの面積

AND平面内のインバータの部分で通常の積項線の約3本分の面積を占めるが、量み込み前でもAND平面の外側に必要だからPLA全体としてみれば、これは悪影響を及ぼさない。但し、色々な高さにインバータを入れると、面積の増大を招くばかりでなく規則性という利点が失われるので、ある高さに横一直線にのみ存在を許す事とする。（図8、9参照）

量み込み後、量み込まれた変数を左側に寄せ、インバータの右側に積項線を配する事で面積を縮小する事も可能である。（図11参照）

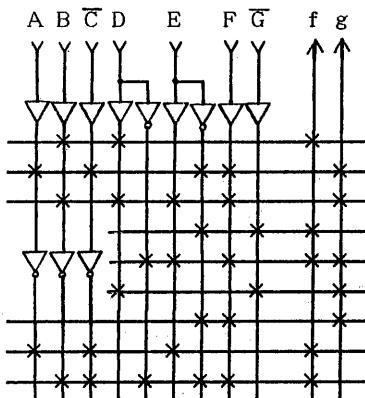
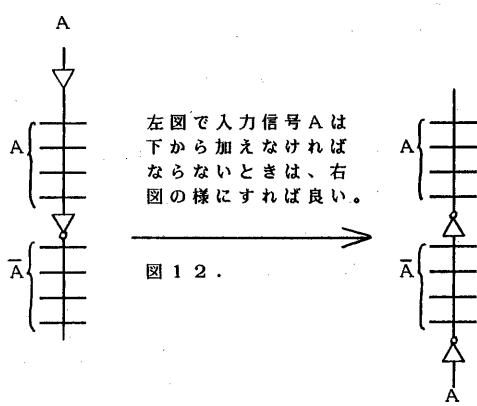


図11.
 $f = B D + \bar{E} \bar{G} + \bar{D} E F + \bar{A} C E + B C \bar{D} \bar{E} F$
 $g = A \bar{C} \bar{E} F + B D E F + \bar{D} E F + D \bar{G} + \bar{E} F$

4.2 信号遅延：AND平面内のインバータでの信号の遅延は普通の場合とほぼ同じで問題にならない。

4.3 OR平面の量み込み：この量み込みは、AND平面内でしか適用できないので、OR平面については、通常の切断点を用いる量み込みを施す必要がある。

4.4 入力線の方向制約：PLAをLSI内部に配置するとき、ある入力線は上部から、他のある線は下部から加えなければならないという制約条件が存在する場合がある。この量み込みでは、その入力線が量み込まれていても対応できる。（図12参照）



§ 5. 定式化

まず、インバータを用いて畳み込みを施したPLAの構造を表現する事を考える。(但し、この畳み込み法はAND平面内の畳み込み法なので、これ以後特に断わらない限りAND平面の側のみ考える事にする。)

今、真理値0と½と1から成る集合をVで表わす事にする。 $V = \{0, \frac{1}{2}, 1\}$

[定義 1]

畳み込み後のPLAの構造 $F = (a_1 a_2 \dots a_n)$ を以下で表わす。今、n入力変数のうち x_i について、それが

(1) 畳み込まれていて、インバータの上部に肯定変数が位置するならば、 $a_i = 1$,

(2) 畳み込まれていて、インバータの上部に否定変数が位置するならば、 $a_i = 0$,

(3) その入力変数が畳み込まれていないならば、

$$a_i = \frac{1}{2}$$

とする。 a_i はVの元であり、Fは V^n の元となる。

$$a_i \in V, \quad F \in V^n$$

以後、簡単の為に「畳み込み後のPLAの構造F」を「畳み込みF」と表記する。

例4. 図1.3の畳み込みFは $11\frac{1}{2}0$ である。

次に、畳み込みFと積項との対応を定義しよう。

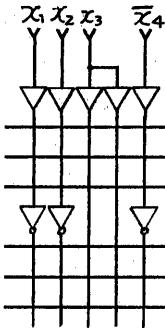


図 1.3.

[定義 2]

積項 $\alpha = x_1^{a_1} x_2^{a_2} \dots x_n^{a_n}$ と畳み込み $F = (a_1 a_2 \dots a_n)$ とは、次の時、互いに対応しているという。

$$a_i = 0 \leftrightarrow x_i^{a_i} = \bar{x}_i$$

$$a_i = 1 \leftrightarrow x_i^{a_i} = x_i$$

$$a_i = \frac{1}{2} \leftrightarrow x_i^{a_i} = 1 \text{ (文字 } x_i \text{ は積項 } \alpha \text{ に存在していない。)}$$

例5. 例4の畳み込み $F = (11\frac{1}{2}0)$ は、積項 $x_1 x_2 \bar{x}_4$ に対応する。

[定義 3]

積項 α に対し、 α^* を α の肯定変数を否定変数に、否定変数を肯定変数に置き換えたものとする。

例6. $\alpha = x_1 x_2 \bar{x}_4$ のとき、 $\alpha^* = \bar{x}_1 \bar{x}_2 x_4$ となる。

次に、畳み込み後のPLAで実現可能な積項について考えてみよう。まず、畳み込みを施した後のPLAのAND平面の構造例を図1.4に示す。

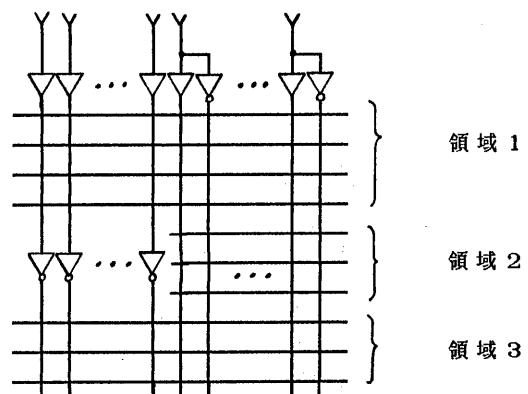
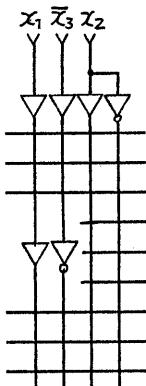


図 1.4. 畳み込みを施した後のPLAのAND平面の構造例

畳み込みを施されたPLAで、AND平面内のインバータを左端に寄せた後、インバータの上部の領域を領域1、右部を領域2、下部を領域3と呼ぶ事にする。このとき、領域1にある積項線で実現できる積項の集合を T_1 、同じく領域2で実現できる積項の集合を T_2 、領域3での T_0 と記す。

例7. 図15のPLAで、実現可能な積項の集合を求める。



$$\begin{aligned} T_1 &= \{X_1, \bar{X}_3, X_2, \bar{X}_2, X_1\bar{X}_3, \\ &\quad X_1X_2, X_1\bar{X}_2, X_3X_2, X_3\bar{X}_2, \\ &\quad X_1\bar{X}_3X_2, X_1\bar{X}_3\bar{X}_2\}, \\ T_0 &= \text{略}, \\ T_2 &= \{X_2, \bar{X}_2\}. \end{aligned}$$

図15.

畳み込み F が施されたPLAに対し、実現可能な積項の集合 T （＝ $T_0 \cup T_1 \cup T_2$ ）について、次の定理が成り立つ。

[定理1]

畳み込み F に対応する積項を α_F とし、このPLAで実現できる積項 α_i の集合を T とする。

$$(T = T_0 \cup T_1 \cup T_2)$$

$$\begin{aligned} \alpha_i \in T_1 &\iff \alpha_F \cdot \alpha_i \neq 0 \wedge \alpha_F^* \cdot \alpha_i = 0 \\ \alpha_i \in T_0 &\iff \alpha_F \cdot \alpha_i = 0 \wedge \alpha_F^* \cdot \alpha_i \neq 0 \\ \alpha_i \in T_2 &\iff \alpha_F \cdot \alpha_i \neq 0 \wedge \alpha_F^* \cdot \alpha_i \neq 0 \end{aligned}$$

あるPLAで論理関数が実現されているとする。

このPLAにインバータを用いた畳み込み法を適用する事を考えてみる。まず、ある畳み込み F が適用できるかどうかを考えると、定理1より、次の系1が導ける。

[系1] 畳み込むべき積項の集合を T とする。これに、畳み込み F が施せるかどうかについて次の事実が成立する。

$$\forall \alpha_i \in T, \alpha_F \cdot \alpha_i \neq 0 \vee \alpha_F^* \cdot \alpha_i \neq 0 \rightarrow \text{畳み込み } F \text{ は可能}$$

言い換えると

$$\exists \alpha_i \in T, \alpha_F \cdot \alpha_i = 0 \wedge \alpha_F^* \cdot \alpha_i = 0 \rightarrow \text{畳み込み } F \text{ は不可能}$$

例8. PLAで表わされている積項の集合 T が $T = \{X_1\bar{X}_3, X_2X_3, X_1, \bar{X}_1\bar{X}_2X_3, \bar{X}_2\bar{X}_3\}$ であるとき、これに、畳み込み $F_1 = (0120)$, $F_2 = (0121)$ が施せるかどうかを考えてみる。

i) 畳み込み F_1 に対応する積項 $\alpha_{F_1} = \bar{X}_1\bar{X}_3$ 。

$$\alpha_{F_1}^* = X_1X_3$$

$$\alpha_{F_1} \cdot X_1\bar{X}_3 = \bar{X}_1\bar{X}_3 \cdot X_1\bar{X}_3 = 0,$$

$$\alpha_{F_1}^* \cdot X_1\bar{X}_3 = X_1X_3 \cdot X_1\bar{X}_3 = 0 \text{ となり、}$$

積項 $X_1\bar{X}_3$ が畳み込み F_1 を施したPLAでは実現できない。よって畳み込み F_1 は不可能。

ii) $\alpha_{F_2} = \bar{X}_1X_3, \alpha_{F_2}^* = X_1\bar{X}_3$

$$\alpha_{F_2} \cdot X_2X_3 = \bar{X}_1X_3 \cdot X_2X_3 \neq 0,$$

$$\alpha_{F_2}^* \cdot X_2X_3 = \bar{X}_1X_3 \cdot X_2X_3 \neq 0,$$

$$\alpha_{F_2} \cdot X_1 = 0, \alpha_{F_2}^* \cdot X_1 = X_1\bar{X}_3 \neq 0,$$

$$\alpha_{F_2} \cdot \bar{X}_1\bar{X}_2X_3 = \bar{X}_1\bar{X}_2X_3 \neq 0,$$

$$\alpha_{F_2} \cdot \bar{X}_2\bar{X}_3 = 0, \alpha_{F_2}^* \cdot \bar{X}_2\bar{X}_3 = X_1\bar{X}_2\bar{X}_3 \neq 0$$

積項集合 T のすべての要素 α_i が、畳み込み F_2 を施したPLAで実現できる。よって F_2 は可能。

[性質1] α_F の文字数が1（畳み込み数1）の時は、系1から明らかに、すべての $\alpha_i \in T$ に対して、 $\alpha_F \cdot \alpha_i \neq 0$ か又は、 $\alpha_F^* \cdot \alpha_i \neq 0$ のどちらか一方が成立するので、この畳み込み F は可能である。

[性質2] $\alpha_i \in T$ で文字数が1の積項は、系1より明らかのように、すべての畳み込み F に対して、 $\alpha_F \cdot \alpha_i \neq 0 \vee \alpha_F^* \cdot \alpha_i \neq 0$ が成立するので、 F が実現可能かどうかの判定の時には、この計算をする必要はない。

以上により、論理関数がPLAで与えられた時、これにインバータを用いるある畳み込み F が可能かどうかの判定を行なう事ができる。 n 入力変数の時、畳み込みの種類は、（畳み込みをまったくしない、 $F = (1111 \dots 11)$ を含めて） 3^n 個があるので、系1を用いて、すべての可能な畳み込みを求める事ができる。

これ以後は、畳み込み F の性質について調べてみる。

[定理2]

ある積項の集合 T に対して、畳み込み可能なすべての集合を $\{F\}$ とすると、 $\{F\}$ の要素 α_i について、その1又は0を任意に $\frac{1}{2}$ に置き換えた α'_i なる要素 α'_i も又 $\{F\}$ の要素となっている。即ち

$$\alpha \in \{F\} \rightarrow \alpha' \geq \alpha, \alpha' \in \{F\} \quad \text{図16.}$$

例9. 畳み込み $(1 \frac{1}{2} 0)$ が可能なら $(1 \frac{1}{2} 1)$ も又、可能である。

これは、畳み込み F が実現可能な時、畳み込まれた入力を任意にもとに戻せる事から明かであろう。

[系2] ある積項の集合 T に対して、 $\{F\}$ を畳み込みが不可能なすべての集合とすると、 $\{F\}$ の要素 α_i について、その $\frac{1}{2}$ を任意に0又は1に置き換えた α'_i なる要素 α'_i も又 $\{F\}$ の要素となっている。

即ち

$$(\alpha \in \{F\}) \rightarrow \forall \alpha' \leq \alpha, \alpha' \in \{F\}$$

例10. 畳み込み $(1 \frac{1}{2} 0 \frac{1}{2})$ が不可能なら、 $(1 0 \frac{1}{2} 1)$ も又不可能である。

畳み込まれたPLAで、インバータを挟んで上部と下部とでは、丁度、肯定が否定に、否定が肯定になっており対称となっている。この事から、次の事は明かであろう。

[定理3]

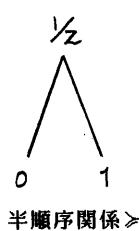
ある積項の集合に対して、 $\{F\}$ を畳み込み可能なすべての集合とすると、 $\{F\}$ の要素 α_i について、すべての1を0に、すべての0を1に置き換えた α'_i も又 $\{F\}$ の要素となっている。即ち、

$$(\alpha \in \{F\}) \rightarrow (\alpha^* \in \{F\})$$

例11. 畳み込み $(1 0 \frac{1}{2} 0)$ が可能なら、 $((0 1 \frac{1}{2} 1)$ も又可能である。

次に、すべての畳み込みを図示する事を考えてみよう。一番上部に畳み込み数0の要素を置き、以下、次のように構成する。即ち、一つ下の段に、上の段の $\frac{1}{2}$ の部分を1個のみ0か1に置き換えた要素を配し、線を結んだ図を描く。これは上半束をなす。

例12. 2入力変数のすべての畳み込みを図17に示す。



半順序関係

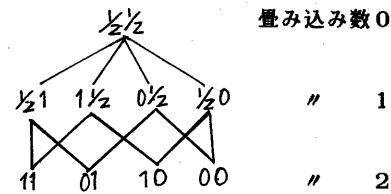


図17.

次に、n入力変数のすべての畳み込みを図示し、ある積項の集合 T が与えられた時の不可能な畳み込みを斜線部で表わすと、図18の様に表わせる。

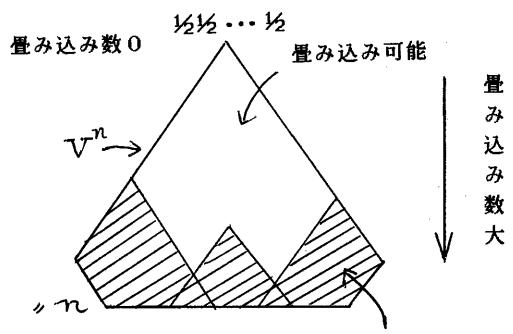


図18. 斜線部畳み込み不可

§6. 畳み込みアルゴリズム

5章で畳み込み F の性質について考察したが、これを用いて、本章では、与えられた積項の集合に対して、1)マップを用いて、可能な畳み込みを一つ求める方法、2)すべての可能な畳み込みを求める（計算機上に実現しやすい）方法、について述べる。

6.1 マップを用いて畳み込みを求める方法

系1より、実現しなければならない積項の集合 T が与えられた時、可能な畳み込み F に対応する積項を α_F とすると、すべての T の要素は、これらをカルノーマップに図示すると必ず少なくとも α_F か α_F^* のどちらか一方と交わる。ここで、 α_F と α_i が交わるならば、 α_F^* は α_i^* と交わる（逆もいえる）。即ち、

$\alpha_F \cdot \alpha_i \neq 0 \leftrightarrow \alpha_F^* \cdot \alpha_i^* \neq 0$ 且 $\alpha_F^* \cdot \alpha_i \neq 0 \leftrightarrow \alpha_F \cdot \alpha_i^* \neq 0$ のので、カルノーマップに α_i^* も図示し、なるべく小さな $1, 2, 4, \dots$ の面積のループですべての α_i 又は α_i^* に掛かる様に囲ったものが最大畳み込みとなる。簡単の為に例で説明する。

例 1.3 $f = X_1X_2X_3 + \bar{X}_1X_3$, $g = \bar{X}_1\bar{X}_2\bar{X}_3$

$X_1X_2X_3 \rightarrow 1$, $\bar{X}_1X_3 \rightarrow 0$ をカルノー図で表わす。

	X_1	0	0	1	1
	X_2	0	1	1	0
X_3	0	(1)			口
1		口	(1)		

図 1.9.

X_1X_2 は、一つの最大畳み込みに對応する積項となって
いる。

他に、 $\bar{X}_2\bar{X}_3$, X_2X_3 , $\bar{X}_1\bar{X}_2$ がある。よって、最大畳み込み数は 2、最大畳み込みは $(11\frac{1}{2})$, $(00\frac{1}{2})$, $(\frac{1}{2}11)$, $(\frac{1}{2}00)$ である。

6.2 すべての可能な畳み込みを求める方法

このアルゴリズムは、すべての可能な畳み込みを求める方法であり、3ステップからなるワンバス法である。原理的には、まず、ステップ1で、肯定と否定の両方が存在する入力変数についてだけに限定し、ステップ2で、あらゆる畳み込みを表に書き込み、ステップ3で、系1を用いて、不可能な畳み込みを表から削除する。残った畳み込みがすべての可能な畳み込みである。

[アルゴリズム]

Step 1 : 畳み込む積項の集合を T とする時、 T の要素であるすべての積項を調べ、肯定変数のみ、又は否定変数のみしか現われない入力変数は、除外する（その入力変数をマスクする）。この時、文字数が 0 になった積項は T から除外する。 $|T|=0$ なら、どの入力変数も肯定か否定のどちらか一方しか存在しないので畳み込みは不可能であるので STOP。

Step 2 : Step 1 でマスクされずに残った入力変数の個数を n とする。この n 变数のすべての畳み込みに對応する積項を列挙し、それを F とする。（但し、定理 3 より、ある積項 α_F に對応する β の発生は省略する。）

Step 3 : T のすべての要素 α_i と F のすべての要素 β_j に対し、 $\alpha_i \cdot \beta_j$, $\alpha_i \cdot \beta_j^*$ を計算し、もし、 $\alpha_i \cdot \beta_j = 0 \wedge \alpha_i \cdot \beta_j^* = 0$ 、ならば、 $\beta_j \in \beta_j^*$ なる β_j (β_j を含む) を F から削除する。これを削除されずに残っている F のすべての要素 β_j について行なう。

F に残ったのがすべての可能な畳み込みに對応した積項である。（但し、 α_F に対する α_F^* は省略されているので補う必要がある。）

【例 1.4】

4 入力変数で積項の集合 T が

$$T = \{\bar{X}_1\bar{X}_3, X_1\bar{X}_2X_3, \bar{X}_2X_4, X_2\bar{X}_3\bar{X}_4, X_3X_4\}$$

である時、すべての畳み込みを求める。

Step 1 : すべての入力変数について肯定と否定が存在するので、何も行なわない。

Step 2 : $m' = 4$, F を発生させる。

Step 3 : $\alpha_i \in T$
 $0\frac{1}{2}\frac{1}{2}0, 0\frac{1}{2}0, \alpha_i \cdot \beta_j = 0 \wedge \alpha_i \cdot \beta_j^* = 0$
 $\frac{1}{2}0\frac{1}{2}\frac{1}{2}, \frac{1}{2}\frac{1}{2}0, \text{ の時、 } F \text{ から } \beta_j \in \beta_j^* \text{ なる } \beta_j \text{ を削除}$
 $10\frac{1}{2}\frac{1}{2}, \frac{1}{2}1\frac{1}{2}0, F \text{ に残ったのがすべての可}$
 $\frac{1}{2}\frac{1}{2}0\frac{1}{2}, 0\frac{1}{2}0, \text{ 能な畳み込みである（但し、}$
 $0\frac{1}{2}0\frac{1}{2}, \frac{1}{2}00, \alpha_F \text{ に對象な } \alpha_F^* \text{ は除いてある）。}$
 $\frac{1}{2}10\frac{1}{2}, 0\frac{1}{2}0, 010\frac{1}{2}, \frac{1}{2}100,$
 $\frac{1}{2}\frac{1}{2}\frac{1}{2}0, 0100$

この場合、最大畳み込み数は 4 で

$F = (0100)$ の時である。

§ 7. 実験例

以下に、6章のアルゴリズムを用いて、PLA に對して畳み込みを施した例を示す。結果の評価については、本来 PLA 全体の面積を考える必要があるが、ここでは、簡単に AND 平面内のみ考える事にする。但し、畳み込み用のインバータは、積項線 3 本分の面積を占めるとした。

例15. 図20で示されたPLAに対して、インバータ用いて畳み込みを施し、図21に示す。

これは、 $F = (\frac{1}{2}0101\frac{1}{2}\frac{1}{2})$ を施した時であって、最大畳み込みになっている。PLAのAND平面のサイズは、12列から9列に減った為、75%に削減できた。

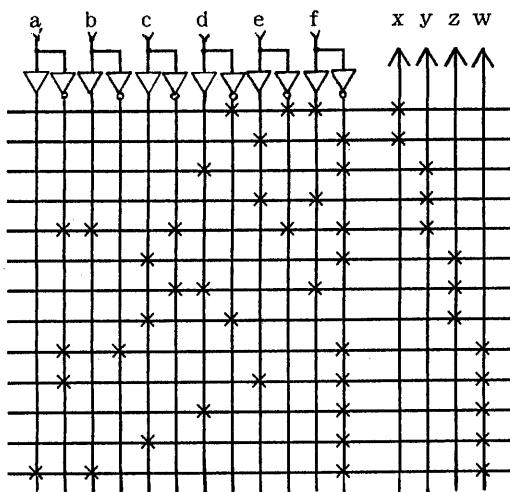


図20.

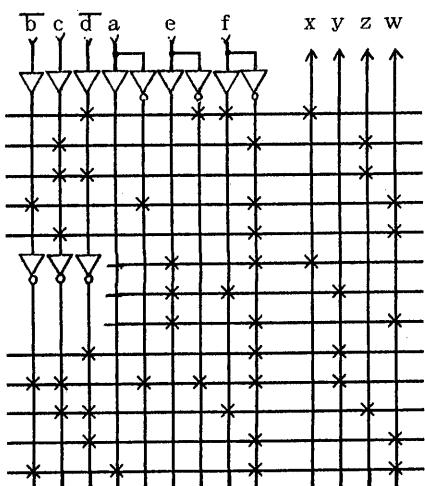


図21. 図20に畳み込みを施したPLAの例

§8. まとめ

今回、AND平面内の入力対をインバータを用いて畳み込む新しい方法を提案した。この畳み込み法はAND平面内にしか適用できないので、OR平面は普通の切断点を用いる畳み込みを用いなければならない。尚、本報告で述べたアルゴリズムは、最適な畳み込みを全て見い出すものであって、小規模のPLAしか適用できない。これは、更に高速なアルゴリズムに改良することができる。

今後の課題としては、切断点を用いる通常の畳み込みも併用する方法を考える事、実際のサイズのPLAについて、本畳み込み法を適用してみる事などがあげられる。

謝辞 このPLAの実現性について貴重な御意見を下さいました日本電気㈱の可児賛二氏に深謝致します。

参考文献

- 1) S.J.Hong, et al., : "MINI", IBM J.Res. and Dev. vol.18, No.5, Sept., 1974
- 2) T.Sasao: "Multiple-Valued Decomposition of Generalized Boolean Function and the Complexity of Programmable Logic Arrays", IEEE Trans.Comput., C-30, 9, Sept. 1981
- 3) 島, 宇野, 久保, 河崎: PLA面積縮小の為の一手法" 昭60情報処理春季全国大会6H-3
- 4) G.H.Hachtel, et.al.: "Some Results on PLA Folding", Proc. International Conference on Circuits and Computers, pp.1023-1028, Rye, N.Y., 1980,
- 5) J.R.Egan, et al.: "Optimal Bipartite Folding of PLA", 19th DAC 11.2
- 6) T.C.Hu, et al.: "OPTIMUM REDUCTION OF PROGRAMMABLE LOGIC ARRAY", 20th DAC
- 7) 井口, 岡村, 向殿: "PLAの畳み込みにおける一手法" 昭60情報処理春季全国大会6H-4
- 8) 井口, 岡村, 向殿: "PLAのインバータを用いた畳み込み" 昭60春季信学会全国大会1497