

第9回 Workshop on Design for Testability 報告

A Report on the 9th IEEE Workshop on Design for Testability

船津 重宏

Shigehiro FUNATSU

日本電気株式会社 コンピュータ技術本部

Computer Engineering Division, NEC Corporation

本年度の Workshop on Design for Testability は、アメリカコロラド州のバイル (Vail, Colorado) で、4月29日(火)から5月1日(木)の3日間の日程で、IEEEの Computer Society 主催で開催された。

本 Workshop は Design for Testability (DFT) を対象を絞って、International な研究者達が年1回集い、各人の最近の研究成果や実験結果を持ち寄って討論を行いながら、問題解決のヒントを得ることを主な目的としており、論文発表の場以外での個人的な交流が非常に活発であった。発表の場では、カメラやテープレコーダの持ち込みは禁止されており、インフォーマルな雰囲気での自由な意見交換が行えるようになっている。

本年は、6ヶ国から69名の参加者があり、3日間にわたって7つ

のセッションと2つのポスター・セッションで28編の発表が行われた。

以下に参加者および発表論文の内訳を示す。

参加者合計 69名

内訳

米国	57名
フランス	4名
カナダ	3名
英国	2名
西独	1名
日本	2名

更に参加者の所属をみると、大学・公立研究所の人間が圧倒的に多い。

大学・研究所	30名
メーカー(各研究所)	39名

第9回 Workshop on Design for Testability 参加報告

船津 重宏

日本電気株式会社 コンピュータ技術本部

米国コロラド州バイル (Vail, Colorado) で開催された、9th Annual IEEE Workshop on Design for Testability に参加したので、その概要を報告する。

A Report on the 9th Annual IEEE Workshop on Design for Testability (in Japanese)

Shigehiro FUNATSU

Computer Engineering Division, NEC Corporation

The 9th IEEE Workshop on Design for Testability was held from April 29 to May 1 in Vail, Colorado. 2 keynote speeches and 26 papers were delivered in 2 days sessions.

発表論文を分野別に分類してみると、以下のようになる。

発表論文

28編

- ①論理回路/RAM/プロセッサのDFT/ランダム・テスト/Exhaustiveテスト

15編

- ②PLAのセルフ・テスト
テスト容易なPLA

2編

- ③CMOSのスタック・オープン故障のテスト

3編

- ④故障シミュレータの高速化

2編

- ⑤テストビリティ・メジャー

3編

- ⑥ATE

3編

更に発表者の所属をみると、やはり大学・公営研究所からの発表が圧倒的に多くなっている。

大学・研究所 17編

メーカー(含研究所) 11編

これらの事からも窺えるように、DFTの分野もScan Designを越えた新しい技術の展開を期待して、新しいアイデアを模索している状況と言えよう。