

C I C C ' 8 9 報 告

小野寺 秀俊
京都大学 工学部

1989 年 5 月 15 日から 18 日まで、 米国サンディエゴ市で開催された Custom Integrated Circuits Conference の概要を報告する。

R e p o r t o n C I C C ' 8 9

Hidetoshi Onodera
Department of Electronics, Kyoto University
Sakyo-ku, Kyoto 606, Japan

A report is made on Custom Integrated Circuits Conference, which was held on May 15-18, 1989 at San Diego, CA, USA.

1. 会議概要

会議名： Custom Integrated Circuits Conference

期間： 1989 年 5 月 15 日 ～ 18 日

場所： San Diego, California

論文数： 168 件

参加者： 約 1300 人（展示会関係者を除く）

カスタム IC およびカスタム IC 設計・製造技術に関する会議。基調講演にも見られるように、アナログ、アナログ／ディジタル混合回路用の CAD に関する発表が目についた。

2. 基調講演

James Solomon, Cadence Design Systems, Inc.

"Design Automation for Analog and Mixed Analog/Digital IC's"

○ アナログ CAD の必要性： 家電用バイポーラアナログ IC は 10k Tr. 規模に、通信用 CMOS 回路では 200k Tr. 規模に迫っている。もはや人手設計は不可能な回路規模。設計毎に新しい回路を考案することはやめ、既設計回路の再利用を図るべき。アナログ CAD／DA 開発の必要性。

○ アナログ CAD 開発の可能性： 技術的な困難さ。現時点でのユーザー数の少なさ。多大な予想開発費用（\$ 20 M 以上）。しかし、アナログ CAD によりもたらされるエンドマーケットは広大。CAD ベンダー、アナログ IC メーカー等が協力して開発する必要あり。

○ アナログ CAD／DA の動向： ポリゴンレイアウトとバッチ DRC は、シンボリックレイアウト／コンパクションと対話的 DRC に。SPICE シミュレーションは、回路／アナログ機能レベル／論理／ディジタル機能レベルのミックスドモードシミュレーションに。

○ 重要な CAD： 大規模回路に適用可能な高速回路シミュレータ。高位レベルアナログモデリング。

○ 次世代 CAD システムのアーキテクチャ： 各種設計ツール、及び、各種設計フローが共通の土台の上に実現されている（図 1 参照）。

○ 将来の動向： チップ／システムレベルのシミュレーション。自動配置配線。モジュールジェネレータ。統計情報に基づく設計（Statistical Design）と最適化。

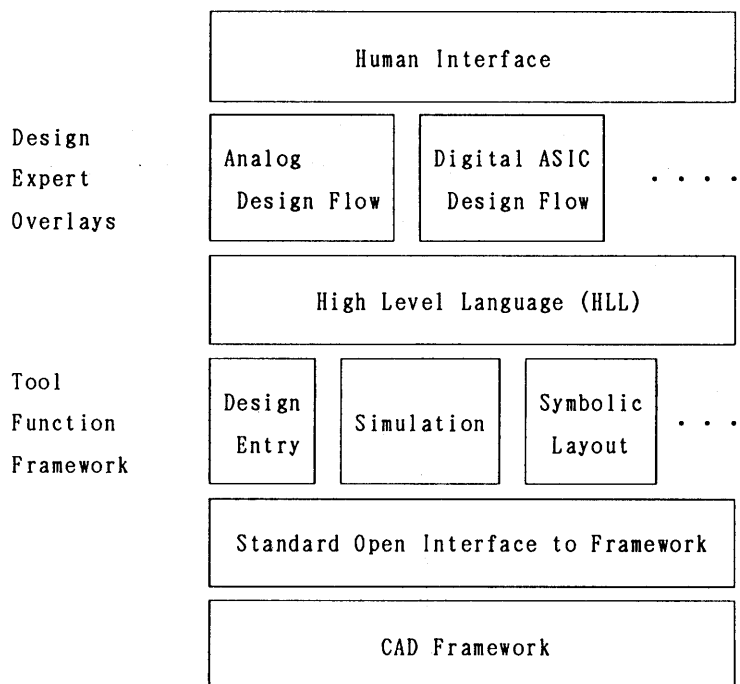


図 1. 次世代アナログ／デジタル混合 C A D のアーキテクチャ

3. 教育セッション

会議初日の 15 日には、有料の教育セッションが催された。教育セッションは大学院初年度程度のレベルで、

- ・ I C デバイスと製造技術
(VLSI 製造技術、信頼性、MOSFET、周辺回路とパッケージ)
- ・ 設計手法とツール
(CAD システム、A/D D/A 回路設計、神経回路、テスト容易化設計)

の 2 セッションが並行して開かれた。本セッションの登録者は約 350 人。

4. 一般講演

約 500 件の投稿論文の中から 170 件が採択され (Late News 10 件を含む)、168 件が実際に発表された (2 件取り消し)。全体では 24 セッション開かれ、C A D 関係は以下の 10 セッションで 68 件の発表があった。そのうち、アナログもしくはアナログ／デジタル混合 C A D の発表が 22 件あった。

・フロアプランと配線	6 件
・アナログ／デジタルシンセシス	6 件
・デバイスモデリング	7 件
・シミュレーション (I)	6 件
・回路最適化	7 件
・C A D システム	7 件
・シミュレーション (II)	7 件
・テスト	7 件
・モジュールジェネレーションとアセンブリ	8 件
・信頼性	7 件