

動的再構成可能回路を用いた 新しい電磁粒子シミュレーション回路の設計

上田 義勝[†] 中村 行宏[†] 塩澤 恒道^{††} 須山 敬之^{†††}

[†] 京都大学 大学院 工学研究科

〒 606-8501 京都市左京区吉田本町

^{††}NTT 光ネットワークシステム研究所

〒 239-0847 神奈川県横須賀市光の丘 1-1

^{†††}NTT コミュニケーション科学研究所

〒 619-0237 京都府相楽郡精華町光台 2-4

E-mail : yueda@kuee.kyoto-u.ac.jp

あらまし

宇宙科学研究においては実地に観測を行うことが容易でないため、それを補う技術として計算機によるシミュレーションが重要な位置を占める。本稿で対象とする電磁粒子シミュレーションなどの計算機実験は、大規模で高速な演算が要求されており、その多くがソフトウェアで開発されている。しかし、最近の計算機の進歩により計算速度が増加しているとはいえ、大規模シミュレーションを行うためには長時間をする。本稿では、電磁粒子モデルの構造に着目し、再構成可能なハードウェアを用いた新しいシミュレーションの手法を提案する。さらに、細粒度の並列演算を実現するための演算機能構成を提案し、自律再構成可能LSIに当てはめた場合について考察を行う。

キーワード 宇宙プラズマ、電磁粒子シミュレーション、再構成可能回路

A Hardware Implementation of Electromagnetic Particle Simulation with Reconfigurable Hardware

Yoshikatsu Ueda[†], Yukihiro Nakamura[†], Tsunemichi Shiozawa^{††}
and Takayuki Suyama^{†††}

[†] Dept. of Electronics and Communication, Kyoto Univ.

Yoshidahonmachi, Sakyo, Kyoto, 606-8501 Japan

^{††}NTT Optical Network System Laboratories

1-1 Hikarino-oka, Yokosuka-shi, Kanagawa 239-0827 Japan

^{†††}NTT Communication Science Laboratories

2-4 Hikaridai, Seika-cho, Soraku-gun, Kyoto 619-0237 Japan

E-mail : yueda@kuee.kyoto-u.ac.jp

Abstract

Since it is difficult to carry out experiments for space science, computer simulation is important as their substitution. However, it requires a lot of computer resources to simulate large environment, and it is time-consuming though computer calculation speed grows very rapidly. In this paper, we propose a new hardware implementation of space plasma simulation with reconfigurable hardware, in which we take into account the structure of electromagnetic particle model. In addition, we mention a new simulation method using dynamic reconfigurable hardware, which can reconfigure itself according to the condition of the simulation.

key words

space plasma, electromagnetic simulation, reconfigurable hardware

1 はじめに

近年の宇宙科学研究においてはロケットや人工衛星による実地観測が行われ、その観測結果はさまざまな研究に利用されている。例えば、地球の磁気圏を探査する人工衛星「Geotail」からは、地球から生成される磁力線と太陽風との相互作用によって起こるプラズマ波動のデータが送られてきており、今年の7月4日に打ち上げられた火星探査衛星「のぞみ」は、来年の12月には火星に最接近し、火星に関するデータを送ってくる予定である。またロケット実験としては来年11月にノルウェーにて打ち上げられるSS520-2号機があり、その目的はオーロラなどが観測される地域で酸素イオンなどの重イオンが地球外に流出する物理現象を定量的に解析することである。このような実地観測は、実際に観測したい目的のデータを直接得ることができるので非常に重要な研究である。

しかしながら、それらは1回の実験や観測の期間が長く、それに要するコストも莫大である。また、1回の実験で使用できる観測機器の重量やデータ通信量の制限などから、どうしても最低限収集しなくてはならない基礎データしか得ることができない。そのため、宇宙科学の分野においてはこの限られた実験で得られた基礎データを利用して行われるコンピュータシミュレーションも実地観測同様重要な位置を占めている。

コンピュータシミュレーションでは実地観測とは異なり試行錯誤が許され、また初期条件を変えた数値実験やプログラムの変更が容易である。これらのシミュレーションにより、これまで解明されていなかった地球磁場と太陽風との非線形相互作用の物理機構が解明される。また直接観測するのが困難な物理現象である例として、スペースシャトルなどの再突入型ロケットの大気圏への突入によって生じる大気とロケットの摩擦によって発生するプラズマが引き起こす通信断絶の模擬実験等が可能である。

現在多くのコンピュータシミュレーションはFORTRANやC言語等によるソフトウェアによって開発されている^[1]。近年のコンピュータ技術の発達により、ベクトル計算機や並列計算機等を用いた大規模なコンピュータシミュレーションが可能になっている。しかしながら、3次元空間である宇宙空間をシミュレートする場合にはまだメモリが不足したり、プロセッサの演算速度が十分でない場合が多い。

例えば、地球地場と太陽風との非線形相互作用の

解析を行う場合、1次元に限定した場合ではメモリ規模で12MBから64MBの規模になり、演算時間は数分から數十分かかる。それを2次元に拡張すると、物理現象として信頼できるだけの実験を行うためには512MBから最大2GBまでのメモリを必要とし、演算時間も数日から数週間、規模の大きいものでは数ヶ月かかるものもある。更に3次元では、信頼できる数値を演算するためには数十GBクラスのメモリが一度の計算で必要となり、演算時間も膨大になる。

このようなコンピュータシミュレーションの問題点を解決するために、演算速度の改善を行うための高速演算用シミュレーションソフト^[2, 3]やメモリ規模の増大によって問題となる入出力を最適化するソフトウェア^[4]の研究開発が行われている。ベクトル計算機に関してはかなり成果をあげているものもあるが、並列処理のためのプログラム技術に関してはプロセッサ間の通信方法、コンパイラ、スケジューリング等の多くの課題が残されている。

一方で、FPGAの様な書き換え可能なハードウェアの集積度の向上により、シミュレーションモデルを直接ハードウェア上に構成することが可能な環境が整いつつある。この再構成可能なハードウェアを用いる事により、シミュレーションモデルを変更する場合でもプログラムの変更と同等の手法で対応が可能となる。

このような背景から本稿では従来ソフトウェアで実現される電磁粒子シミュレーションコードを直接ハードウェアで実現し、シミュレーション規模の増加や精度の向上により増加する演算処理をシミュレーションモデルの規則性と書き換え可能なハードウェアとの組み合わせによって並列化する手法を新たに提案する。また、将来利用可能な自己書き換え可能なハードウェア^[5]を用いることで、更なるシミュレーションの高速化が可能となることを述べる。以下2章では従来のソフトウェアシミュレーションの概要を説明し、3章では本稿で提案するハードウェアアルゴリズムについて説明する。4章ではこれまでに開発した回路についての考察を述べ、5章でまとめを述べる。

2 電磁粒子シミュレーションの概要

本稿が対象とする電磁粒子シミュレーションの概要を京都大学超高層電波研究センター松本研究室において開発されたソフトウェアシミュレーション

コード KEMPO(Kyoto-university ElectroMagnetic Particle cOde)^[1]を元に述べる。

このシミュレーションは、地球近傍の磁場が太陽風によってどのように影響を受け、地球の大気などにどのように影響を与えるのかを調べる事を主な目的とする。また、1章で述べたような、ロケットが大気圏に突入して地球に戻る際、ロケットと地球大気の摩擦によって引き起こされる通信断絶についての研究にも使用されている。

KEMPO には 1 次元の簡易型シミュレーション KEMPO1、2 次元に拡張したシミュレーション KEMPO2D、そして 3 次元に拡張された KEMPO3D がある。これらは、ポアソン方程式とマクスウェル方程式の二つの方程式を解くことでプラズマ波動現象を解析する。

ここでは 1 次元のシミュレーションについて述べる。まず図 1 に示すように格子点空間上に電界 E 、磁界 B 、電流密度 J 、電荷密度 ρ を変数として定義する。そして、宇宙空間中を移動する電子やイオン等の粒子を格子点空間中を任意に移動する仮想粒子として扱い、粒子の位置 x 、速度 v を変数として定義する。

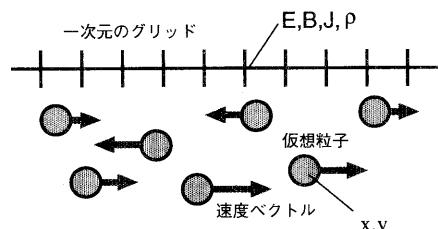


図 1: シミュレーション概念図

ソフトウェアでシミュレーション行う場合は、上記の各変数を図 2 に示すようにメモリ空間に行列として格納する。一般に宇宙空間を想定してシミュレーションを行う場合は格子点上の磁界と仮想粒子の各変数に初期値を与え、他の変数の初期値は 0 している。ここで、今後の説明を簡単にするために電界や磁界など格子点空間の情報を表すデータを Field 情報と呼び、仮想粒子の位置や速度を表す変数データを Particle 情報と呼ぶことにする。

電磁粒子シミュレーションでは格子点空間の特徴を示す Field 情報と、仮想粒子としての Particle 情報に含まれる変数の値用いてマクスウェル方程式を

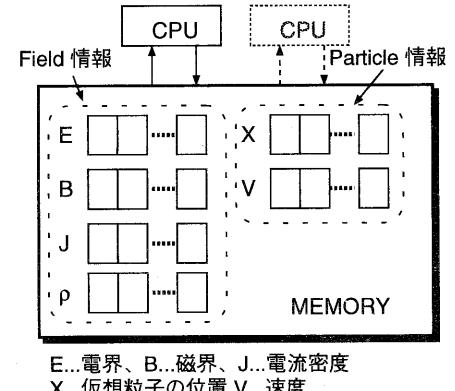


図 2: 各変数のメモリ構成

数値的に解くことでシミュレーションを行う。シミュレーションの流れを図 3 に示す。まず、仮想粒子の配置から各格子点における電荷密度を計算し、その電荷を用いることでポアソン方程式を解析して各格子点における電界を求める。ポアソン方程式は格子点の変数値を元に計算し、以下に示す高速フーリエ変換(FFT)を用いて演算を行う。

$$\frac{\partial^2 \phi}{\partial x^2} = -\frac{\rho}{\epsilon_0} \implies \hat{\phi}_k = \frac{1}{\epsilon_0 k^2} \hat{\rho}$$

ここで、 ϕ は電位、 ρ は電荷密度、 ϵ_0 は誘電率、 k は波数である。ポアソン方程式による格子点の電界演算は図 3 にあるように、シミュレーションで 1 度だけしか行う必要がない。これはシミュレーション空間を 1 次元に限定したためである。1 次元の場合は、格子点方向の磁界は定数として定義するので格子点方向の電界は静電場と考えられるため、ポアソン方程式を常に満たす。また、ループ演算では、磁界と電界、電流密度を求めるためにマクスウェル方程式を用いて計算を行うが、演算手法としては以下に示す中心差分法を用いる。

$$\nabla \times \mathbf{B} = \mu_0 \mathbf{J} + \frac{1}{c^2} \frac{\partial \mathbf{E}}{\partial t}$$

$$\nabla \times \mathbf{E} = -\frac{\partial \mathbf{B}}{\partial t}$$

↑ 上記の式に中心差分法を適用する。

$$e_n^{new} = e_n^{old} - \frac{\Delta t}{\Delta x} \times (b_n - b_{n-1}) - \Delta t \times j_n$$

$$b_n^{new} = b_n^{old} - \frac{\Delta t}{\Delta x} \times (e_{n+1} - e_n)$$

ここで、 n は空間グリッド、 Δx は格子点間隔、 Δt は時間ステップである。

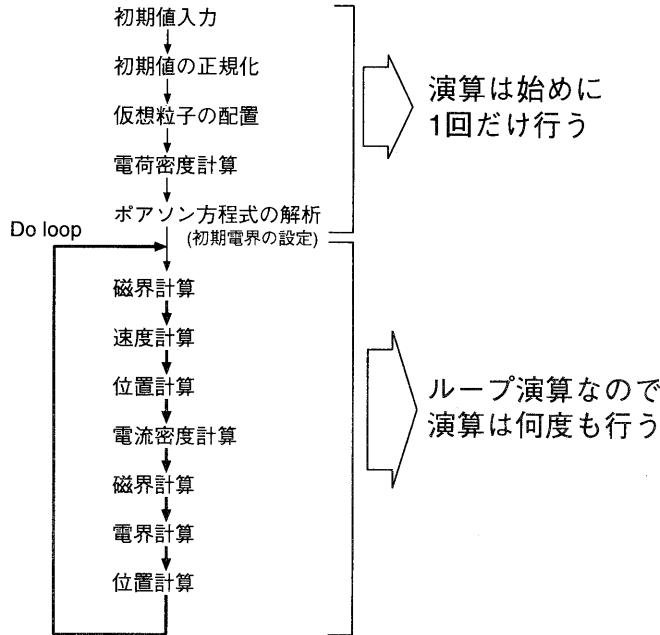


図 3: シミュレーションの流れ

3 ハードウェアによるシミュレーション

3.1 基本構成

2章で述べた KEMPO はメモリ上に Field 情報と Particle 情報が格納できることを前提としたベクトル計算向きの記述となるため、ハードウェアとして実現するには細粒度の並列処理に適した処理方式となるように設計し直す必要がある。簡単のため今回は構成が単純でハードウェア実現が容易な 1 次元の電磁粒子シミュレーションを対象としてハードウェア設計を行った。ハードウェアアルゴリズムを考える上で、KEMPO の各手続きとそれらが参照するメモリ配列との関連を調べ、配列データを順番にループ演算して行くのではなく各データごとに並列に演算を行うように並列演算回路を構成した。この様な構成にしたのは、データを演算器にロードするノイマン型の処理モデルよりも並列化の効果が期待できるからである。ただし、この様な構成では演算器の共有化が困難で、回路規模が増大する点が問題となる。しかしながら、今回ではまずこの細粒度の並列演算を実現する回路がどのくらいの規模となるのか、

またこの並列演算回路をどのように改良していくことで実際のシミュレーションが実現できるのかを検証するため、もっとも細かい単位での並列演算回路を設計を行った。

図 3 に示す一連の処理の中でハードウェア化の対象としたのはループ部分のみである。これは、ループ演算がシミュレーション演算のほとんどを占めており最も高速化の効果が大きいと考えられるためである。ポアソン方程式の計算で用いている FFT に関しては、文献^[6, 7]で述べられており、DSP などの専用 FFT 回路と比較しても 2-4 倍の高速化が実現されている。

具体的な基本回路としては、2章で述べた電界や磁界など格子点空間上に存在する電界 E や磁界 B 等のデータを用いて、各タイムステップにおける計算を行う Field 情報 Cell(以下 F-Cell) と、任意空間中を移動する仮想粒子の位置 x や速度 v のデータを用いて計算を行う Particle 情報 Cell(以下 P-Cell) の二つがある。この二つの基本回路を、図 4 に示すように、2次元に配置してシミュレーションを行う。F-Cell は 1 次元空間を想定するので横ならびに接続し、P-Cell は各 Field Cell に固定的に定数個接続す

る。図 4 の拡大部分は各 Cell の回路構成を表す。

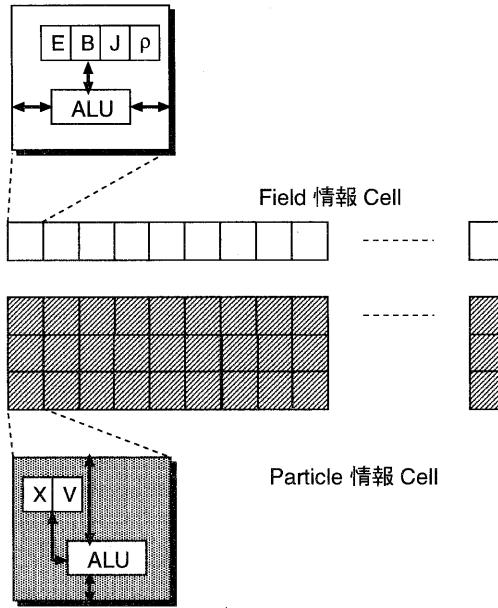


図 4: 並列演算型シミュレーション回路

図 4 から分かるように、各 Cell には各々が格子点や仮想粒子を特徴づける変数値データを保持するためのレジスタと、各 Cell ごとに並列に数値演算を行うための ALU が存在する。また、各隣接 Cell 間では相互に情報のやり取りを行う。この様な 2 次元の繰り返し構成を持つことで、理想的には任意の規模のシミュレーションが行える。しかしながら、図 4 では各 F-Cell に P-Cell が 3 個ずつ接続されているように、固定して接続された P-Cell は固定した数の仮想粒子データしか保持することができない。もし仮想粒子が接続された P-Cell の数より多い場合には計算ができない。そのため、F-Cell に接続する最適な P-Cell の値を調べ、最適な数だけ P-Cell を接続する必要がある。また、P-Cell で保持できる仮想粒子データを増やす必要がある。

3.2 演算手法

設計した回路の演算手法について説明する。F-Cell、P-Cell ともに、基本的な機能としては、

- ALU では加減算及び乗算を行う。

- 隣接する Cell とのみデータ交換を行う。

として設計した。

2 章で示したマクスウェル方程式では除算が含まれているが、以下のように演算を行うことで除算を省略することが可能である。

- 初期値として与えられる値を正規化することによってシミュレーション空間中の格子点間の距離を 1 とするので、マクスウェル方程式に含まれる δx による除算が不要となる。
- 除算を行っている部分は、2 で割るなどの整数による除算のみなので、乗算 ($\times 0.5$ など) で置き換えられる。

この操作により、回路規模を大幅に削減することができた。

また、隣接 Cell としかデータ交換をしないという制限については、F-Cell に関してはマクスウェル方程式では中心差分法を用いて微分方程式を解析するので、両隣の F-Cell からのデータを受け取れば良いという構造を利用することにより、隣接 Cell のデータ交換のみで演算を行うことができる。そのため設計が容易になり、実現も容易になるが、P-Cell が F-Cell の Field 情報を参照する速度演算や、図 5 に示すように F-Cell と P-Cell が連携して演算を行う電流密度演算などは、F-Cell に接続している P-Cell の距離によってどうしても処理時間にずれができるので演算時間が増加する。

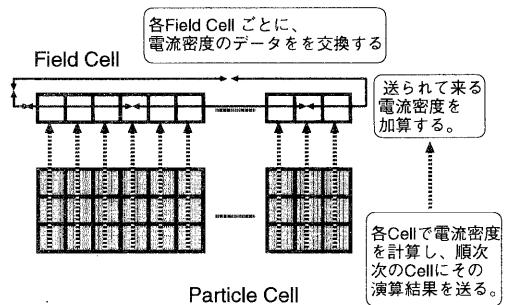


図 5: 全体での電流密度の計算

3.3 自律再構成可能 LSI を想定した場合

3.1 節、3.2 節で述べた手法では固定された回路構成のため、冗長な回路や無駄な時間が発生する。そ

ここで、自律再構成可能な回路を用いた場合どのように改善効果が得られるかについて検討した。自律再構成可能アーキテクチャとして、プラスティックセルアーキテクチャ(PCA)^[5]を前提とした。PCAは、自律的にハードウェアオブジェクトを生成、消滅可能なアーキテクチャであり、オブジェクト間の通信はメッセージにより行われる。

まず、F-Cell と P-Cell との接続に関しては、固定された図 4 のような回路では F-Cell に接続されている P-Cell の数が限られているため、仮想粒子の位置が特定の位置に片寄った場合正しくシミュレーションが行われない。

これに対して自律再構成可能な回路を用いると、F-Cell 及び P-Cell はオブジェクトに対応させることができ、各 Cell 間の通信は固定の配線ではなくメッセージによる情報の送受信が可能となる。従来の FPGA では、F-Cell に対応する P-Cell が固定されてしまうが、PCA を用いる事によってこのような制限はなくなり、P-Cell を有効に利用することができる。また仮想粒子のレジスタに保持されたデータの移動もなくなり、図 6 に示したように P-Cell が存在する格子点に対応する F-Cell をメッセージの通信先とすれば良い。この手法について詳細に述べ

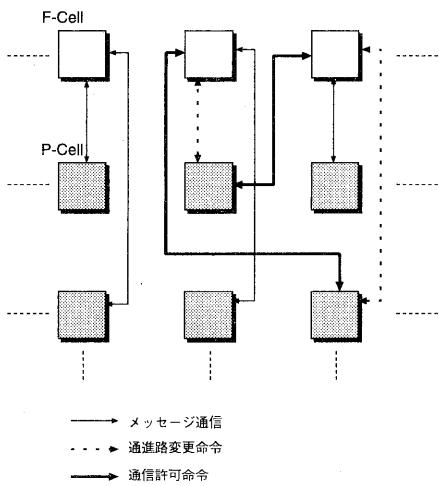


図 6: PCA を想定した場合の Cell の動作

る。まず、各 P-Cell はそれぞれの接続情報として、各 P-Cell は P-Cell が保持している仮想粒子の位置 x から判断して、その位置にある格子点として対応づけた F-Cell への接続情報を保持する。この接続情

報は隣接 Cell へメッセージを送信するための通信路情報となる。そして、変数 x が変化して通信すべき F-Cell が変わった場合、接続情報を変更して通信路情報を変更することで、図 6 に示すように P-Cell 自身が新たな移動先の F-Cell と通信することができる。また、電流密度や仮想粒子の速度の演算に関しても、この自律再構成可能 LSI のメッセージの同時通信機能を用いる事で固定した回路では不可能であった一つの Cell から多数の Cell に対して一度に送信する事が可能となり、冗長な演算待ち時間が減少し、並列性を向上させる事が可能になる。

4 回路規模の検証

F-Cell 及び P-Cell をハードウェア設計支援システム PARTHENON のハードウェア記述言語 SFL (Structured Function description Language) により記述した。各 Cell は、加減算器、乗算器、制御部、初期値レジスタ(定数)、各種変数格納レジスタにより構成され、現在の仕様では回路規模の予測を行うために変数は 16 ビット固定小数点+符号ビット(計 17 ビット)として設計した。数値的な誤差については、実際の物理現象をシミュレーションした場合数値変動はだいたい最小のものでも小数点第 3 位くらいまで、それほど変動が大きくなかった事が確認できている。従って、固定小数点方式でも十分な精度が得られていると考えている。様々な条件におけるシミュレーションを想定した場合に対応できるだけの数値誤差についてはさらに確認する予定である。

固定小数点のビット数を増やす場合には、SFL ではモジュールを変更して記述を変更するだけで対応が可能である。また、浮動小数点に変更する場合にも浮動小数点演算回路を SFL で記述し、そのモジュールを使用することで対応できると考えられる。

二つの基本構成回路である F-Cell 及び P-Cell では双方ともに同じ数値演算モジュール(ALU)を用いている。ALU と F-Cell、P-Cell を記述した SFL による記述行と回路規模を表 1 に示す。回路規模の数値は SFL 記述から PARTHENON を用いて論理合成した結果である。

表 1 から見てわかるように、1 つの Cell のゲート数は 7000 ゲート前後である。格子点 1 グリッド単位の F-Cell と P-Cell を接続した縦割り型の構成を 1 単位として考え、各 FPGA に Cell を割り当てる図 7 の様な配置を考えると、FPGA1 単位当り 14000 ~ 21000 ゲート規模の単位となる。また、インター

表 1: 回路規模

	ALU	F-Cell	P-Cell
記述ライン数(行)	88	529	543
端子数	54	110	84
ゲート数	3,478	6,824	7,123

注) ゲート数は、2 入力 NAND は 1 ゲート、レジスタは 10 ゲートで計数している

フェース数も 100 前後であり、現在の FPGA などの再構成可能回路に十分組み込むことが可能である。格子点 1 単位ごとに構成を FPGA に実現し、この

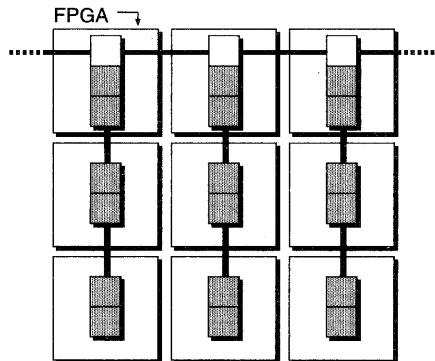


図 7: 格子を縦割りにした回路構成

FPGA を幾つも接続して使用することで実際のシミュレーション回路を実現することができる。この回路構成によれば、平面上に FPGA を拡張する事で任意の規模のシミュレーションをスケーラブルな性能で実現する事が可能となる。また、現在は Cell は隣接 Cell 同士としか通信ができないようになっているが、先程示した 1 格子点当たりを縦割りにした回路の場合、F-Cell を P-Cell のデータ通信バスを複数にして図 8 の様な構成にする事で F-Cell と無数の P-Cell による通信のオーバーヘッドを低減させる事も可能である。

5 まとめ

本稿では、宇宙プラズマ計算機実験の中で重要な位置を占める電磁粒子シミュレーションを対象とし、これを高速に実行するハードウェアの検討を行った。

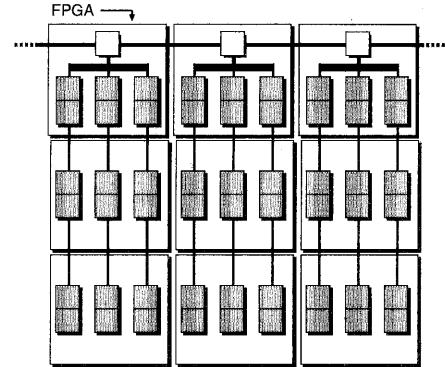


図 8: 複数のポートを持つ縦割り型回路

従来のソフトウェアでの高速演算手法と異なった細粒度の並列アーキテクチャを用いた新たな基本並列回路を組み合わせることで様々な条件からなる宇宙物理現象をシミュレーションすることが可能となる。今後の課題として、精度の向上や回路規模の縮小のための設計改良を行い、また初期値設定やボルツマン方程式の解析を行う回路も設計する予定である。

謝辞

電磁粒子シミュレーションコードを使ってハードウェアを設計することを快く了承してくださった超高層電波研究センターの松本紘教授に感謝致します。また、御討論頂いた中村研究室の皆様に感謝致します。

参考文献

- [1] H.Matsumoto, and Y.Omura, "Computer Space Plasma Physics", Simulation Techniques and Software, (Terra Science, 1993).
- [2] Vladimir Kotlyar, Keshav Pingali and Paul Vinson Stodghill, "Computing Parallel Code for Sparse Matrix Applications", Proceedings of SUPERCOMPUTING'97(SC97), <http://www.supercomp.org/sc97/program/TECH/KOTLYAR/INDEX.HTM>
- [3] Bruce Greer and Greg Henry, "High Performance Software on Intel PentiumPro Processors or Micro-Ops to TeraFLOPS", Proceedings of SUPERCOMPUTING'97(SC97),

[http://www.supercomp.org/sc97/program/TECH/
GREER/INDEX.HTM](http://www.supercomp.org/sc97/program/TECH/GREER/INDEX.HTM)

- [4] Rajeev Thakur, Alok Chodhry, Rajesh Bordawekar, Sachin More, and Sivaramakrishna Kuditipudi, "Passion: Optimized I/O for Parallel Application," IEEE Computer, June 1996, pp70-78.
- [5] 水見康一、塩澤恒道、小栗清、“自律再構成可能アーキテクチャ”、設計自動化研究会、87-3(1998)
- [6] Tudor Jebelean, "FPGA Implementation of a Rational Adder", Lecture Notes in Computer Science 975, Field-Programmable Logic and Applications(FPL 95). pp251-260.
- [7] Chris H.Dick, "Computing 2-D DFTs Using FPGAs", Lecture Notes in Computer Science 1142, Field-Programmable Logic (FPL 96), pp96-105.