

【特別招待講演】

量産は FPGA を使うのか、ASIC を起こすのか —ユーザーが見る ASIC の課題と FPGA の使い方—

佐藤 幸一

コニカ株式会社 技術センター 中央研究所
〒192-8505 東京都八王子市石川町 2970
E-mail: K.sato@konica.co.jp

あらまし 機器開発において FPGA はなくてはならない存在となったが、いざ量産となると課題は多い。
FPGA の量産化と単価だけにとらわれがちな量産条件について考える。
キーワード FPGA, ASIC, 量産, セミカスタム LSI

[The special invited paper]

Whether it uses the FPGA and whether it causes ASIC the mass-production —Problem of the ASIC which the user observes and usage of the FPGA—

Koichi SATO

Corporate R&D Laboratories, Corporate Technology Center, Konica Corporation
No.2970 Ishikawa-machi, Hachioji-shi, Tokyo, 192-8505, Japan
E-mail: K.sato@konica.co.jp

Abstract Though it became the existence in which there was forbidden to be no FPGA in the equipment development, the problem is a bounding as a mass-production. The following are considered : Mass production and mass-production condition for sticking only unit price of the FPGA.

Keyword FPGA, ASIC, Mass-production, Semicustom LSI

1. はじめに

電子応用機器開発において、開発期間を短かくして製品の市場投入を早くするという事は、先行市場でその製品の価値を長く維持でき、投資を速やかに回収するという意味でも、最も重要な課題の一つである。

また、市場側のニーズも徐々に変化し、大量生産による画一的な製品でもユーザーが受け入れてくれた時代から、一人一人の要求にできるだけ答えた製品を作らなければ顧客に満足してもらえなくなった。

このような状況を背景にして多種多用の製品を早く開発するために、従来のゲートアレイやスタンダードセル方式の ASIC に加え、書き換えが容易に可能であることや、一個からでも手軽に使えることから FPGA が多く使われるようになり、開発過程ではすでになくてはならない存在となった。しかし、製品の量産に適用するとなると、様々な観点から ASIC と比較しなくてはならず、またその判断は非常に難しい。

本稿ではまず、多様化する電子応用機器開発の現場が抱える ASIC 開発の現状と問題点を述べる。次に既に量産化している ASIC を FPGA で量産化したらどうなるかを想定し、特にトータルのコスト比較を行うことにより FPGA の実力を探った。最後に新たに登場したセミカスタム LSI について考察する。

2. ASIC 開発の現状と問題点

2.1. 製品開発の悩み

はじめに述べたように電子応用機器開発には様々な課題がある。特に近年重要視されている項目を以下に示す。

- ・ 短期開発
- ・ 少量多品種対応
- ・ 開発コスト、単価の低減
- ・ 次々登場する新規格対応
- ・ ライフ短期化による速やかな開発費の回収

2.2. ASIC 開発の悩み

電子応用機器開発になくてはならないのが ASIC である。システムの集積化が進み、主要部分はほとんど LSI に入ってしまう、LSI を開発することはシステムを開発することと言っても過言ではなくなった。そのシステム LSI を開発するには多くの課題があり、近年半導体プロセスの進歩により、特に問題となっている項目を下記に示す。

- ・ 開発費の高騰
- ・ 開発リスクの増大
- ・ 開発期間の短縮
- ・ システムにおける柔軟性、汎用性の要求
- ・ 多量発注でないと作れない

上記問題点の中から開発費、開発リスク、多量発注について着目し現状を捕らえた。

2.2.1. 開発費

図 1 に事務機器開発におけるシステム全体の開発費と ASIC 開発費を、1970 年代を 1 としたとき、その後を 10 年ごと 3 世代で比較した。

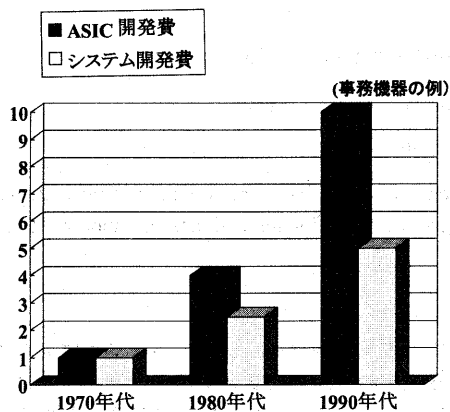


図 1 システム全体の開発費と ASIC 開発費の比較

図 1 からシステム全体の開発費に比べ ASIC 開発費が近年急増し、明らかに ASIC 開発費がシステムの開発費を圧迫していることが推測できる。その開発費の大きなウェイトを占めているひとつに半導体製造工程で使用されるフォトリソマスクの費用がある。

図 2 に半導体プロセスルールの微細化に伴うフォトリソマスクの製作費用を、 $0.5\mu\text{m}$ を 1 とした場合、現在比較的手に入れることが容易になった最先端ルールである $0.13\mu\text{m}$ までの増加を示す。費用は $0.25\mu\text{m}$ で 3 倍、 $0.13\mu\text{m}$ で約 7 倍にものぼる。さらに、これ

は今後のプロセス進化で大きくなり、 90nm 、 65nm ともなれば億の単位を超えることが予想される。これはユーザーにとって大規模、高性能な LSI を手にできる反面、開発費の大きな重荷を背負うことを意味しており、先に述べた多品種の開発をしなければならないことから、大きな問題となっている。

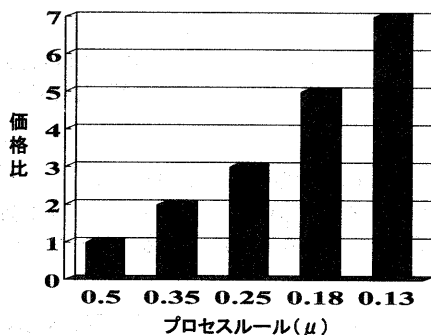


図 2 プロセスの微細化に伴うマスクの費用の増加

2.2.2. 開発リスク

また、大規模、高性能な LSI の開発では、開発に伴うリスクも増加しており、ともすればそれが最終的に製品の生死を分けることにもなりかねない。次にそのリスクについて示す。

- ・ システム LSI は 1 発で動かない
- ・ リメイクによる開発遅延、開発費増大
- ・ 仕様書だけでシステム LSI 設計は困難
- ・ システム全体を把握した LSI 開発者の不足
- ・ イメージ図で設計外注化はナンセンス

しかし、現時点ではそのリスクを承知で開発を進めなければならない状況にあり、プロジェクトリーダーにとって大きな悩みである。

2.2.3. 多量発注

FPGA は数百円で 1 個から買えるのに対し ASIC は以下の発注が最小数量／最少取引金額となる。(参考例)

- ・ FPGA/PLD : 1 個～ / 数百円～
- ・ ゲートアレイ : 1K 個～ (10K～) / 500 万円～
- ・ システム LSI : 10K 個～ (100K～) / 1 億円～

カッコ内の数は一般的な最小数とは別に、半導体ベンダーは一桁大きい数量を目標にしているようである。金額は開発費を含めたベンダーの理想取引額を示す。

2.3. デバイスの現状

2.3.1. デバイス量とユーザー数の関係

図3はデバイスの使われる量とユーザー数との関係をイメージで示したものである。多量にデバイスを使うユーザーは少なく、ほとんどがセルベースなどのフルカスタムに近い手法で最適化している。一方、少数使用派のユーザー数は多いがセルベースでは開発費が回収できないことが多く、単価的には不利になるがFPGA/PLDで実現可能なものはそれに頼るケースが増えている。問題にしたいのは、それにはさまれた領域のデバイスである。大規模、高性能システムを安く使いたいが、そこそこの数しか見こめない場合の判断が難しい。今後、更なるプロセスの微細化により、マスクを専用化するASICは開発費がますます高騰し、手が届かなくなる可能性が大きい。

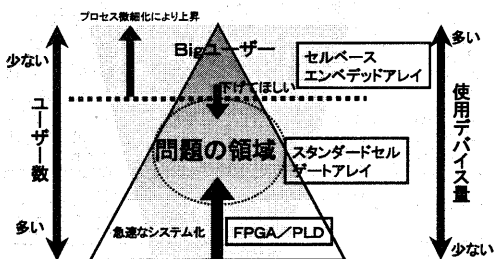


図3 ASICデバイスの現状(イメージ)

システムメーカがロジックやメモリ、流通しているIP (Intellectual Property)、高速I/O、などを使ってシステムLSIを作ろうとしたとき、セルベースICをターゲットとして考えると、半導体ベンダーはプロセス追い求めるばかり、ユーザスペシフィックなLSIを費用的に作りにくくしてしまった現実と直面する。一方、汎用品であるFPGAはロジック単一のLSIからシステム化が進み、プロトタイプの開発にはなくてはならない存在になり、DSP機能やマイクロプロセッサを取り込みさらに進化を続けている。

2.3.2. 生産数量と総コスト

図4にセルベースとFPGAの生産数量と総コストの関係を表し、図3で問題にした領域を示した。セルベースは開発費でかかるイニシャルコストが大きいが生産数量による傾きは小さい、一方、FPGAはイニシャルコストは小さいが単価が高いため、生産数量による傾きが大きい。このグラフからも電子応用機器で一番可能性の高い、数千から数万台のターゲットのときに選択に困ることが明らかである。

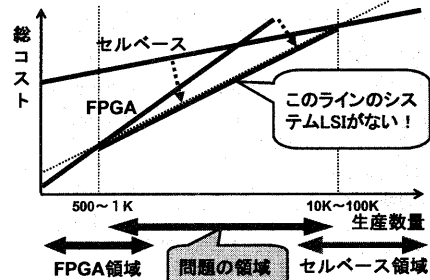


図4 生産数量と総コスト

3. ASICとFPGAのコスト比較

実際の設計事例をもとに、スタンダードセルで作った仕様をFPGAに当てはめ、量産デバイスを想定したときのASICとFPGAの総コスト比較を行った。

3.1. 比較チップの仕様

比較のもととなったスタンダードセルの仕様概要を以下に示す。

- ・ 規模：370K ゲートロジック、2Mbit メモリ
- ・ 用途：カラープリンタのデジタル画像処理
- ・ 機能：フィルター処理、擬似階調処理、RGBtoYMCK色変換処理など
- ・ その他：PLL 40MHz、JTAG

3.2. スタンダードセルの実績

スタンダードセルの実績を以下に示す。

0.25 μ CMOS、3.3V 単一、240pinQFP、370K ゲートロジック + 2Mbit IP 同期 SRAM、CTS、スキャン、VisualHDL、Verilog、ModelSIM、NC Verilog、DC 開発期間：8ヶ月*3人 (6ヶ月+リメイク2ヶ月) 開発費：2,800万円 (2,100万円+リメイク700万円) 単価：約5,000円 (最低数2,000個の場合)

3.3. FPGAの検討

FPGAの検討内容を以下に示す。

共通：CPU: Intel Pentium 4 2.4GHz、メモリ 512MB
Windows2000

Xilinx 社 Virtex-II Pro XC2VP50-7FF1152

0.13 μ 、コア 1.5V、I/O 3.3V、1152pinBGA、使用率 61%、RAM 使用率 82%(Block RAM)、ISE4.2、Core Gen.、SynplifyPro、51MHz(限定仕様)、PR: 5h34m

Altera 社 Stratix EP1S60B956C6

0.13 μ 、コア 1.5V、I/O 3.3V、956pinBGA、使用率 43%、RAM 使用率 (512: 27%、M4K: 99%、M512K: 66%)、44MHz(限定仕様)、Quartus2.0、SynplifyPro、PR: 47m

3.4. 結果比較

単位(万円)	ASIC	FPGA
開発費用(NRE)	2100	0
開発工数費用 (@100/月)	2400	1500(推定)
リメイク費用 (マスク+工数)	1000 (700+300)	100(推定) (0+100)
総開発費	5500	1600
チップ当りの開発費 (2,000個の場合)	+2.75	+0.8
単価	0.5	10(推定)
真の単価	↓ 3.25	約3倍 10.8

図5 ASICとFPGAの総コスト比較

3.5. ASICで作るときのコストを再考

ここでASICに不具合が生じ、リメイクによる開発遅延が致命傷となった場合を想定してみた。市場投入が3ヶ月遅れて、たとえば総生産数が2000台から1000台の1/2になったと仮定すると、ASICの単価はなんと2倍の約6万円となる。ASICの場合、単に1個あたりの購入価格=単価としてとらわれてしまうが、本来の単価は単価+開発費+開発工数+作り直し費用+マーケット投入遅れによる損失などで考えなくてはならない。

3.6. ASICとFPGAのコスト比較の考察

- ・単に固定的なロジックやメモリのチップなら大規模FPGAの量産化はまだ厳しい
- ・ASICの開発費+作り直し費用にES製造期間を金額に換算してチップ1個あたりの価値として加算してみると、ASICは意外に高価
- ・FPGAのゲート規模や速度は問題ないレベルに進化していた
- ・事例では量産クロスポイントは500個、小規模領域では数千個でもFPGA優位になってきた

4. 新たなセミカスタムLSI

今まで述べてきたようにASICの開発費の問題と大規模FPGAの単価の問題は、製品を量産することにおいて大きな壁になっている。そこで最近登場したいくつかの新たなセミカスタムLSIはどんなものなのか、またこの問題を解決できるのかを調べた。

4.1. FPGAの量産化デバイス

FPGA/PLDベンダーはFPGAプロトタイプをそのまま量産へ移行できる商品を提案した。たとえば以下のデバイスがそれである。

- ・ALTERA HardCopy

- ・XILINX Virtex-II EasyPath

4.2. セルベースのセミカスタム化デバイス

商品を提案した。たとえば以下のデバイスがそれである。

- ・NEC ISSP(Instant Silicon Solution Platform)
- ・LSI Logic LapidChip

4.3. 概要比較

表1 新たなセミカスタムLSIの比較

	ALTERA HardCopy	XILINX EasyPath	NEC ISSP
			
手 法	ALTERA社PLDデザインを専用マスク化	XILINX社FPGAデザインをテスト手法によりそのままカスタム化	セルベースLSIをセミカスタム化
チップ	セミカスタムLSI	FPGA(デザイン固定)	セミカスタムLSI
機 能	PLDと同じ	FPGAと同じ	セルベースα
性 能	PLDと同じ	FPGAと同じ	セルベースα
NRE	1,300万円～	2,000万円～	数百万円(0.25GA相当)
単 価	PLD-50%～90%	FPGA-30%～80%	問い合わせ
最小生産数	2500個～	問い合わせ	100～300個
期 間	ES:8週、MP:8週	MP:16週	ES:1週、MP:1ヶ月
ユーザリソース	PLD開発α	FPGA開発	GA開発並み
テスト	フルスキャン、BIST	XILINX	埋め込みテスト回路
リリース状況	HC20K1500、1000、600、400	XC2V8000、6000、4000、3000	(予定) ISSP1-STD 2002年8月 ISSP1-SLI(問い合わせ) ISSP1-HSI(問い合わせ)

ALTERA社HardCopy、XILINX社Virtex-II EasyPathはハイエンドFPGA/PLDを使って試作したチップをそのまま量産化したいときの新たなコストダウン手法デバイスとして考えることができる。問題点としては、性能、機能がFPGA/PLDの持つものに限定される。また、FPGA・PLDがいくら速くなったとは言え、ASICに比べ速度的制約があること、さらに使えるデバイスはFPGA/PLDのハイエンドからの移行に限られていることである。また以下の問題点を加えておく。

- ・開発費が高すぎる(量産で50K個以上ないとペイできない)
- ・最小生産数が多すぎる
- ・量産化までの期間が長すぎる
- ・単価だけで見るとまだ高価

一方、NECのISSPはセルベース方式のシステムLSI開発で問題だった開発費、開発期間を大幅に小さくできる新たな手法であるが、FPGA同様、機能がISSPの持つものに限定される。また、FPGA/PLDのようなリコンフィギュラブルデバイスではないので、試作時のリメイクのリスクは避けられず、設計

柔軟性の面において問題が残る。さらに、開発を効率的に進めるには、従来の ASIC 設計に使用していたツール群ではなく、システム屋が使うことを意識した開発ツールの用意が必要であろう。

5. まとめ

表題にある量産時のデバイス選定において、日々変化する価格や性能を細かく追い求める近視眼的な FPGA/PLD か ASIC かの選択ではなく、特に FPGA/PLD が持つ ASIC とは本質的に異なる特徴である柔軟性と即時性をフルに使い、システム開発の原点に返って、新たな価値あるシステム開発を行うことこそ新の選択になると考える。

6. おわりに

システム LSI のユーザーとして、ユーザーが求めるシステム LSI を訴え続けるとともに、理想的なデバイス創造への思いを持ちつづけたと思う。

- ・ 高性能かつ少ロット対応可能であること
- ・ 開発費÷生産数+単価がシステムにおける LSI 価値として認められる価格のもの
- ・ 量産移行性に優れていること
- ・ 設計時に柔軟性があり、セットに組み込んだ後にも、ハードウェア機能変更ができるもの