

[パネルディスカッション]

集積技術の将来を握るチップ間/チップ内通信技術

パネリスト

益 一哉 (東工大)
 深石 宗生 (NEC)
 和田 修 (神戸大)
 吉川 公麿 (広島大)
 岩田 穆 (広島大)

モデレータ

VLSI技術の微細化, 集積規模の増加に伴って, 多くの面で配線技術の重要さが益々増加している. 特に, 全遅延時間に対する配線の割合が増して動作速度を制限し, 製造工程における配線工程の割合は50%を越えて製造コストを支配する. ムーアの法則が予測する飽和傾向を破れるハイパーインテグレーションの実現には, チップ内/チップ間のインタコネクションが将来の鍵を握っている.

配線のレベルはチップ内の多層配線技術, チップ実装配線, チップ間ボード配線, MCM配線, 積層チップ実装配線, 三次元集積配線などで構成される. 特に高速化, 高周波化に伴い, これらのレベルを個別に扱うのでは不十分で, 統合した設計, 評価が必要になっている.

情報通信の原理は, 通常電気的な方法から, 光通信, 無線通信へと多様に展開されつつある. 電気配線でも, 従来の多層配線から, オンチップ伝送線路, チップ貫通ビア配線へと多様になってきた. 光インタコネクトのオンチップ化は光源の集積化の課題が未解決ではあるが, 着実に進みつつある. また, 三次元集積が実用に近づくにつれて, チップ層間の通信に無線インタコネクトが注目されるようになってきている. 広義の無線として電磁波伝搬による方法以外に, 線で接続しない容量結合, インダクタンス結合が提案され, 研究開発が活発化している.

そこで, このパネルディスカッションでは, チップ内高速配線では益氏, 有線シリアル通信では深石氏, 光通信/光インタコネクションでは和田氏, チップ内/間無線インタコネクションでは吉川氏と各技術の専門家からの情報を基にして, チップ間/チップ内の通信・接続技術に関して, 有線通信, 無線通信, 光通信などを比較して, 技術的特徴, 技術の現状と課題, 将来動向について議論する. ここで議論する, 各技術は単なる選択の問題ではなく, 高度な組み合わせ技術, あるいは統合された技術として考える必要がある.

配線技術はシステムアーキテクチャと密接に関係しており, また, 新しい配線技術を実用化するにはCADも不可欠であり, これらにも議論すべきであるが, 今回の議論はハードウェアの面からの議論を中心とする.

インタコネクト技術の適用領域

インタコネクションに関わる課題

1. 物理的性能	バンド幅, 消費電力, 接続密度 エラーレート, クロストーク, 電磁干渉
2. アーキテクチャ	データ通信方式 BB, シリアル, パラレル 変調方式 TDMA, CDMA, 配線構成 バス, p2p, 再構成
3. プロセス	コスト, 信頼性
4. CAD	特性解析 多層配線, 伝送線路 2. 5次元レイアウト, 3次元レイアウト

	チップ内	チップ間	PCB, ボード間, 装置間
電気 インタコネクト	多層配線 伝送線路	貫通ビア	PCB伝送線路, ケーブル:同軸, フラット
無線 インタコネクト		誘導結合 (L) 短距離 静電結合 (C) 極短距離 電磁波結合 (アンテナ) 長距離	
光 インタコネクト	集積化光素子, 導波路	光配線基板	光ファイバー

オンチップ伝送線路配線の可能性 On-Chip Transmission Line Interconnect

1/4

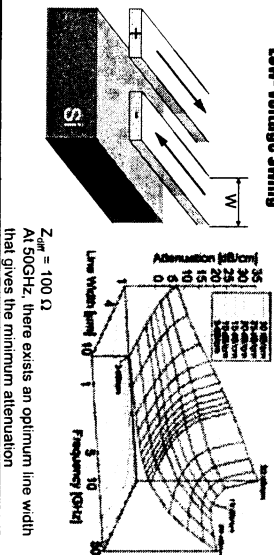
東京工業大学精密工学研究所 益 一哉

1. Transmission line interconnect in multilevel interconnect
2. Possible structure of TR line interconnect
3. Driver/Incent/Receiver circuit: Design and Operation
4. Advantage and disadvantage of TR line interconnect

Possible Transmission (TR) Line Interconnect on Si ULSI

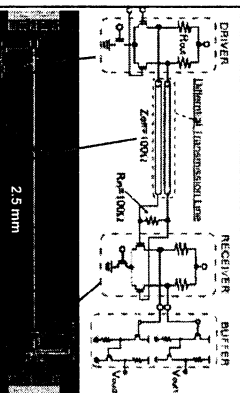
2/4

1. Single-Ended TR Line (Microstrip Line), Coaxial-type
Necessity of ground plane, -> difficult in multilevel interconnect
2. Differential TR Line -> Proposal of Diagonal Pair Line
 - High common mode noise endurance
 - Low-voltage swing



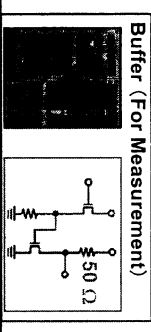
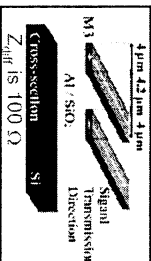
Driver/TR-Line Incent/Receiver Circuit

3/4



R_{in} and R_{out} :
Designed for
impedance matching
 $2R_{out} = Z_{diff} = R_{in}$

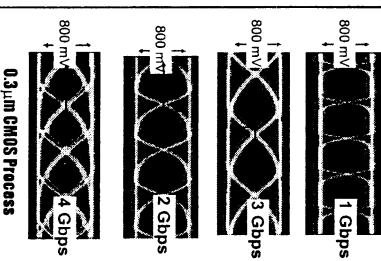
Impedance matching
Suppress the reflection
(near & far end of the
TR line)



Recent our progress

4/4

1. Differential TR line structures with cross talk endurance and/or small incent area: Proposal and measurement.
2. Driver/TR-line/Incent/ Receiver Circuit: Design and Operation
Using below-180nm CMOS process, over 10Gbps transmission is available in cm order global incent.
3. Comparison of power consumption and delay time between the conventional IC incent with repeaters and TR-line Incent. The TR-line Incent can give small delay time and power consumption in global Incent.
4. In order to use the TR-line, the performance improvement is discussed based on the statistical Incent length distribution.



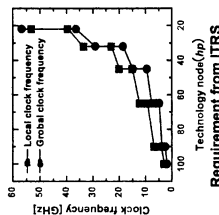
シリコン基板を導波路とする無線インタコネクション

チップ内/チップ間無線インタコネクション

広島大学 吉川 公彦

Issues of Conventional Interconnects

- (1) Physical Limit of Global Clock Frequency in ULSI due to parasitic resistance and capacitance of metal interconnects



Physical Limitation

- (2) Channel Capacity Theorem

$$C = B \log_2 \left(1 + \frac{S}{N} \right)$$

C: channel capacity,
B: bandwidth
S: signal
N: noise

Solution

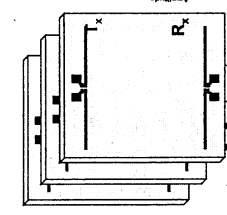
- (1) Ultra-high-frequency clock distribution by electromagnetic wave
- (2) Ultra-wide-band signal transmission by Gaussian monocycle pulse

シリコンチップ内/チップ間無線インタコネクション

Wireless Interconnects by Inductive Coupling



Wireless Interconnects by Electromagnetic Wave

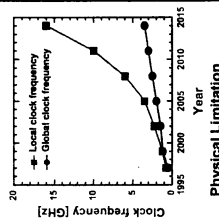


T: Transmitter antenna, R: Receiver antenna



Issues of Conventional Interconnects

- (1) Physical Limit of Global Clock Frequency in ULSI due to parasitic resistance and capacitance of metal interconnects



Physical Limitation

- (2) Channel Capacity Theorem

$$C = B \log_2 \left(1 + \frac{S}{N} \right)$$

C: channel capacity,
B: bandwidth
S: signal
N: noise

Solution

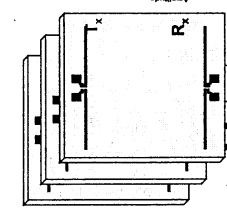
- (1) Ultra-high-frequency clock distribution by electromagnetic wave
- (2) Ultra-wide-band signal transmission by Gaussian monocycle pulse

シリコンチップ内/チップ間無線インタコネクション

Wireless Interconnects by Inductive Coupling



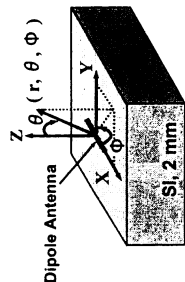
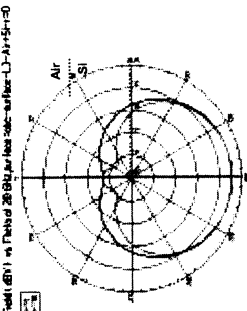
Wireless Interconnects by Electromagnetic Wave



T: Transmitter antenna, R: Receiver antenna



Radiation Pattern of SI Integrated Antenna

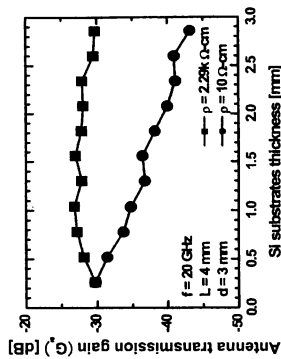
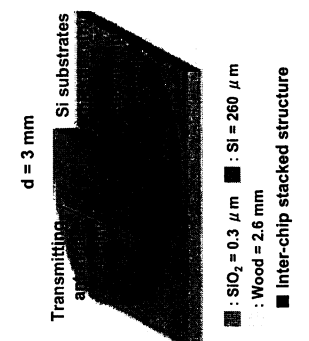


f = 20 GHz

$$\lambda_{Air} = \frac{v_p}{f} = \frac{3.0 \times 10^8}{20 \times 10^9} = 1.5 (cm)$$

$$\lambda_s = \frac{\lambda_{Air}}{\sqrt{\epsilon_s}} = \frac{1.5 (cm)}{\sqrt{12}} = 4.33 (mm)$$

シリコン高抵抗基板による信号減衰抑制



Attenuation rate :
- 4.9 dB/mm (ρ = 10 Ω · cm)
- 0.4 dB/mm (ρ = 2.29k Ω · cm)