

日本電気の計算機開発の歴史と展望

日本電気(株) コンピュータ技術本部オニ方式技術部
 発 田 弘

1. はじめに

日本電気においてデジタル計算機の研究が開始されたのは昭和29年頃であり、今年で30年の歴史を有することになる。周知の如く、この間の計算機の技術進歩と普及の拡大は目を見張るものがあり、研究開始当初には予想もできなかったような発展をしている。この機会に30年の歴史を振り返り、今後の展望を試みる事は大いに意義があろう。

この30年間で計算機設計の考え方もずい分と変化してきたと思われる。当初(オー世代)は、完成した計算機が設計通りに動くか否かが問題であったが、オニ世代になって実用に耐え得る計算機が量産できるようになった。だが、まだ回路素子(トランジスタ)の価格は高く、信頼性も低かったので設計上は素子数を少なくする事も重要なテーマだったしアーキテクチャを独立したものとして捉える考え方もなかった。しかし後に重要となるアーキテクチャの多くのアイディアがこの頃までに考えられている点は注目すべきであろう。オニ世代になって回路素子の価格や信頼度は大巾に改善されて、ハードウェアの構成の仕方や性能とアーキテクチャを独立なものとして設計できる基盤が確立され、またソフトウェアの重要性の増大からその必要性も高まった。そして現在では、計算機はその使用目的や使用されるソフトウェアからの要求に対応してアーキテクチャの設計がなされるようになってきている。かなり複雑なアーキテクチャでも実用化できるハードウェア面での技術の発展(LSIの集積度増加、コスト低減、信頼度向上など)がこれを支えている点も見逃せない。

以下、上記の様な観点から当社における計算機開発の歴史および今後の展望を述べてみたい。日本電気における計算機の製品系列と発売年次は図1に示す通りである。昭和35年頃までのオニ世代機、38年頃迄のオニ世代機に続いて、昭和39年にはオニ世代機のNEAC-2200が発売された。これはNEACシリーズ2200へ発展。昭和48年頃までに小型から超大型のシリーズが完成した。昭和49年に現在のACOSシリーズの最初のモデルが発売となった。この流れの他に昭和36年に発売されたNEAC1201に端を発し、現在のシステム100シリーズに至るオフィスコンピュータの系列、昭和44年に発売されたNEAC3200にはじまり現在のMSシリーズに至るミニコンピュータのシリーズ、そして昭和54年に発売されたPC8001にはじまるパーソナルコンピュータのPCシリーズ、昭和58年に発売されたスーパーコンピュータSX-1, SX-2, などがあるが今回はいわゆるメインフレーム中心に述べる。

2. オニ世代の計算機

昭和29年頃から基礎的な研究が開始されたデジタル計算機は研究所において最初のバウムトロン計算機NEAC-1101の完成となって結実した。この計算機ではバウムトロンの結合方式に抵抗結合方式に代わる1ターン形トランス結合方式を考案したこと、科学技術計算を指向して当時としては例の少ない浮動小数点方式を採用したことなどが大きな特徴となっている。この計算機の開発計画が

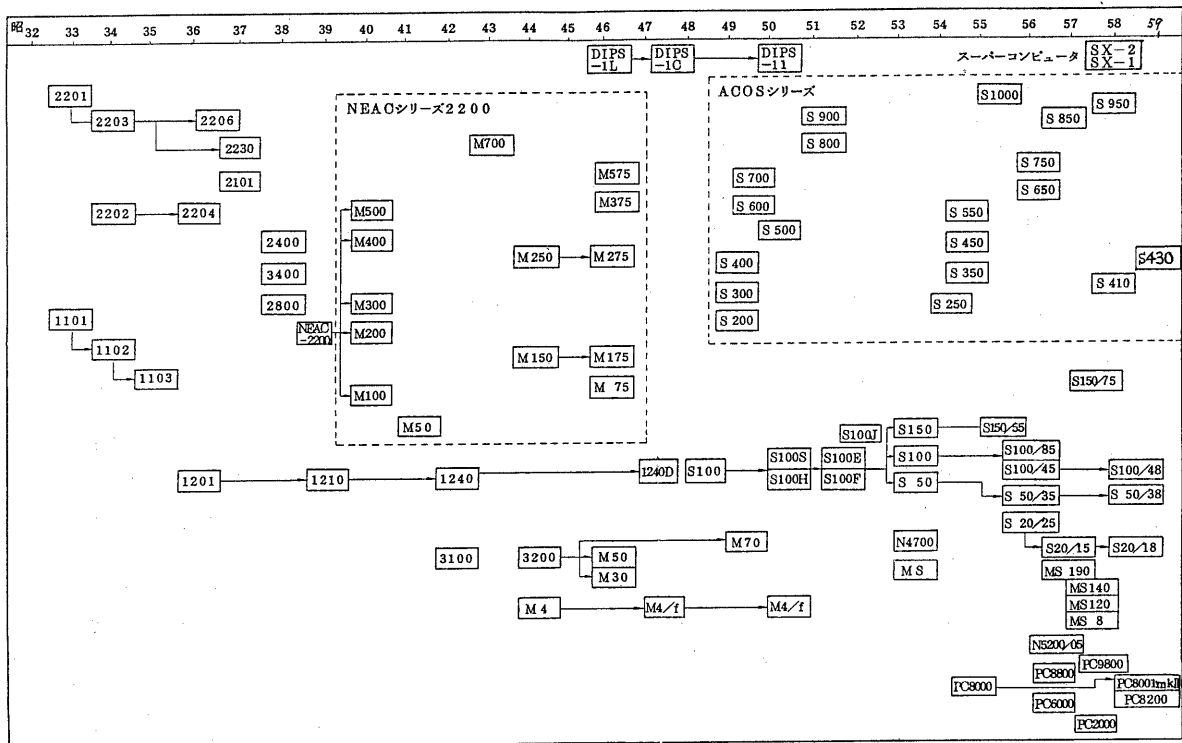


図1. 日本電気の計算機開発の歴史

立てられたのは昭和30年の暮で昭和32年5月に組立てが完了して翌年3月に稼動した。その性能やアーキテクチャの概要は次のようなものである。

演算方式 : 2進32ビット, 浮動小数点方式
 入出力数値 : 10進7桁
 命令語 : 単アドレス方式, 29種
 記憶容量 : 256語 (後に512語)
 演算速度 : 加減算 平均3.5ms, 乗除算 平均8.0ms
 入出力装置 : テープリータ 600字/分, プリンタ 375字/分, テープリンダ 600字/分
 演算素子 : パラメترون 3,600個
 所用電力 : AC100V, 5kVA

パラメترونは安定動作したものの交流二周波法を用いた256語の記憶装置には苦勞し数時間無調整で動作すればエタという状態であった。記憶装置は後に矩形コアメモリ512語に置換えられた。本計算機はその後の8年間に使用されて研究開発活動に貢献すると共に当社における計算機開発の貴重な礎となった。

この成果や経験をもとにNEAC-1102 (SENAAC-1), NEAC-1103, NEAC-1201などのパラメترون計算機が開発された。

NEAC-1102は東北大学と共同で開発された科学技術用計算機で、記憶装置には磁気ドラムを用いて、当時としては大容量(1,024語)を実現している。アーキテクチャ的には次のような特徴を持っている；

- ・ 固定小数点演算モードと浮動小数点演算モードをスイッチ命令によって切換えられる。
- ・ 2個の累算器、加算器を持っていて倍長演算が容易に行えて高精度演算の要求に応えられる。
- ・ 5個のインデックスレジスタを利用してアドレス修飾ができる。
- ・ 先回り制御方式が採用されており、命令の実行中に次に実行すべき命令を取り出せる。

なお、語長は8進48ビット(指数部8ビット、仮数部40ビット)で命令語は54ビット(命令コード8ビット、インデックスレジスタ指定4ビット、アドレス部12ビット)である。

NEAC-1201は事務用の超小型計算機で、当時小型のものでも数千万円していたのを一桁安い数百万円で実現しようと昭和35年頃に企画された。国産はもとより世界でもはじめての汎用超小型計算機として当初予想の200~300台をこえ廻り、改良機種NEAC-1210と合わせて800台以上も売れて、日本の超小型コンピュータにおける強さの基礎を作った。

トランジスタ計算機の研究は当時の電気試験所(現在の電子技術総合研究所)等で行なわれていたが日本電気においても電気試験所の協力を得て商用のトランジスタ計算機の開発がスタートした。昭和32年頃である。これが昭和33年9月に完成し、電子工業振興協会に納入されたNEAC-2201でその特徴は；

- ・ トランジスタをわずか600本余りしか用いていない。基本回路は電気試験所がMARK IVで用いたものと同じで、トランジスタが高価だった当時としてはまことに貴重な回路であった。
- ・ 事務処理が重要になってくるだろうとの見通しのもとに10進法をベースとしたアーキテクチャを導入、アドレス方式を含め10進で統一した。
- ・ 使用電力はわずか1KWで真空管式などではとても実現できない低電力であった。

記憶装置には磁気ドラムと遅延線が用いられ、各々容量1000語と40語、アクセスタイムは2.5msと0.5ms(平均)であった。

NEAC-2201はその後の商用機開発への成果が受け継がれたが特筆すべきことは昭和34年6月にパリで開かれたユネスコの第1回情報処理会議に出品され、トランジスタ計算機として世界最初の実演を行ったことである。他国からもトランジスタ計算機が出品されたが実際に動いたのはNEAC-2201だけであった。

3 第2世代の計算機

NEAC-2201が完成した頃には事務処理分野においてそれまでのPCsにかわってEDPSへの要求が高まりつつあり、そうした市場の要求に応じて開発が企画されたのがNEAC-2203である。基本技術はNEAC-2201のものを利用したがこの頃にはトランジスタの進歩も著しく信頼性や特性は大巾に改善されたのでこれに伴って基本回路を改良している。記憶装置には小容量だが

ら磁心記憶を磁気ドラムと併用した。NEAC-2203は昭和34年8月に完成し、その完成披露にありて各種の周辺装置と内蔵プログラムで制御、連動させることに成功した。即ちNEAC-2203では現在の4チャンネルのような考え方をなかったが入出力と演算の同時動作を実現するなど現在の入出力制御方式の原型を見い出すことができる。表1に性能等の概略を示す。

この計算機は当時としては驚異的ともいえる30台が出荷され昭和30年代後半に日本の各分野で活躍した。また、この成果を継承してNEAC-2205、-2230、-2206などが開発された。

一方、NEAC-2201が開発されている頃に株式売買業務の伝票処理機械化の相談を山一証券より受けてNEAC-2202開発プロジェクトが33年春から開始された。株式売買の窓口における伝票処理は簡単なものであったが多数の窓口から同時に起こる要求の即時処理方法が問題であった。当時の計算機利用の主要形態はバッチ処理であったが上記の要求を満たすためにオンライン入力にすべきと考え、初のオンラインリアルタイム計算機として昭和34年に完成出荷された。

項目	概要
演算方式	10進、固定および浮動小数点方式
語長	10進12桁 (固定小数点: 符号 + 11桁 浮動小数点: 符号 + 指数2桁 + 仮数9桁)
命令語	8命令/語 単アドレス方式、 インデックスレジスタ: 3個
記憶容量	磁気ドラム 2,000語 遅延線記憶 40語 磁心記憶 240語
演算速度	加減算: 固定小数点 0.24 ms 浮動小数点 1~3 ms 乗算: 固定小数点 2.5 ms 浮動小数点 2.8~5.1 ms
その他	トランジスタ数: 演算制御部 923本 記憶装置部 415本 入出力制御部 518本 磁気テープ制御部 723本 (計)2,579本

表1. NEAC-2203の概要

7台の端末装置と同時に動作させるためにCPUタイムをサイクルスチールして記憶装置と端末装置間のデータ転送を行うハードウェア組込式のタイムシェアリング方式をはじめて考案採用していること、主記憶に3D方式の磁心記憶を初めて日本で最初に実用化したこと、単アドレス方式が一般的であった当時に3アドレス方式ですべての命令をメモリからメモリへの動作にしたことなど数々の新機軸をNEAC-2202は持っていた。

NEAC-2202の開発機として昭和36年9月に完成したのがNEAC-2204である。NEAC-2204のアーキテクチャは次のような特徴を保持しており、現在の計算機で広く使用されている技術の源となっている;

- ・磁気ドラムの主記憶(3,000語)と磁心記憶(200語、サイクルタイム5μs)のバッファ・メモリを持ち、高速に処理したデータやプログラムをバッファ・メモリに転送して現在のキャッシュメモリの様に使用することができる。また、磁気ドラム上の命令は10命令が自動的にバッファ・メモリに転送

され、それがなくなる迄、バッファ・メモリから命令を取り出すことで高速化している。

- ・ 7つの独立なプログラムをCPUタイムを時分割する方法で同時並行処理することが出来る。もちろんプログラム間の通信なども可能である。
- ・ 3アドレス方式でインデックスレジスタは計14個(プログラム毎に2個)を稼いでいる。

以上の他、商用機ではないが、研究所で開発した超高速計算機NEAC-2(昭和39年6月完成)などがある。これは当時としては画期的な高速演算能力(ギブソンミックスで1.75 μ s)を持ち後の大型計算機開発に役立つ貴重なデータを提供してくれた。

4. オミ世代の計算機

ハードウェア技術の進歩で演算素子はトランジスタからICへ変わって、信頼度、性能、コストが一段と改善され、計算機の利用が拡大した結果、ソフトウェアの重要性が急速に認識されるようになった。その頃からハードウェアとソフトウェアのインタフェースも決定するもの、すなわちアーキテクチャ、の重要性も認識されるようになってアーキテクチャが計算機を特徴づける主要項目の一つとして考えられはじめた。

この時代に日本電気は各種の計算機を開発しているが、代表的なものとして、NEACシリーズ2200をとりあげ主としてそのアーキテクチャの特徴などを述べよう。

NEACシリーズ2200では小型から超大型まで計14のモデルが開発されたが、それらは当時「ワン・マシン・ユセプト」と称した設計思想のもとにプログラムの互換性を持っていて、業務量の拡大に伴って上位モデルに移行する際にソフトウェア資産を継承できるようになっていたことが大きな特徴であった。プログラムのみならず、入出力チャンネルに標準インタフェースを設定する事によって周辺装置も各モデル間で完全に共通使用できた。

アーキテクチャの基本的項目の一つであるデータの形式については可変長データと固定長データを扱えるのが大きな特徴で、高速性が特に重要な科学技術計算系の命令は固定長データ(48/96ビット)を使用し、文字データや10進データなどは可変長データで表現された。特に可変長データの長さを現在の計算機のように命令語中の長さ指定によるのではなく、メモリに設けたレコード・マーク・ビットで指定したことが特徴である。この方法によると1データの長さに制限はなく、極端な場合、全メモリを1データとして1命令で演算することが可能である。

命令語の形式もデータと同様に可変長と固定長があり後者は主として前記固定長データを扱い、前者は主に可変長データを扱っている。特徴的なのは可変長命令で命令語の基本形式に図2に示した10形式がある他、アドレス部およびバリアント部については4エーシングの機能があり、命令語の中でそれら省略された場合、直前の命令が使用したアドレス・レジスタやバリアント・レジスタの内容で代用されることになっていて命令語の短縮(メモリ・スペースの節約)と読出し時間の短縮が可能であった。

NEACシリーズ2200の時代からOSの制御下に本格的なマルチプログラミングが行なわれるようになりアーキテクチャにもそのための機能が提供されている。たとえばプログラムのダイナミック・リロケーションとプロテクションを可能とするためにベース・レジスタとバリエード・レジスタがある。プログラムは実行時に格納されるが絶対番地とは関係なく常に0を開始番地とする相対アドレスで記述され、実行時に絶対番地との差をベースレジスタ中のベースアドレスで補う。しかもこの補正はメモリにアクセスする直前で行なわれ、プログラムからは見えないので実行途中のプログラムを再リロケーションする事もできる。メモリ・プロテクションはベースレジスタによる補正を行う前にバリエードレジスタ中の値と比較チェックしている。

この他OSでのみ使用できる特権命令（入出力命令やシステムを制御する命令）が定義され一般の演算命令と区別されているし割込めが4レベル設けられているなどOSによるシステム全体の制御を前提としたアーキテクチャになっている。こういった機能を利用して、昭和43年1月にはNEACシリーズ2200のモデル500によるわが国初のTSSが大阪大学で稼動した。

入出力制御については周辺装置の制御部と入出力チャンネルとの接続インターフェース（入出カインタフェース）を統一し、同一の周辺装置がシリーズ内のどのモ

F	A	B	V
F	A	B	
F	A	V	
F	A		
F	V		
F			
F	A	B	V ₁ V ₃
F	A	C ₁ C ₁₁	
F	A	P	P ₂
F	P ₁	P ₂	

(注) F: 命令コード
A, B: アドレス
V, P, C: 各種パラメータ

図2. 命令の形式

デルのどのチャンネルへでも接続できるようにした他、“浮動チャンネル（Floating channel）”と呼ばれる方式を導入し、入出力のデータ転送や制御を行う論理的なバス（チャンネル）をプログラムで選択できるようにしてチャンネルの使用効率を高めている。

システムの性能や信頼度を高めるためのマルチプロセッサ機能が大型モデルで提供されていることも特徴である。図3にモデル700の場合のマルチプロセッサ構成例を示した。これはいわゆるTCMP（Tightly Coupled Multi-Processor）システムでメモリや周辺装置を完全に共有している。このように複雑なシステムの構成を構成制御装置内の構成制御レジスタにビットをセットする事によりプログラムで容易に制御できるようにしている。

NEACシリーズ2200では当時の最先端のハードウェア技術が駆使されたが現時点で振

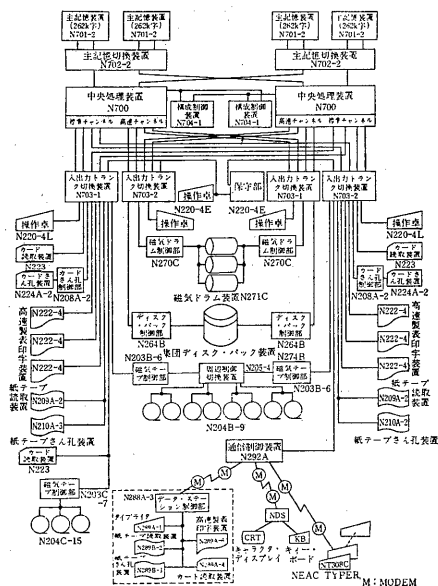


図3. [マルチプロセッサ構成]

り返ってみればその後の進歩に驚くばかりである。たとえばモデルク00に用いられた2 $\frac{1}{2}$ 方式の高速磁心記憶(アクセス・タイム250ns)は64KBの容量で785×610×200mmの大きさのモジュールとなっていてこれを8倍収容した容量512KBの記憶装置は外形寸法1500×1100×1730mmであった。現在では64Kビットチップを用いた場合で1MBのメモリはプリント板1枚である。

5. 現在の計算機

現在の主力機種であるACOSシリーズを取り上げて主にそのアーキテクチャ面での特徴を述べる。ACOSシリーズのアーキテクチャは従来のコンピュータに比較してソフトウェア機能をより多くハードウェアに取り込んで処理能力を向上しようとの考えで設計されており、商用機としては新しい試みを種々実現している。

・仮想空間

ACOSではセグメンテーションとページングを組合せて使い易い仮想空間を提供している。たとえばS1000では図4に示すように、システムのアドレス空間は最大2²³バイトありこれが

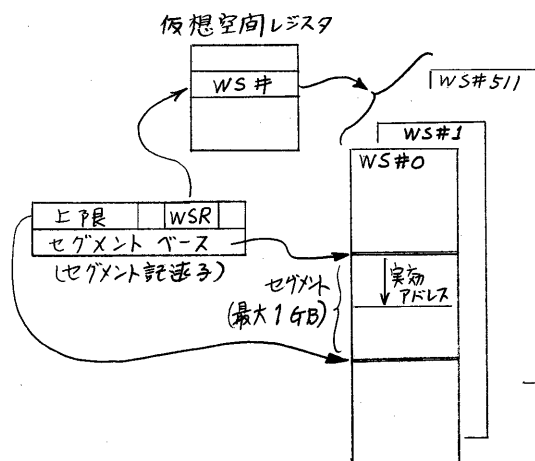


図4 S1000の仮想空間

512個の仮想空間(WS)に分かれ、それらは0~511の仮想空間番号を保持するレジスタによって指定される。1つの仮想空間は任意個のセグメントに分かれている。セグメントは仮想空間中の連続した領域で平続きセグメントやデータセグメントのように情報の論理的単位ごとに作られ、その最大の大きさは1GBである。セグメントはセグメント記述子によって仮想空間中の位置、大きさ、アクセス権などの属性が規定される。なお、図4には示していないが、各仮想空間はセグメントとは無関係に4Kバイト毎のページに分割されページテーブルを介して実記憶

上のページとの対応がとられている。

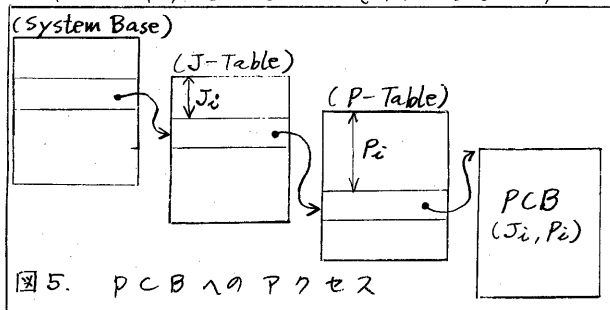
・機密保護

ACOSでは機密保護機能を強化しており、たとえばS1000ではドメイン保護と呼ぶ方式を用いている。プロセスがアクセスできる範囲をドメインと云い、予め規定されたドメイン以外にはアクセスできないよう制御される。各プロセスはセグメント記述子だけを含む特別なセグメント(リンケージセグメント)を与えられていて、このセグメント記述子で示された範囲のみにアクセスが許可される。ハードウェアは命令実行の際すべてのアクセスにおいてセグメント記述子を介してアクセスすることによりそのアクセスが適切なものであるかをチェックしている。これはセグメント記述子がセグメントの属性も規定しているのが可能になり、属性としては平続きセグメント(命令)、データセグメント(読出

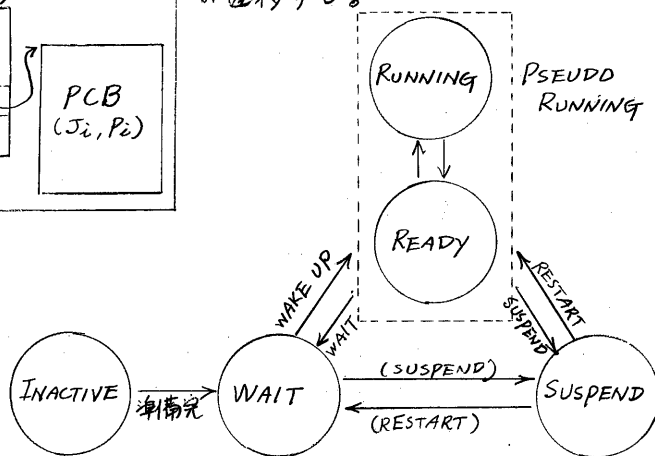
しのみ、書き込みのみ、読み出し書き込み可などに細分される)、セグメント記述子セグメント、系統上の入口点を記述するセグメントなどが定義されている。なお、リンケージセグメント内のセグメント記述子は特別の命令によってのみ操作されるようになっており、故意や誤りによる記述子の破壊等を防止している。この意味で本アーキテクチャはオブジェクトオリエンテッドアーキテクチャと呼ばれることが多く、前記リンケージセグメントはアクセス可能範囲を示したリスト即ちケーパビリティリストである。

・プロセス指向のアーキテクチャ

ACOSは、OSがマルチプログラミングを効率よく制御できるように種々の工夫をしている。たとえばOSなどではアーキテクチャ上多数の仮想計算機が実現してプログラムを実行しているように構成されており、その制御がハードウェア化されている。各仮想計算機はその動作環境(プロセッサ、メモリ、キャッシュなど)が揃った時にプログラムを実行することが出来る(この過程をプロセスという)。仮想計算機がその動作環境を失った時にその連続性を保つためにその時の状態をメモリに保存するがこれをPCB(Process Control Block)と呼んでいる。PCBは(J, P)という2つの整数対で表わされ、J-Table, P-Tableを介してアクセスできる(図5)。プロセスにはRUNNING, READY, WAIT, SUSPEND, INACTIVEの5つの状態があり図6に示すようにその状態が遷移する。



SUSPEND, INACTIVEの5つの状態があり図6に示すようにその状態が遷移する。



RUNNINGはプロセッサを得て動作中、READYはプロセッサの割当てを待っている、WAITはあるEventの発生を待っている、SUSPENDは特殊命令(START命令)を待っている、INACTIVEは仮想計算機としては存在するがまだこれにより処理すべき対象が準備されていない状態を示す。

プロセス間の同期はセマフォア(Semaphore)を用いPオペレーション、Vオペレーションという2つの基本的な命令で制御されている。Pオペレーション命令はセマフォアによってEventが既に発生しているか否かを調べ、発生していれば送られてきている情報を受け取り、発生していないければそのプロセスをセマフォアにつなぎ実行を中断してWAIT状態にする。Vオペレーションはセマフォアを介してEventの発生を知らせる命令でそのEventを待っているプロセスがあればこれをREADY状態にする。なければEvent発生に伴う情報をセマフォアにつなぎおく。ACOSでは入出力動作もこの様構成

用いて制御されており、入出力動作は1つのプロセスで、入出力動作を起動したプロセスとはセマフォを介して同期がとられる。即ち、入出力動作が完了するとその動作を起動したプロセスに対してVオペレーションがなされ、そのプロセスをREADY状態にしてプロセッサの割当て待ちの待ち行列につなぐ。その時ハードウェアは実行中のプロセスと待ち行列中のプロセスの優先度を調べて優先度の高い方のプロセスに切替える。これをプロセスのディスパッチングと呼んでいるがこの動作をハードウェアで処理している点が特徴である。

・ディスクキャッシュ

プロセッサの高速化に比して磁気ディスク装置のアクセスタイムの高速化は遅れておりこれがシステム性能のネックとなることが珍しくなり。この問題を軽減する方法の一つとしてS1000などではディスクキャッシュを提供している。

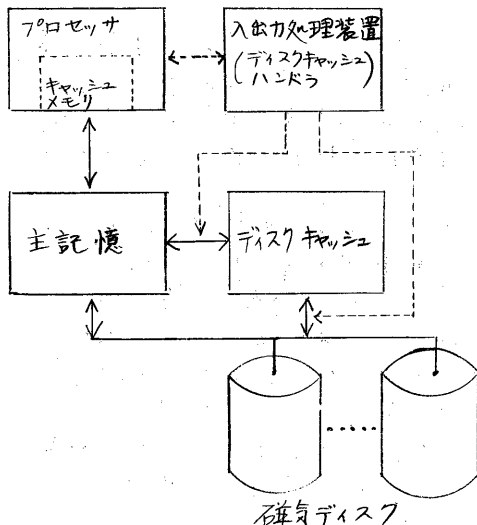


図7. ディスクキャッシュ

最大32Mバイトの容量をもつS1000のディスクキャッシュは図7のような構成をしている。全体の制御は入出力処理装置中のディスクキャッシュハンドラによって行われ、ディスクキャッシュが全磁気ディスクに対して共通に使用できて効率のよい点が特長となっている。読み出し要求でアクセスするレコードがディスクキャッシュ上にないときこのレコードを含むブロックがディスクキャッシュに読み取られ、要求されたレコードは主記憶へ転送される。以後このブロック内のレコードは高速にアクセスできることになる。その効果はアプリケーションやファイルの種類に依存するが実測で70~95%のヒット率が得られておりディスクデータのアクセス時間は平均で半分以上になっている。

なお、普通外に対してはデータの安全性を重視してストアスルー方式にしているが、ディスクキャッシュに書込んだのみで入出力動作終了にする高速ファイルモードもある。

ディスクキャッシュ中のレコードの置換アルゴリズムもLRU(Least Recently Used)方式を基本としているがユニークなファイルに対してはFIFOを採用してヒット率向上をはかっている、等多様な制御が可能なのも特徴である。

・マルチプロセッサ

信頼性や処理能力向上のための手段としてマルチプロセッサ機能が重要であり、ACOSではTCMPに重点を置いてサポートしてきている。例として、ACOS大型機におけるプロセッサ・リリーフ機能について紹介する。プロセッサ・リリーフはマルチプロセッサ構成時にプロセッサの故障により実行中のジョブの放棄やシステム・ダウンが発生するのを避けるための機能である。マルチプロセッサシステムでも運用中にいずれかのプロセッサが故障すれば、その時点で実行中のプログラムやユーザジョブ等の場合はそのジョブの放棄となり、たまたまOSなどシステムの中核となるプログラムを実行中であればシステム・ダウンとなる。

るの一般的なものである。命令再試行とよばれる機能も一般化しているが、これでは間欠的な故障にしか対処できず、固定的な故障には無効である。ACOSの大型機でも、あるプロセッサで故障が発生した時、影響を受けた命令の再試行をまず試みる。それが成功すれば処理が続行されるが、固定的障害で再試行が成功しない時に、正常な他のプロセッサで再試行するのがプロセッサ・リリーフである。この場合、故障したプロセッサの内部状態がシステム制御装置内の診断制御部によってそっくり読み出され、他の正常なプロセッサに移送される。リリーフするプロセッサは割込みによって通知されると実行中のジョブを中断して「リリーフ命令」を実行後停止し、上記状態情報の移送が完了すると命令再試行を開始する。

以上の他にもACOSは入出力要求の待行列処理など、種々の特徴あるアーキテクチャを採用しているが紙面の都合もあり、省略する。

6. おわりに

日本電気の計算機はユーザ要求に応えるべく新しいアーキテクチャの採用に積極的に取り組んできており商用計算機としては先進的アーキテクチャを持っていると思自負している。今や日本の計算機技術は多くの分野で世界のトップレベルになったと考えられ、これから日本のオリジナル技術の開拓になお、そう大きな努力が必要であると思う。

最後に今後のアーキテクチャを展望して私見を少し述べる。計算機技術としてアーキテクチャが重要であることは論を待たないが商用計算機においては、ソフトウェアの発達によってユーザから直接的には見えないもの、即ち計算機全体がブラックボックスになりつつある。しかしソフトウェアの互換性からくる制約のせいでいわゆるメインフレームにおいては画期的なアーキテクチャの出現が期待できず小規模の改良が積み重ねられていく時代に入ったのではないかと思う。したがってソフトウェア資産が継承できなくても切替える価値のあるような革新的計算機（たとえば第五世代コンピュータ）のアーキテクチャに研究努力を向け、この壁を破るべきであろう。

一方、計算機全体としてみると、パーソナル・コンピュータや各種の専用コンピュータが急速に発展しており、従来のようにメイン・フレームで計算機を代表させる時代ではなくなっている。日本電気でもACOSシリーズ以外にスーパーコンピュータSX-1, SX-2, パーソナルコンピュータPCシリーズ、ミニコンピュータMSシリーズ、S20～S150のオフィスコンピュータ、M4クロロ分散処理プロセッサ、さらに日本語ワードプロセッサのような専用計算機と多様化している。これらの新しい分野では過去のしがらみからくる制約も少ないので新しいアーキテクチャを自由な発想で考えることが可能であり今後の楽しみである。但しユーザから見た場合の計算機のブラックボックス化はこれらの分野でも同様であろう。

7. 参考文献

- ・金田「日本電気における計算機開発の歴史」情報処理 No.17 Vol.9 昭51年9月
- ・小林, 北野「NEACシリーズ2200モデル700/575/375のアーキテクチャ」日本電気技報 No.104 昭47年8月
- ・有藤, 他「大型コンピュータACOS1000の高速化技術とアーキテクチャ」日経エレクトロニクス 1981.5.11.