

# 音響計測及び信号処理の実用化を目的とした マイクロプロセッサ導入の現状と実施例

浜田 晴夫 榎田 隆氏 岡部 肇

(東京電機大学 工学部)

## 『1』はじめに

最近では、かつてマイクロコンピュータ出現のインパクトとして称された頃の、マイクロコンピュータへの過大な評価や期待はもはや収束しつつあり、エンド・ユーザーもマイクロコンピュータの能力を冷静に評価し、熟知した上で、各々の目的に合致した多種多様な応用分野の開拓に懸命である。音響の分野においても、マイクロコンピュータやLSI素子の急速な発展を基礎として、デジタル処理技術の浸透化が著しい。PCMプロセッサ、CD(コンパクトディスク)等が流通している現在、例えばA/D、D/A変換技術等については、音響向きの基本素子、周辺技術等、独自の分野を確立しつつある。また、音声合成・認識、PCMオーディオ用(EIAJフォーマット, デジタルローパスフィルタ, CDシステム用)等 デジタル信号処理部のLSI化も活発に推進されている。まさに小型化、低消費電力化、低コスト化を旨とした確実な動向がうかがえる。

一方、話題をマイクロコンピュータの応用にかぎっても、デジタル化による技術面での革新、改善、省力化等を目的とした音響計測、処理などへの応用も活発である。騒音、建築音響、電気音響等の分野での計測では、音場を3次元空間として捉える必要から、多数点における時系列データの(同時)収集、また、長時間にわたる連続計測、測定現場での柔軟な対応等が要求されることが多い。さらに、最近の聴覚や音質評価の研究分野においても、高S/N, 広ダイナミックレンジはもとより、正確な時間軸制御

(タイムデレイ, 位相特性制御)、多種多様なフィルタリング等がしばしば要求される。これらの要求は、従来のアナログ処理技術と比較して、基本的にマイクロコンピュータ等を利用したデジタル処理技術向きの好例といえよう。しかしながら、音響計測、信号処理におけるマイクロコンピュータの利用内容を眺めてみると<sup>1)2)</sup>、主に、(1)信号レベルの計測、記憶更にそれに続く各種評価量算出(データハンドリング)、(2)測定データの視覚化、データ転送等のための手段、また、マイクロコンピュータによるきめの細かな制御能力を利用した、(3)音量調整、楽音などの入出力管理、アナログ機器の自動制御等であることが多い。

すなわち、音響信号波形を直接処理するといった、いわゆる信号処理としての利用はあまり行なわれていない。これはマイクロコンピュータの処理速度の遅さに起因するものである。従って、FFT演算をはじめ乗算を多数回行う必要のある場合とか、大容量の信号処理にマイクロコンピュータを導入し、実用化していくためには、信号の取込み、高速演算などのための外部ハードウェア(高速乗加算器, DSP)を併用するか、あるいは、専用ハードウェアの状態制御として利用する場合が多い。本報告では音響計測及び信号処理にマイクロコンピュータを導入する際のこれらの問題を取り上げる。また、具体的に筆者らの実施例を中心として、その構成、運用等について報告する。従って、本報告はエンドユーザーの一利用現状として捉えて頂きたい。

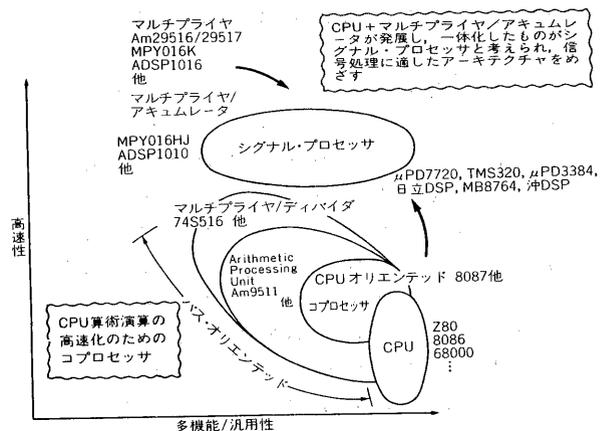
他の分野と同様に、音響の分野に於てもデジタル技術は今や広く応用されている。例えば、建築音響測定等はよい例であり文献(3)等に詳しい解説がある。また、その利用形態も汎用電子計算機のソフトウェア、専用ハードウェア、マイクロプロセッサ等々、多様である。マイクロプロセッサの音響信号処理への応用に関しても、すでに多くの報告、解説(例えば文献(1, 2))がある。

さて、音響信号処理は、画像処理などでの処理速度、また処理のための記憶容量と比較して、一般には低速、小容量であり、既存のMOS技術、回路構成技術と十分整合が取れ、その実用化には何等問題はないように思われる。ところが、例えば聴感試験用テスト信号を作成しようとして、僅か数秒間分のたたみ込み演算、FFT処理等を実時間で行おうとすると、現実的にはハードウェア規模、コスト等の点で困難なことが多い。一方、現時点での8ビット、16ビットのマイクロプロセッサの演算速度、メモリ管理能力等を音響信号処理という面を考えあわせると、多少複雑な信号処理さえ工夫を必要とする場合が多い。

ここでは、広帯域音響信号の測定、信号処理に一般に普及しているマイクロプロセッサを導入する際にしばしば問題となる、(1)信号の取り込みと記憶、(2)演算素子についてその現状を若干考察してみる。なお、この分野での先駆的研究は、山崎氏ら<sup>4)</sup>によって行なわれており、その後多くの適用事例が報告されている。

まず、広帯域音響信号の例として、標準化周波数40KHz、量子化16bit、2chの音響データを想定し、マイクロプロセッサのソフトウェア制御による信号の取り込みを考えてみる。上記音響信号の1ch分のデータのみであれば、8bit(クロック4MHz程度)マイクロプロセッサを用いた場合でも取り込み可能であり、また最近普及しはじめている16bitマイクロプロセッサを用いた場合には、2ch分の取り込みも可能である。一方、コスト的には、8bit16ビットマイコン等の大幅な価格低減、メモリ管理用LSIの出現、既存のソフトウェア環境の資産などを考えると、現状では両者ともコンパラブルであるといえようが、数年後には16bitマイクロプロセッサを用いたシステムがエンド・ユーザー使用においても主流となるであろう。

図1. 各種演算素子



また、長時間の音響信号の記憶にはPCMレコーダが有効である。しかしながら、コンピュータとのインターフェース、多チャンネルのレコーディングとなると現状では自作にたよらざるを得ない。また、PCM信号用の電子編集機は各社で開発され、コンピュータ用のハードディスクドライブを利用したものなど、既に実用に供されている。

一方、信号の冗長性、抽出する情報の性質等に着目し、音声信号はもとより楽音など一般の音響信号についても、情報を圧縮して記憶する試みも行なわれている。

例えば、室内音響計測の分野では、《自乗音圧の時間積分値》が重要な役割を果たす場合がある。川上ら<sup>5)</sup>はこれに着目し、圧縮取り込みによりメモリ容量、演算時間などの削減を計り、可搬型室内音場計測装置を実用化した。このシステムには8bitマイクロプロセッサ(6800,6809)が用いられていた。

## 2-2 演算素子

音響信号処理で基本的で、かつ重要なアルゴリズムはFFTとデジタルフィルタであろう。ところで、これらをど

のような構成で実現するかは、主に要求される乗算レートで決定される。たとえば、標本化周波数40kHz、フィルタ次数32のFIRフィルタを実現しようとすると、毎秒あたりの乗算回数は1.28M回/秒となり、1回の乗算(および累積)に許される時間は780ns以下となる。

これはマイクロプロセッサの性能を越えているため、外部に高速乗算器やシグナル・プロセッサなどのハードウェアが必要となる。この高速乗算器+マイクロプロセッサのハードウェアが発展し、一体化したものがシグナル・プロセッサと言えいよう。しかしながら、マイクロプロセッサのビット数、演算速度は急速な発展を続けているため、近い将来、高速マイコンかシグナル・プロセッサかと言った競合が起ってくる可能性がある。

図1でCPUを含めた各種演算素子を概観する。高速乗算器は16bit×16bitの演算を40ns程度で実行するものとか、アキュムレータ付きのものも実用に供されている。また、表1に乗算器の製品例を示す。さらに、図2に各種16bit乗加算器の乗算時間対消費電力特性を示す。

表1. 高速乗算器(8ビット以上)の製品例

メーカー	TRW				AMD	MMI	Syntek	ANALOG DEVICES			FAIRCHILD	
型名	MPY8AJ/ HJ/HJ-1	MPY12AJ/HJ	MPY16AJ/HJ/K	MPY24AJ	Am29516/ Am29517	57/67558 57/67558-1	SN54/74S557 SN54/74S558	SY66016	ADSP1080	ADSP1012	ADSP1016	54F/74F557 54F/74F558
語長ビット (bit)	8	12	16	24	16	8	8	16	8	12	16	8
乗算時間 (ns)	130(AJ) 65(HJ) 45(HJ-1)	150(AJ) 80(HJ)	160(AJ) 100(HJ) 45(K)	200	40	125	60 (WORST)	100	85 (@ +25°C) 100 (@ +70°C)	110	145 (@ +25°C) 170 (@ +70°C)	(*5) 90
消費電力 (W)	1.2(AJ) 1.0(HJ)	3.0(AJ) 2.0(HJ)	4.0(AJ) 3.0(H) 4.0(K)	4.5	(*1) 4	(*2) 0.9	(*3) 1		0.1 (C-MOS)	0.15 (C-MOS)	0.15 (C-MOS)	(*4) 1
ピン数	40	64	64 (68(Kのフラットタイプ))	64	64	40	40	64	40	64	64	40

(\*1) Supply Voltage×Supply Current(COM'L, T.=0°-70°C, max)=5(V)×800(mA)

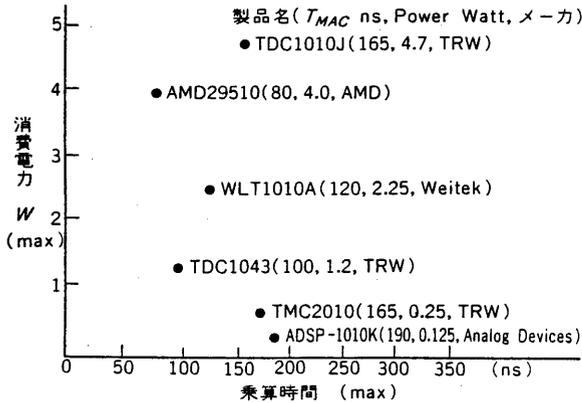
(\*2) Supply Voltage×Supply Current=5(V)×180(mA)

(\*3) Supply Voltage×Supply Current=5(V)×200(mA)

(\*4) Supply Voltage×Supply Current=5(V)×200(mA)(typ)

(\*5) 16ビット×16ビット(2°C)の計算時(typ)

図2. 高速乗算器の乗算時間対消費電力(最悪ケース)



一方、シグナル・プロセッサ(以後、DSPと略記する)の本格的なものとしては、 $\mu$ PD7720(1980年)とBell DSP(1980年)が電話帯域信号に信号処理を行う目的で開発され、以後、各社からつぎつぎに発表されている(表2参照、文献(6)より引用)。DSPは、マイクロプログラム制御や内部バス構造などアーキテクチャ面での工夫によりデジタル信号処理のスループットを大幅に向上させている。DSPを用いた主な応用例としては、FFTプロセッサ、モデム、エコーキャンセラ、CD用デジタルローパスフィルタ、各種高能率音声符号器等が報告、実用化されている。

さて、現実の信号処理システムの構築では、各種応用プログラム、マンマシンインターフェースへの柔軟な対応等のため、マイクロプロセッサの管理下へ上述の高速演算素子(DSPはそれ自身マイクロプロセッサと考えられるが、ここでは一応高速演算素子として分類しておく)をおいた構成がとられる場合が多い。

表2. 各種シグナルプロセッサの仕様比較(文献(6)より引用)

発表時期	1980年		1982年			1983年	
	NEC $\mu$ PD 7720	Bell DSP	TI TMS 320	NEC $\mu$ PD 3384	日立 DSP	富士通 MB 8764	沖 DSP
デバイス技術	3 $\mu$ NMOS	5 $\mu$ NMOS	3 $\mu$ NMOS	3 $\mu$ NMOS	3 $\mu$ CMOS	3 $\mu$ CMOS	3 $\mu$ CMOS
チップサイズ	28.40 mm <sup>2</sup>	68.50	43.81	58.78	49.26	91.20	60.06
パッケージピン数	28ピン	40	40	64	40	88	42
電源供給	+5 V/0.9W	+5 V/1.25W	+5 V/0.95W	+5 V/1W	+5 V/0.2W	+5 V/0.29W	+5 V/0.13W
EPROM版	有	無	無	無	無	無	無
命令サイクル時間	250 ns	800 ns	200 ns	300 ns	250 ns	Typ. 100 ns	400 ns
データ語長	16ビット(倍精度可)	20 (Acc: 40 bit)	16 (Acc: 32 bit)	16	12+4 浮動 (Acc: 16+4)	16 (Acc: 26 bit)	16
乗算器構成	16 $\times$ 16 $\rightarrow$ 31	20 $\times$ 16 $\rightarrow$ 36	16 $\times$ 16 $\rightarrow$ 32	16 $\times$ 16 $\rightarrow$ 16	12 $\times$ 12 $\rightarrow$ 16 (仮数部)	16 $\times$ 16 $\rightarrow$ 26	14 $\times$ 14 $\rightarrow$ 16
乗数/被乗数同時設定	可	不可	不可	可	可	可	可
プログラムROM	512 $\times$ 23ビット	1k $\times$ 16 (外付 1k $\times$ 16)	1.5k $\times$ 16 (+2.5k 外付可)	512 $\times$ 32	512 $\times$ 22	1k $\times$ 24 (外付 1k $\times$ 24)	512 $\times$ 58
ROM	512 $\times$ 13ビット	無	無	512 $\times$ 16	128 $\times$ 16	無	640 $\times$ 12
データRAM	128 $\times$ 16ビット	128 $\times$ 20	144 $\times$ 16	2 $\times$ (128 $\times$ 16)	200 $\times$ 16	2 $\times$ (128 $\times$ 16) (外付 1k $\times$ 16)	2 $\times$ (80 $\times$ 16)
DMA機能	有	無	無	有	有	有	無
データ入出力インターフェース	8ビット 並列 I/O 直列 I/O	16ビット 並列 I/O 直列 I/O	16ビット 並列 I/O	16ビット 並列 I/O 直列 FIFO I/O	16ビット 並列 I/O 直列 I/O	16ビット 並列 I/O (アドレス機能付)	16ビット 並列 I/O

『 3 』 実施例 1

in situ 測定システム

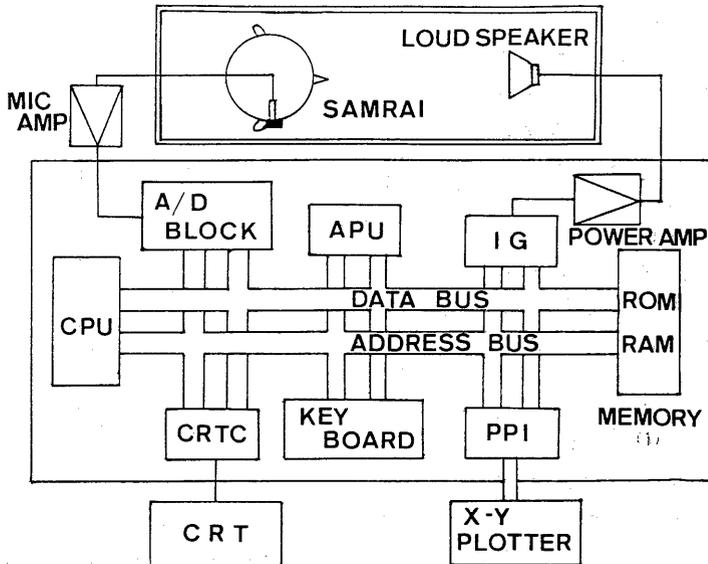
日本工業規格 (J I S C5512) によって表示される補聴器の利得の特性表示は、性能の規格チェックなど工業的目的には向いているものの、補聴器装用時の諸効果 (回折、反射、吸音、OPEN EAR GAIN、等の消失効果) が考慮されていない。そのため、臨床的に補聴器のフィッティングを行う場合など、補聴器装用状態における (in situ) 実効的な利得 (挿入利得) を求める必要性が認識されるようになってきた。我々は日本人男子平均寸法に基づく H A T S (Head and Torso Simulator) を用いて擬似 in situ 測定システムを開発した。 7) 8)

3-1 信号処理部の構成

本システムは H A T S (S A M R A I) とデジタル計測処理装置 (S P I R I T ; System for Processing of Impulse Response on In situ measurement Technique) からなる。S P I R I T は補聴器のインパルス応答を H A T S を介して取り込み、F F T により周波数応答に変換し、補聴器の挿入利得、ベント特性等を算出するスタンドアロンタイプの計測システムである。 図 3 に S P I R I T のブロックダイヤグラムを示す。

S P I R I T は大別して、インパルス応答の取り込みに関する部分、信号処理等の演算を行う部分、ユーザーとの交信や測定結果の出力等に関する部分の 3 つに分けられる。各部分は 8 ビットマイクロプロセッサにより制御され、全体を通して処理の自動化がはかられている。F F T や複素演算等には、専用の数値演算ユニット (A P U : Am 9511) を用い、また、それらの演算は精度上の要求から、指数部 1 バイト、仮数部 3 バイトの浮動

図 3. S P I R I T の  
ブロックダイヤグラム



APU : Arithmetic Processing Unit  
(高速演算素子)  
IG : Impulse Generator  
PPI : Programmable Peripheral Interface

小数点演算によって、実用上十分な精度が保たれている。

また、SPIRITでは同期加算の手法を用いて、インパルス応答の直接測定を行っているため、パルス計測の利点をいかした柔軟性のある現場計測（たとえば、無響室以外の反射のある部屋での測定）が可能となった。なお、インパルス応答の取り込みは、

量子化ステップ数 : 12 bit

サンプリング周波数 : 50 KHz

サンプリングポイント : 1024 点

同期加算数 : 128 ~ 2048

で行なわれている。さらに、アッテネータ値の自動補正、測定データのファイル管理等々、マイクロプロセッサを活用した処理の簡素化を実現した。測定データのファイル管理は周波数領域のデータについて行なわれ、この機能により、例えばHATSの裸耳音圧を一度測定しておけば、その後は補聴器を次々にとりかえるだけで挿入利得を求めることができる。

### 3-2 測定結果

SPIRITを用いて測定した例を次に簡単に述べる。SAMRAIの裸耳のインパルス応答とこれに耳掛型補聴器を装着した時のインパルス応答を図4の(a), (b)に示してある。これらをもとに求めた耳掛型補聴器の挿入利得を図5に示す。図には、比較のため同じ補聴器の2ccカップラ測定の結果を破線で示してある。この比較から、人間が装用した時の利得は2ccカップラで測定した利得に比べ、2KHz以上で大きく下回わり、その差は最大20dBに達することが分る。これらの傾向は既に報告されている実耳の測定結果（例えば、Pascoe）とよい対応を示している。

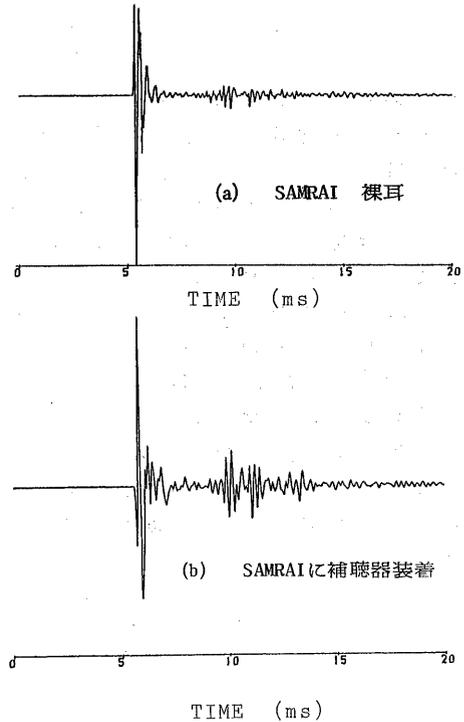


図4. SAMRAIでとり込んだインパルス応答

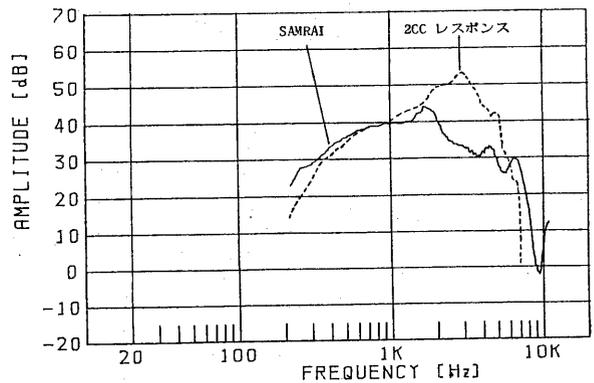


図5. 本システムで測定した耳掛型補聴器の挿入利得と2ccカップラレスポンス

『 4 』 実施例 2  
再生等化系へのデジタル  
フィルタの適用

高速乗算器を用いた信号処理部の構成例として、FIRフィルタとIIRフィルタをそれぞれ、OSS等化器と称する2chの再生等化系に適用した例について述べる。OSS等化器は、Orthostereophonic System (OSS) と称するHATSを用いた両耳受聴のための基準的音響伝送系の構成要素であり、一種の2ch前置逆フィルタである。

図6にOSS等化器 (OSS Network) と、それを用いた無響室内での再生の様子を示す。入力  $I_R$ ,  $I_L$  には、HATS 收音された信号が加えられる。このOSS等化器の目的は、人頭とラウドスピーカ間に生ずるクロストークを含めた全伝送特性を補正し、信号  $I_R$ ,  $I_L$  からその受聴者が原音場にいたとすれば得られる鼓膜上音圧を再現 (retrieval) することにある。そのためには、OSS等化器の振幅特性のみならず、位相特性にも十分注意を払って実現する必要がある。現在我々は、

- [1] たたみ込み演算による  
FIRフィルタ<sup>9)</sup>
  - [2] 対数振幅特性の直接近似法による  
実時間IIRフィルタ<sup>10)</sup>
- の2種類のデジタルフィルタでOSS等化器を実現し、実用に供している。

4-1 FIR フィルタ

本OSS等化器はより正確なフィルタ特性を運用しやすい形で提供することを目標に開発された。また、本システムでは、PCMレコーダ (16 bit, 44.0559 KHz) を用いて、HATSで得られた2チャンネル音響信号の録音再生を行っている。

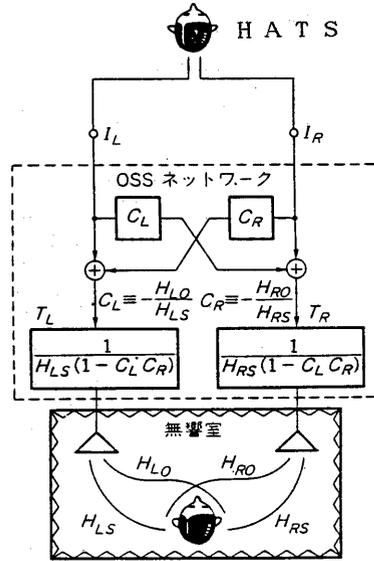


図 6 .

OSS等化器とそれを  
用いた無響室内での  
受聴の様子を基本  
的に示す。OSS等  
化器は、OSS等化  
器と等化器、プロ  
ック、T<sub>L</sub>、T<sub>R</sub>、  
無響室内での  
受聴の様子を  
基本的に示す。

4-1-1 ハードウェア

このFIRフィルタによるOSS等化器は、音響データファイルとしての磁気バブルメモリユニット (MBMU; 2Mバイト) と、コンポバと称している高速たたみ込み演算器を、汎用マイクロコンピュータの管理下で運用することで実現している (図7参照)。この管理構成によって、フィルタ係数、テスト音長、データ選択等のパラメータ変更が簡単に行え、しかも実行時間が大幅に短縮される。結果として、約12秒の聴感テスト用ソースが約7分程度で作成可能である。

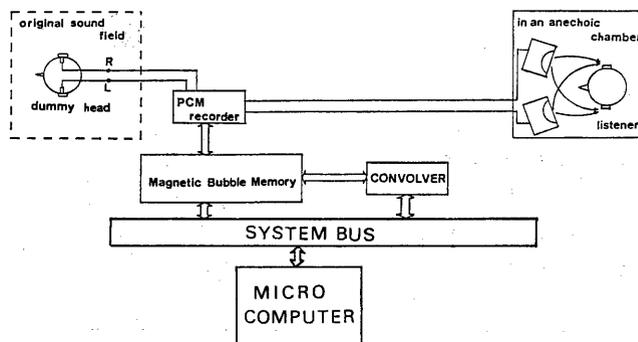


図7. FIRフィルタ方式によるOSSのシステムブロック

コンボルバは、4つの1024点たたみ込み演算を同時に実行する制御アルゴリズムが用いられている。コンボルバの内部構成とデータフローの様子を図8に示す。乗算は16 bit × 16 bitとしているが、有限レジスタ長の影響を考慮して内部レジスタは40 bitとした。また、オーバーフローを考慮したシフト機能も付加されており、マイクロプロコンピュータから、そのシフト数を指定することも可能である。なお、信号の標準化周波数は、44.0559 KHZ（業務用PCMプロセッサを使用）、また、乗算速度は高速乗算器MPY16HJ（TRW社）を用い、16 bit × 16 bitで100 nsである。実際、一回の積和に要する時間はメモリの読み出し時間や加算時間も合わせて600 nsとした。

#### 4-1-2 ソフトウェア

マイクロコンピュータによる制御プログラムは、パラメータ変更等の演算仕様決定のためのプログラム（会話型言語）と、その仕様に基ずいて周辺機器（コンボルバ、磁気バブルメモリ）とタスク単位で命令のやりとりを行うプログラム（

アセンブリ言語）とで記述されている。

この後者の機械語プログラムには、浮動小数点演算パッケージ、FFT等の応用プログラムも含み、4KバイトROM 2個に常駐している。

#### 4-2 IIR フィルタ

このOSS等化器は、実用上十分な近似特性を保持したまま、実時間で動作することを目的として開発された。詳しくは文献（10, 11）等にあるため、ここでは、音響用実時間デジタルフィルタの例としてその基本ハードウェアのみを示す。基本フィルタ部を図9に示す。実際の構成（図10）では、基本フィルタ部の回路を共有して、同じ回路で係数と遅延部を変えながら、出力を入力に戻し、32回巡回（次数32）させて実現している。高速乗算器は、前述のMPY16HJ（TRW社）を用い、一回の基本フィルタの処理に要する時間は700 nsとしている。また、使用したメモリのアクセスタイムは、係数用（82S09）で45 ns、遅延用（HM6148）が70 nsである。

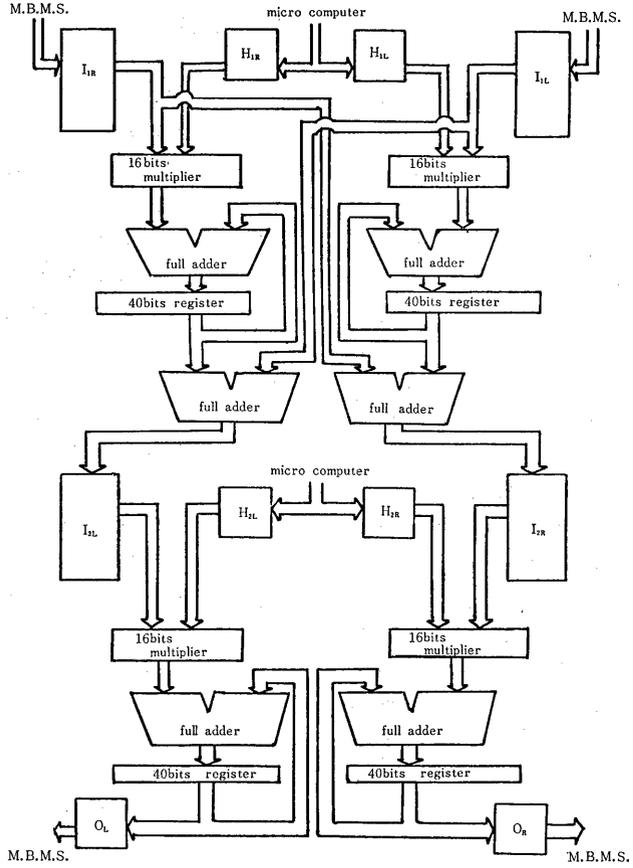
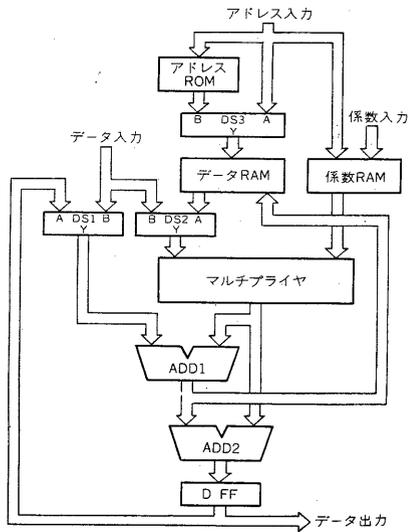
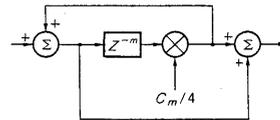


図 8. コンボルバの内部構造とデータフロー



DS1, DS2, DS3: データ・セクタ  
ADD1, ADD2: 加算器(16ビット)

図 10. 基本フィルタ部のブロックダイアグラム



$$H_m(z) = \frac{1 + \frac{C_m}{4} \cdot Z^{-m}}{1 - \frac{C_m}{4} \cdot Z^{-m}} \quad (\text{基本式})$$

ただし、 $C_m$ はケプストラムから得られる係数を意味する。<sup>(7)</sup>

図 9. IIRフィルタの基本フィルタ部

## おわりに

音響計測、信号処理におけるマイクロプロセッサ導入について、エンド・ユーザーとしての筆者らの日常業務、導入例を参考にして、多少考察を試みた。

現状の日常業務では、素子としてのマイクロプロセッサを活用するという形態ではなく、いわゆる汎用のデスクトップ型マイクロコンピュータを、主に実時間信号分析器等のデータ整理、制御等に用いるといった利用形態が多いようである。しかしながら、このような利用の一方、高速演算素子の併用等多少の工夫を行うことで、汎用マイクロプロセッサを用いた実用的計測、処理システムを実現することは、現状でも十分可能であると思われる。さらに、高速化、大容量化、アーキテクチャー面での進歩、高度ソフトウェア環境の構築等々、今後のマイクロコンピュータの発展に期待するところは大きい。また、DSP等、信号処理用LSIの一層の発展、価格の低減等によって、デジタル信号処理の実時間化がさらに活発に推進されることは明らかである。

最後に、筆者らのマイクロプロセッサ導入の実施例として、補聴器のinsitu測定システムと、デジタルフィルタについて述べた。特に、デジタルフィルタの再生等化系への適用については、ダイナミック・レンジ、複雑な要求特性、位相特性（時間軸の管理）の重要性、再現性と設計の柔軟さ、などにおけるデジタル処理のすぐれた性質からであった。これらは、マイクロプロセッサの積極的活用が無くしては、使いやすい道具として、実現し得なかつたであろう。

## 参考文献

- 1) マイクロコンピュータとその音響信号処理への応用, 日本音響学会第17回技術講習会資料, 昭和53年12月
- 2) 建築音響・騒音の分野における新しい測定技術, 日本音響学会建築音響研究会資料 AA84-01 ~ 07, 1984年1月
- 3) 山崎芳夫, "建築音響測定へのデジタル技術の応用," 日本音響学会誌 38巻 11号 (1982) pp.721~726
- 4) 音響及び振動工学におけるデジタル信号処理技術, 日本音響学会第15回技術講習会資料, 昭和52年9月
- 5) 川上福司, "新しい室内音響測定システム," 音響技術 no.45/feb.1984
- 6) 丸山力男, "音響信号処理用LSI," 日本音響学会誌 39巻 11号 (1983) pp.750~755
- 7) Kaoru Okabe, Hareo Hamada, and Tanetoshi Miura, "System for simulated in situ measurement of hearing aids," J. Acoust. Soc. Jpn. (E) 5, 2 (1984)
- 8) 中村賢二 他, "箱形補聴器の挿入利得," Audiology Japan, 27, 106~111, 1984
- 9) 浜田晴夫, "基準的收音・再生を目的とするOrthostereophonic Systemの構成," 日本音響学会誌 39巻 5号 (1983) pp.337 ~ 384
- 10) 佐伯英一化, "OSS用リアルタイム・デジタルフィルタの製作," 音講論集 (昭和57-10)