

補間された等化器を用いた
FIR デジタルフィルタの設計
A Design of FIR Digital Filters Using Interpolated Equalizers

本 間 仁 志
Hitoshi HONMA

山 田 正 一
Masakazu YAMADA

佐 川 雅 彦
Masahiko SAGAWA

東京都立大学 工学部

Faculty of Technology, Tokyo Metropolitan University

1. まえがき

FIR (Finite Impulse Response) デジタルフィルタは、本来安定であり、理想的な直線位相特性を持つものが実現できる。しかし、特性の実現には、一般に、多くの乗算器、加算器を必要とし、そのために以下のような問題点が生じてしまう。

- a) ハードウェアが増大し、経済的に好ましくない。
- b) 丸め雑音が、加算器、乗算器の数に比例して大きくなる。
- c) 乗算器数が多いほど、量子化に伴う特性劣化が大きくなる。

以上のような点を改善するために、本報告では、乗算器数、加算器数の低減を目的としたFIRフィルタの設計法について述べる。

加算器数、乗算器数の低減を目的とした研究は、従来から乗算器の低減を中心に幾つか試みられており、多くの興味深い方法が提案されている⁽¹⁾⁻⁽⁷⁾。特に、Adamsらが提案したプリフィルタと等化器の縦続形構成による方法は^{(1),(2)}、設計の容易さ、ハードウェアの低減率において優れている。この方法では、乗算器を必要としないRRS (Recursive Running Sum) でプリフィルタを構成し、等化器はParks-McClellanらの方法⁽⁹⁾に基づいて設計される。この等化器の設計法は、Adamsらに限らず、他のプリフィルタと等化器を用いた設計法においても広く用いられている⁽³⁾⁻⁽⁵⁾。従って、従来のプリフィルタを用いたFIRフィルタの設計に関する研究は、いかに仕様に近いプリフィルタを

設計するかを主眼に行われてきている。その結果、加算器数、乗算器数の低減率は、プリフィルタの設計法だけに大きく依存している。しかしながら、乗算器を用いないという条件の基でのプリフィルタの設計には、実現できる阻止域減衰量、ロールオフ特性等に多くの制約が伴い、その効果も限られてしまっている。より効果的にFIRフィルタを設計するためには、プリフィルタだけではなく、等化器の設計についても更に検討する必要がある。

そこで、本報告では、等化器の設計についても考察を加え、プリフィルタと等化器の縦続接続により直線位相を持つFIRフィルタを効果的に設計する。プリフィルタは、RRSを縦続構成したものを用いる。そして、等化器は、Parks-McClellanらの方法⁽⁹⁾に補間と言う考えを取り込んだ新しい方法で設計される。幾つかの例題に本方法を適用し、従来の方法に比べ、乗算器数、加算器数の大幅な低減が可能となることを確認した。

2. プリフィルタを用いたFIRフィルタ

ここでは、プリフィルタと等化器の縦続接続により、FIRフィルタを実現する方法について簡単に述べ、従来の方法の問題点と、本方法の狙いについて説明する。

図1は、FIRフィルタの伝達関数 $H(z)$ を、
$$H(z) = P(z)E(z) \quad (1)$$

で、つまり伝達関数 $P(z)$ を持つ乗算器を用いないプリフィルタと、その特性を補正するに必要な伝達関数 $E(z)$ を持つ等化器の縦続接続により

構成する方法を説明している。この構成は、全体に必要な乗算器数、加算器数を、直接形構成する場合に比べ、減らす事を目的としている。Adamsらは、この場合のプリフィルタとして、

$$R_L(z) = \frac{1-z^{-L}}{1-z^{-1}} \quad (2)$$

と伝達関数が表せるRRS構成を用いた⁽¹⁾。RRSは、図2のように構成され、L個の遅延器、2個の加算器で実現される。

今、次の仕様の低域通過フィルタについて考えてみる。

例1: $\omega_p = 0.042\pi$, $\omega_s = 0.14\pi$

$DB_p = 0.2\text{dB}$, $DB_s = 60\text{dB}$

ここで、 ω_p は通過域端、 ω_s は阻止域端の正規化角周波数、 DB_p は通過域リップル、 DB_s は阻止域減衰量である。図3は、この仕様に対し、チェビシェフ近似であるParks-McClellanらの方法⁽⁹⁾で設計された特性と、

$$P(z) = R_{13}(z) \quad (3)$$

の場合の特性を比較したものである。図から明らかのように、式(3)では、得られる阻止域減衰量が限られ、また、通過域での落込みが避けられない。図4は、式(3)の特性と次式の特性を比較したものである。

$$P(z) = R_{13}(z)R_{13}(z)R_{13}(z)R_{13}(z)R_{13}(z) \quad (4)$$

RRSを縦続接続することにより、阻止域減衰量は確保できるが、通過域の落込みは更に激しくなることが分かる。プリフィルタの特性が、要求特性に対し大きな誤差を持つほど、等化器の負担が重くなり、加算器数、乗算器数の低減効果が期待できなくなってしまう。

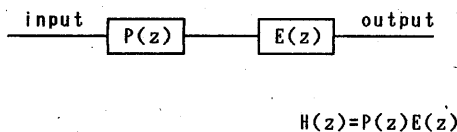


図1 プリフィルタ-等化器構成

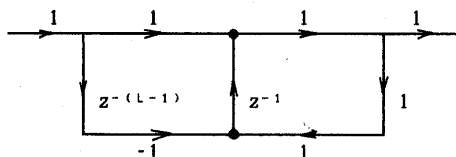


図2 RRS構成

通過域特性と阻止域特性に関するこのような問題は、特に大きな阻止域減衰量を要求される場合に重要となる。それに対し、Adamsらは、RRSをKaiserらの提案したSSS (Simple Symmetric Sharpening) 構成⁽⁸⁾に基づいて構成し、その改善を試みた⁽²⁾。また、プリフィルタの設計に関する研究は、このような問題を如何に解決するかということを主眼に行われてきている⁽³⁾⁻⁽⁵⁾。しかしながら、プリフィルタ設計には、やはり大きな制限が伴い、プリフィルタの設計法の開発だけで、より大きな加算器数、乗算器

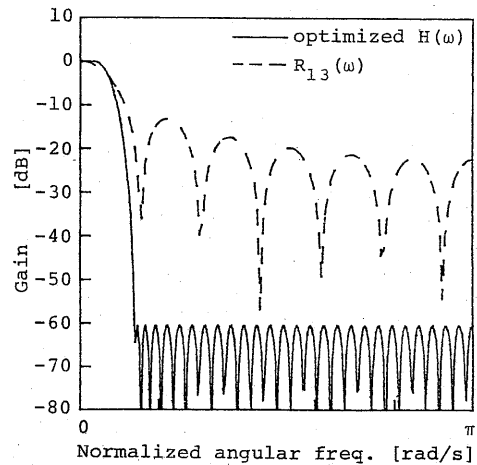


図3 RRS $R_{13}(\omega)$ とParks-McClellanらの方法で設計された最適な $H(\omega)$

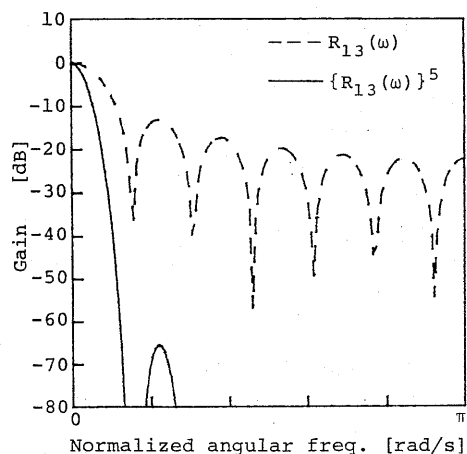


図4 $R_{13}(\omega)$ と $\{R_{13}(\omega)\}^5$ の比較

数の低減効果を期待することは困難であると考えられる。そこで、本報告では、プリフィルタだけではなく、等化器の設計法にも考察を加え、加算器数、乗算器数の低減を狙う。

3. 補間された等化器

ここでは、本報告で提案する新しい等化器について説明する。

プリフィルタとして式(4)を用いる場合を例にして、等化器の基本的な考え方を示す。まず、式(4)の $P(z)$ の周波数特性 $P(\omega)$ を F 倍する。

$$P(\omega/F), \quad \omega \in [0, \pi] \quad (5)$$

但し、 F は、正の整数であり、 $\omega_0 \leq \pi/F$ が成立するように選ばれる。図5は、 $F=8$ の場合の式(5)の振幅特性を示している。次に、

$$DB_0 \geq 20 \log |P(\omega/F)E'(\omega)| \geq -DB_0, \quad \omega \in [0, F\omega_0] \quad (6)$$

$$20 \log |P(\omega/F)E'(\omega)| \leq -DB_s, \quad \omega \in [F\omega_s, \pi] \quad (7)$$

となる最適な $E'(\omega)$ を設計する。但し、 $\omega_s \geq \pi/F$ の場合には、式(7)は考えず、式(6)だけを満たすように $E'(\omega)$ を設計する。 $E'(\omega)$ はParks-McClellanらの方法⁽⁹⁾を用いることにより容易に設計することができる。図5に、この方法により設計された $E'(\omega)$ を示している。ここで、周波数特性 $E'(\omega)$ を持つ伝達関数 $E'(z)$ を、

$$E'(z) = \sum_{n=0}^{E-1} e(n)z^{-n} \quad (8)$$

と表すことにする。

図5の $E'(\omega)$ に対応するインパルス応答 $e(n)$ を、図6(a)に示す。図6(b)は、図6(a)のインパルス応答に、 $F-1=7$ 個の零インパルス応答を補間した例である。このように零補間した場合の伝達関数は、式(8)に対し、

$$E'(z^F) = \sum_{n=0}^{E-1} e(n)z^{-Fn} \quad (9)$$

と表される。ここでは、式(4)のプリフィルタ $P(z)$ に対する等化器 $E(z)$ として、

$$E(z) = E'(z^F) \quad (10)$$

を用いる。式(9)を構成する際に必要となる加算器数、乗算器数は、式(8)の場合と同数である。図7に示すように式(9)の周波数特性は、角周波数で周期 $2\pi/F$ の周期関数となる。 $E(z)$ の周波数特性 $E(\omega)$ は、設計手順から明らかなように、 $H(\omega) = P(\omega)E(\omega)$ が $0 \sim \pi/F$ の間の角周波数に対

して仕様を満たすことを保証できる。また、 $\pi/F \sim \pi$ の角周波数に対しても、図7に示すように、零補間により、阻止域特性が持ちあがるのを極力抑えることが可能となる。図8は、プリフィルタ等化器構成全体での特性を示しており、仕様を満たす特性が実現できていることが分かる。

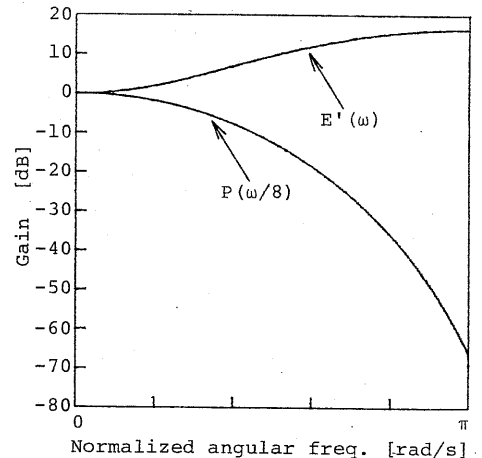


図5 $P(\omega/8)$ とその特性を補正する $E'(\omega)$

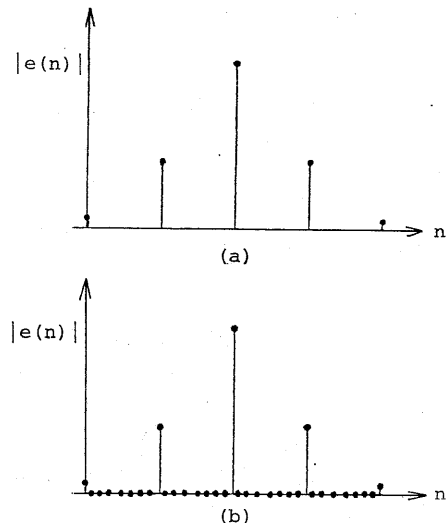


図6 等化器のインパルス応答
(a) $E'(z)$ のインパルス応答, (b) $E'(z^8)$ のインパルス応答

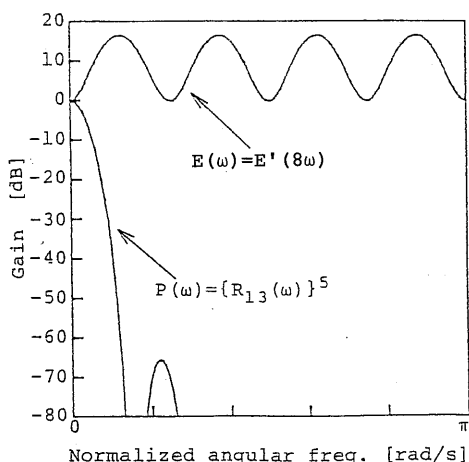


図7 設計されたプリフィルタと等化器の特性

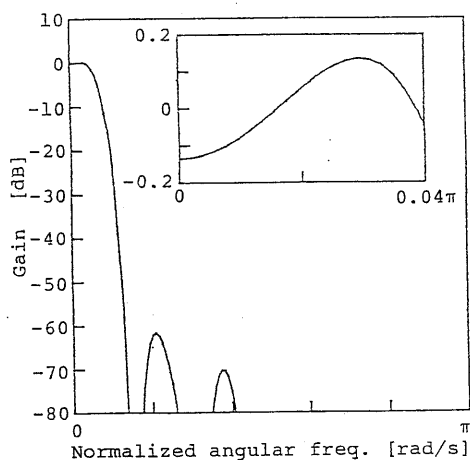


図8 補間された等化器を用いて実現されたフィルタ特性

表1は、このように補間された等化器を用いて設計した場合と、すでに報告されている方法による場合とについて、フィルタの実現に必要な素子数を比較したものである。表から明らかのように、本方法により、加算器数、乗算器数の大幅な低減が可能となっているのが分かる。零補間された等化器を用いることによるこのような低減効果は、プリフィルタ特性 $P(\omega)$ に対し等化器を設計するより、式(5)の $P(\omega/F)$ に対し式(6),(7)を満たす等化器を設計するほうが、低

い次数で設計できることに起因する。つまり、 $P(\omega/F)$ とそれを補正する $E'(\omega)$ の次のような特徴によるものである。

- a) $P(\omega/F)$ での通過域特性の落込みが、 $P(\omega)$ の場合に比べ緩やかとなる。
- b) a)の理由により、通過域特性の補正に伴う阻止域特性の持ち上げを抑えるのが容易となる。

次に、このような考えに基づくFIRフィルタの具体的な設計法について検討する。

表1 例1の実現に要する素子数

設計法	A	M	D	A+M	A+M+D
直接設計	58	30	58	88	146
Adams ⁽²⁾	37	17	73	54	127
相川 ⁽³⁾	80	9	114	89	203
本方法	14	3	97	17	114

$\omega_p = 0.042\pi$, $\omega_s = 0.14\pi$, $DB_p = 0.2\text{dB}$, $DB_s = 60\text{dB}$,
A:加算器数, M:乗算器数, D:遅延器数

4. 低域通過フィルタの設計

3. で述べた補間された等化器を用いたFIRフィルタの設計法について説明する。但し、ここでは、乗算器の低減を最優先で考えた設計法について示す。

プリフィルタは、式(2)のRRS構成を縦続接続したものを用いる。

$$P(z) = \{R_L(z)\}^Q \quad (11)$$

$R_L(z)$ の周波数特性 $R_L(\omega)$ は、次式で与えられる。

$$R_L(\omega) = \frac{\sin(\omega L/2)}{\sin(\omega/2)} \exp\{-j\omega(L-1)/2\} \quad (12)$$

図9は、式(12)の特性を示している。

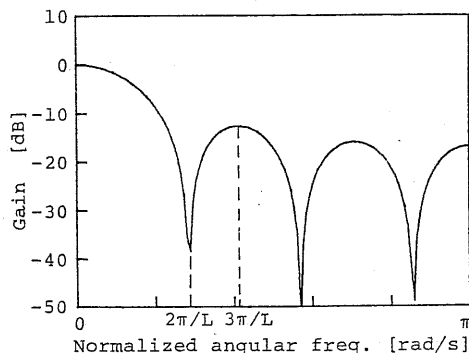


図9 低域通過RRSの特性

手順1: RRSの次数Lの決定

RRSの次数Lは、図9の $\omega = 2\pi/L$ が ω_s の近くなるように選ばれる。つまり、

$$L \approx 2\pi/\omega_s \quad (13)$$

となる整数とする。但し、 $\omega_p \leq 2\pi/L$ で、かつ、

$$|R_L(3\pi/L)| \approx \max_{\omega} \{|R_L(\omega)|\}, \quad \omega \in [\omega_s, \pi] \quad (14)$$

を満たすように選ぶ。

手順2: RRSの段数Qの決定

ここでは、 $P(\omega)$ が、与えられた仕様に対し、阻止域($\omega = \omega_s \sim \pi$)特性を満たすようにQを選択する。式(14)から、

$$Q \geq -DB_s/20 \log |R_L(3\pi/L)| \quad (15)$$

となる正の整数をQとする。

手順3: 零補間数Fの選択

零補間された等化器特性 $E(\omega)$ が、 $P(\omega)$ の阻止域の持ち上げを極力抑えるようにFは選ばれる。 $E(\omega)$ は、周期 $\omega = 2\pi/F$ の周期関数となることを上述した。従って、

$$20 \log |E(2\pi i/F)| = 0, \quad i=0,1,\dots,F \quad (16)$$

となり、 $P(\omega)$ は、 $\omega = 2\pi i/F$ において $E(\omega)$ の影響を受けない。阻止域特性において仕様に対し $P(\omega)$ が最も厳しくなるは、式(14)より、 $P(3\pi/L)$ となる。 $P(3\pi/L)$ の持ち上げを抑える意味で、Fは、

$$F \approx 2Lm/3, \quad m=1,2,\dots \quad (17)$$

但し、 $\omega_p \leq \pi/F$

となる正の整数が選ばれる。

手順4: $E'(z)$ を設計する。

式(6),(7)を満たす最適な $E'(z)$ を、Parks-McClellanらの方法⁽⁹⁾を用いて設計する。

手順5: 等化器 $E(z)$ を設計する。

式(10)に従って、 $E'(z)$ に零補間し、 $E(z)$ を求める。

手順6: $P(z)E(z)$ が、仕様を満たす事を確認する。

仕様を満たさない場合は、 $Q = Q + 1$ とし、手順3以降を繰り返す。

以上の設計手順を、2.に示した例1の仕様の場合に適用してみる。まず、Lは、 $2\pi/\omega_s = 14.28$ となるので、例えば $L = 14$ と選ばれる。Qは、式(15)から、 $Q = 5$ となる。また、式(17)から、 $F = 9$ を選択した。表2では、このように各設計パラメータを選択した場合と、この

ように選択しなかった場合について、必要となる素子数を比較している。

表2 設計パラメータの選択と素子数

L	Q	F	A	M	D	A+M	A+M+D
14	5	9	14	3	106	17	123
12	5	8	14	3	92	17	109
13	5	8	14	3	97	17	114

$\omega_p = 0.042\pi$, $\omega_s = 0.14\pi$, $DB_p = 0.2\text{dB}$, $DB_s = 60\text{dB}$,

A:加算器数, M:乗算器数, D:遅延器数

表から、設計パラメータの選択には幅があり、本方法による加算器数、乗算器数の低減効果は、L, Fの値の厳密な決定がなくても十分期待できることが分かる。

本方法には、このような特徴の他に、大きな阻止域減衰量が要求された場合にも、その効果が期待できるという特徴がある。表3では、例1より更に大きな阻止域減衰量を実現する場合に必要な素子数を比較している。

表3 例2の実現に要する素子数

設計法	A	M	D	A+M	A+M+D
直接設計	73	37	73	110	183
Adams ⁽²⁾	61	29	97	90	187
本方法	18	3	116	21	137

$\omega_p = 0.042\pi$, $\omega_s = 0.14\pi$, $DB_p = 0.2\text{dB}$, $DB_s = 80\text{dB}$,

A:加算器数, M:乗算器数, D:遅延器数

表3から明らかなように、加算器数と乗算器数の和では、本方法を用いることにより、直接設計に比べ約1/5、Adams⁽²⁾らの方法とは約1/4と大きな低減効果が確認できた。本方法によるこのような低減効果は、設計手順で述べたように、本方法が、大きな阻止域減衰量を実現する際に問題となるプリフィルタの通過域特性の落込みを緩和する方法であることに起因している。

図10では、例1の仕様について設計されたフィルタの係数量子化に伴う特性劣化を比較している。但し、量子化は、固定小数点表示、6ビットの丸めで行われた。Parks-McClellanらの方法⁽⁹⁾で最適設計され、直接形で構成された例

では、良く知られているように⁽¹⁰⁾、阻止域特性で激しい劣化が生じている。また、図10には示していないが、Adamsらの方法による場合にも、仕様を満たすことはできない⁽²⁾。それに対し、本方法で設計された例では、6ビットの量子化においても仕様を満たすことが確認できた。これは、本方法による乗算器数の大幅な低減により、低感度構成が実現されていると考えられる。

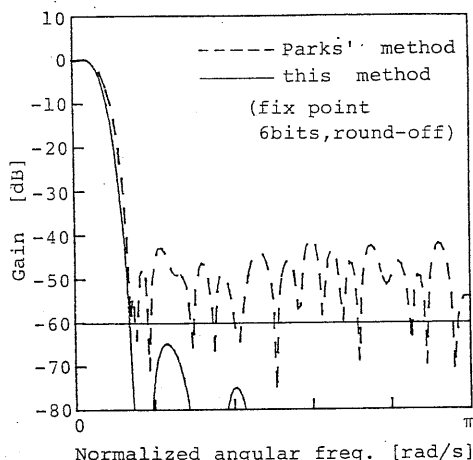


図10 係数量子化による特性劣化の比較
($\omega_p = 0.042\pi$, $\omega_s = 0.14\pi$,
 $DB_p = 0.2\text{dB}$, $DB_s = 60\text{dB}$,)

5. 高域通過フィルタの設計

4. では低域通過域フィルタについて述べたが、ここでは、更に4.での考え方を高域通過フィルタの場合に適用する。

用いるRRSの伝達関数は、低域通過フィルタの式(2)に対し次式となる。

$$R_L(z) = \frac{1-z^{-L}}{1+z^{-1}}, \quad (L \text{ が偶数})$$

$$= \frac{1+z^{-L}}{1+z^{-1}}, \quad (L \text{ が奇数}) \quad (18)$$

上式は、式(2)において $z = -z$ と置き換えた場合に一致している。式(18)の周波数特性を示したのが、図11であり、明らかに式(2)の特性を π だけ移動したものとなる。式(2)と式(18)のこのような関係により、補間された等化器は低域通過フィルタを基本に設計される。プリフィルタは、やはり、式(18)のRRSを縦続構成し実現される。以下に、設計手順を示す。

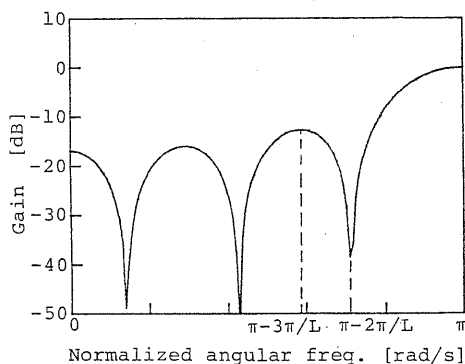


図11 高域通過RRSの特性

手順1: RRSの次数Lの決定

RRSの次数Lは、図11から $\omega = \pi - 2\pi/L$ が ω_s の近くになるように選ばれる。つまり、
 $L \approx 2\pi / (\pi - \omega_s) \quad (19)$

となる正の整数とする。但し、 $\omega_p \geq \pi - 2\pi/L$ で、かつ、

$$|R_L(\pi - 3\pi/L)| \approx \max_{\omega} \{|R_L(\omega)|\}, \quad \omega \in [0, \omega_s] \quad (20)$$

を満たすように選ぶ。

手順2: RRSの段数Qの決定

ここでは、 $P(\omega)$ が、与えられた仕様に対し、阻止域($\omega = 0 \sim \omega_s$)特性を満たすようにQを選択する。式(15)と同様に考え、

$$Q \geq -DB_s / 20 \log |R_L(\pi - 3\pi/L)| \quad (21)$$

となる正の整数をQとする。

手順3: 零補間数Fの選択

手順1、手順2によりプリフィルタは決定される。このプリフィルタ $P(z)$ において、 $z = -z$ と置いた、つまり低域通過プリフィルタ $P'(z) = P(-z)$ の特性に基づいて以下の設計手順は実行される。従って、Fは、式(17)の場合とほぼ同様に、

$$F \approx 2Lm/3, \quad m=1, 2, \dots \quad (22)$$

但し、 $\pi - \omega_p \leq \pi/F$

となる正の整数が選ばれる。

手順4: $E'(z)$ を設計する。

次式を満たす最適な $E'(z)$ を、Parks-McClellanらの方法⁽⁹⁾を用いて設計する。

$$DB_p \geq 20 \log |P'(\omega/F)E'(\omega)| \geq -DB_p, \quad \omega \in [0, F(\pi - \omega_p)] \quad (23)$$

$$20 \log |P'(\omega/F)E'(\omega)| \leq -DB_s, \quad \omega \in [F(\pi - \omega_s), \pi] \quad (24)$$

手順5: 等化器 $E(z)$ を設計する.

$$E(z) = E'(-z^F) \quad (25)$$

で与えられる.

手順6: $P(z)E(z)$ が, 仕様を満たす事を確認する.

仕様を満たさない場合は, $Q = Q + 1$ とし, 手順3以降を繰り返す.

図12は, 例3として以上の手順に従って設計された高域通過フィルタの設計例である. 表4は, その実現に必要な素子数を示している. 低域通過フィルタの場合と同様に, 加算器数, 乗算器数の低減効果が, 本方法により得られていることが分かる.

表4 例3の実現に要する素子数

設計法	A	M	D	A+M	A+M+D
直接設計	86	44	86	130	216
本方法	14	3	200	17	217

$\omega_p = 0.98\pi$, $\omega_s = 0.92\pi$, $DB_p = 0.2\text{dB}$, $DB_s = 60\text{dB}$

A: 加算器数, M: 乗算器数, D: 遅延器数

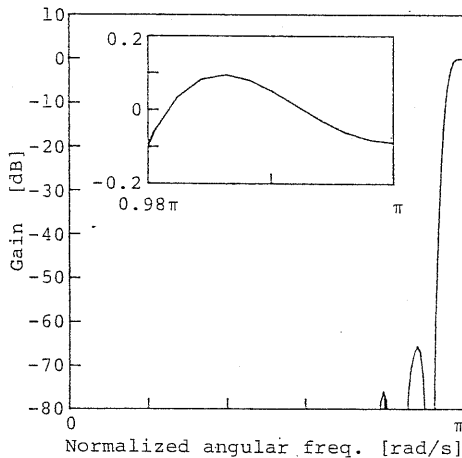


図12 本方法により実現された高域通過フィルタ特性 ($\omega_p = 0.98\pi$, $\omega_s = 0.92\pi$, $DB_p = 0.2\text{dB}$, $DB_s = 60\text{dB}$)

6. むすび

乗算器数, 加算器数の低減を目的とした, FIRフィルタの設計法について述べた. RRS

を継続構成したブリフィルタに, 本報告で提案した等化器を継続接続することにより, FIRフィルタは, 実現される. 幾つかの例に本方法を適用し, 本方法による, 乗算器数, 加算器数の大幅な低減効果が確認できた.

今後は, ブリフィルタの設計についても更に考察を加え, 本報告では示さなかった帯域通過フィルタの設計においても, 補間された等化器が有効となることを確認する予定である.

参考文献

- (1) J.W.Adams and A.W.Willson, Jr.: "A new approach to FIR digital filters with fewer multipliers and reduced sensitivity", IEEE Trans. Circuits and Syst., CAS-30, pp.277-283 (May, 1983)
- (2) J.W.Adams and A.N.Willson, Jr.: "Some efficient digital prefilter structures", IEEE Trans. Circuits and Syst., CAS-31, pp.260-266 (March, 1984)
- (3) 相川, 佐藤: "ブリフィルタを用いた乗算器の少ないFIRディジタルフィルタ", 信学技報, CAS86-70 (1986, 7)
- (4) H.Kikuchi and H.Watanabe: "A design of linear phase FIR digital filter with cyclotomic resonators", in Proc. ISCAS'85, pp.63-66 (June, 1985)
- (5) 菊池, 阿部, 渡辺: "FIRディジタルフィルタのための効果的なプレフィルタリング", 信学技報, CAS86-18 (1986, 5)
- (6) Y.Neuvo, D.C.Cheng-Yu and S.K. Mitra: "Interpolated finite impulse response filters", IEEE Trans. Acoust., Speech and Signal Process., ASSP-32, pp.563-570 (June, 1984)
- (7) T.Saramaki, Y.Neuvo and S.K. Mitra: "Efficient interpolated FIR filters", in Proc. ISCAS'85, pp.1145-1148 (June, 1985)
- (8) J.F.Kaiser and R.W.Hamming: "Sharpening the response of a symmetric non-recursive filter by multiple use of same filter", IEEE Trans. Acoust., Speech and Signal Process., ASSP-25,

pp.415-422(Oct.1977)

(9) J.H.McClellan,T.W.Parks and L.R.

Rabiner:"A computer program for
designing optimum FIR linear phase
digital filters", IEEE Trans. Audio
and Electroacoust., AU-21,pp.506-526
(Dec.1973)

(10)本間, 森, 佐川:" 有限語長によるFIR
フィルタの特性劣化と零点配置の関係につ
いて", 信学論(A), J69-A,11(昭61-11)