

第2世代 32ビット マイクロプロセッサ MC68030 の概要

須山 徹郎

日本モトローラ(株) 上位マイコン製品部

モトローラは第2世代32ビットマイクロプロセッサ MC68030を開発した。これは、従来の32ビットマイクロプロセッサと比較して、2つの大きな特長を持つ。すなわち メインフレーム・アーキテクチャの採用による、処理能力の向上と低価格システムの両立である。

MC68030はそれまでのMC68000マイクロプロセッサファミリの最上位機種 MC68020にMMUを内蔵し、命令/データ・キャッシュおよびバスインタフェース部を強化したものである。この報告書はこの新しいマイクロプロセッサの強化された点の概要について説明する。

"The outlines of the 2nd generation 32 bit Microprocessor
MC68030" (in Japanese)

TETSURO SUYAMA

HIGH END MPU MARKETING SEC. HIGH END MPU & MICROSYSTEMS OPERATIONS
SEMICONDUCTOR PRODUCTS DIVISION NIPPON MOTOROLA LTD.

5-2-32, MINAMI-AZABU, MINATO-KU, TOKYO 106 JAPAN

Motorola has developed a 2nd generation 32bit Microprocessor, the MC68030.

The MC68030 combines two significant features not previously available simultaneously in a 32bit Microprocessor.

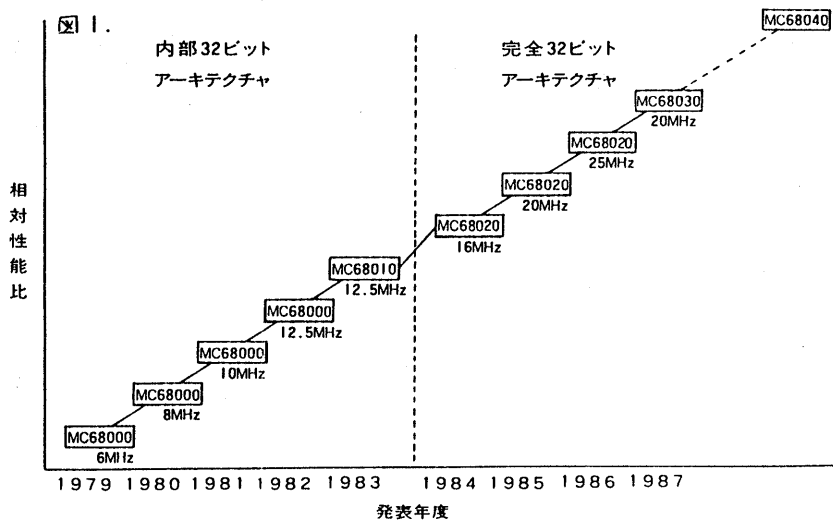
These features are the combination of low cost system and higher processing speed.

The MC68030 has on-chip Memory Management Unit, a significant improvement over its predecessor, the MC68020, in order to emphasize instruction/data cache and bus-interface performance.

This report outlines the features which have been emphasized in this new generation Microprocessor.

1. はじめに

1984年にモトローラは完全な32ビット・マイクロプロセッサMC68020を発表した。1979年に発表したMC68000が、内部32ビットアーキテクチャを採用しているため、MC68020は完全な上位互換性を保持したもので、MC68000用に開発された32ビット・ソフトウェアを変更なしにMC68020ベースのシステムで実行することが出来る。これは、単に16ビット・アーキテクチャを拡張した32ビットマイクロプロセッサとは大きく異なっている。MC68020は上位互換性を保持しながら、高性能、高機能を提供し、コンパクトなワークステーションにミニコンピュータの性能を実現可能としている。1987年、モトローラは第2世代32ビット・マイクロプロセッサMC68030の発売を開始した。MC68030は、MC68020のアーキテクチャを拡張し、機能を強化したものです。また、モトローラのMC68000ファミリのマイクロプロセッサである、MC68000、MC68008、MC68010、MC68020との上位互換性を保持している。
(図1参照)



2. 第1世代と第2世代

モトローラではMC68030を第2世代32ビット・マイクロプロセッサと呼んでいる。第1世代はMC68020であり、第2世代のMC68030との相違点は表1からわかるように明らかである。すなわち、第1世代が32ビットMPUとしての条件を高機能、内部処理の向上、豊富なレジスタ・セットというような性能面に限定しているのに対し、第2世代はより汎用性をめざしている。第1世代のMPUに比べ、性能的には、はるかにすぐれているが、低価格システムに対応することも可能となっている。

第2世代32ビットマイクロプロセッサの大きな特長は高性能と低価格システムの両立といえる。

表1 MC68030 第2世代32ビット・マイクロプロセッサ

●第1世代	●第2世代
* 内部および外部32ビット処理 * 機能分割 * 命令の局所性に対応 * 200kトランジスタ * 豊富な32ビット汎用レジスタ・セット * 内部処理能力の向上	● 高性能と低価格システムの両立 ● 完全なシリコン・メインフレーム * メイン・フレーム・アーキテクチャの採用により内部処理効率の向上 * 命令およびデータの局所性に対応 * 高集積化(300k) * システム・レベルでのスループット向上 * 高性能化と低価格システムに対応

3. MC68030の概要

MC68030は高性能MC68020コアを使用し、ページ・メモリ管理ユニット(LPMMU)を内蔵、内部並行処理の強化、バースト転送モード機能付の命令およびデータ・キャッシュ、2組の内部データおよびアドレス・バス、バス接続部を強化したマイクロプロセッサである。

4. MC68030の特長

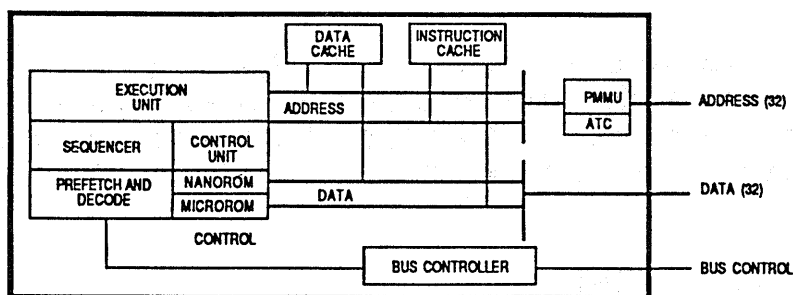
- MC68000ファミリおよびMC68020マイクロプロセッサのオブジェクト・レベルでの互換性
- 完全に分離された32ビット・アドレスおよびデータ・バス
- 16本の32ビット汎用データおよびアドレス・レジスタ
- 2本の32ビット・スーパーバイザスタックポインタと10本の特殊目的制御レジスタ
- 同時アクセス可能な256バイト命令およびデータキャッシュ
- 命令実行と並行にアドレス変換可能なページ・メモリ管理ユニット
- 2組の透過アドレス・ウィンドのサポート
- バス転送および命令を同時実行しなめる内部キャッシュへのアクセスを可能とした並行処理のパイプ・ライン構造
- 非同期バス・サイクル、2クロック同期バス・サイクル、1クロック動作バースト・データ転送をサポート
- 8/16/32ビット・メモリおよび周辺装置に対してのダイナミック・バス・サイジングのサポート
- 汎用で公開されたコアプロセッサ・インタフェース機能
- 16、67、20、25、30MHzクロック動作

- 1.2 マイクロン HCMOS プロセスの採用により高圧、低消費電力
- 集積度は 300K トランジスタ

5. MC68030 のブロック図

MC68030 の主要部と独立した機能ブロック図を図2に示す。マイクロマシン、バス・コントローラ、データ・キャッシュ、命令キャッシュ、PMMU の5つのブロックから構成される。各ブロックは2組のアドレス/データバスで接続されたハーバード・アーキテクチャにより並行処理機能が強化されている。マイクロマシンは実行ユニット、それに関する制御ロジックを含んでいる。各キャッシュは、4ロング・ワードのブロックサイズで64ロングワード(256バイト)から構成されている。

図2 MC68030 ブロック図



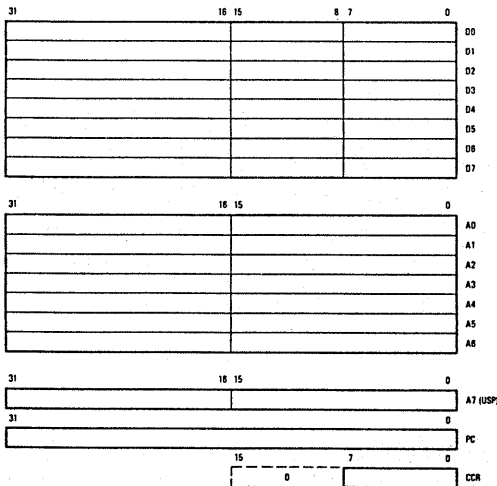
6. MC68030 のプログラミング・モデル

MC68030 のプログラミング・モデルは図3に示すように、ユーザおよびスーパーバイザの2つのグループからなり、16本の32ビット汎用レジスタ、32ビット・プログラム・カウンタ、2本のスーパーバイザ・スタック・ポインタ、16ビット・ステータス・レジスタ、32ビット・ベクタ・ベースレジスタ、2つの32ビット・キャッシュ操作レジスタ(制御およびアドレス)、MMUの為の2つの64ビット・ルート・ポインタ、32ビット変換制御レジスタ、2つの透過アドレス変換レジスタおよび16ビットMMUステータス・レジスタから構成される。MMUの為のレジスタ(CRP, SRP, TC, TTO, TT1およびPSR)はスーパーバイザ状態でのみアクセス可能です。ユーザ状態におけるプログラミング・モデルはM68000ファミリすべてのプロセッサにおいて同一である。

図3 プログラミングモデル

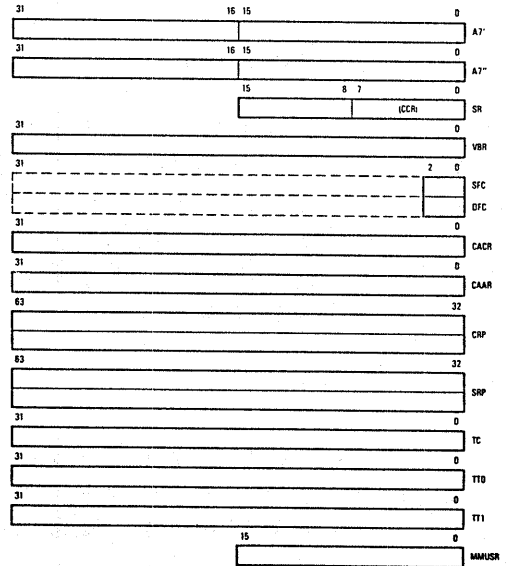
ユーザ・

プログラミング・モデル



スーパーバイサ・

プログラミング・モデル



7. MC68030の命令概略

MC68030はM68000ファミリすべての洗練されたOSや高級言語を効率よくサポートする命令セットを持つのでソースおよびオブジェクト・レベルでの上位互換性を保っている。ほとんどの命令が18種のアドレッシングモードとバイト、ワード、ロングワードのデータタイプを使用することが出来る。またこれらの命令の中には、MC68020でサポートしているビット・フィールド操作、ビット/BCD、境界チェック、トラップ条件およびマルチプロセッシング・サポート命令(CASとCAS2)も含まれている。新しい命令はMC68851ページ・Xメモリ管理ユニットでサポートされている命令のサブセットおよびMMUとのコミュニケーションで使用されているものが含まれている。

8. MC68030のキャッシュの概略

MC68030は命令とデータの2つのキャッシュ機能により、命令キャッシュだけでなく得られるCPU(MC68020など)の能力に比べて高い性能を得ている。MC68030は次の3つの方法でスループットを向上させている。

第1に、命令またはデータ・キャッシュに対するアクセス・スピードを改善している。第2に、命令またはデータ・キャッシュの更新を高速に行なう為の1クロック・バースト転送を実現している。第3に、オン・チップでキャッシュを持つことにより、命令およびデータのフェッチと命令実行に伴う外部アクセスが独立に動作可能である。

8-1 命令キャッシュ

MC68030のオン・チップ命令キャッシュは、1エントリーが1ロングワードで16ブロックから構成される256バイトの直接マップ方式を採用、ロングワードごとに64エントリーとして独立にアクセスすることができる。図4のように各エントリーは、上位24アドレス・ビットからなるタグ・フィールド、FC2(スーパーバイザ・ユーザ)値、4つのバリッド・ビット(ロングワードごとに1ビット)および4つのロングワード・エントリから構成されている。

8-2 データキャッシュ

データキャッシュは命令キャッシュと同様の構造をもっている。しかしながらタグは上位24アドレス・ビット、4つのバリッド・ビットおよび3つのファンクション・コード・ビットから構成されており、各ブロックに対しアドレス・スペースを定義している。データキャッシュの書込みはライト・スルー方式を採用している。(図5参照)

図4 命令キャッシュ

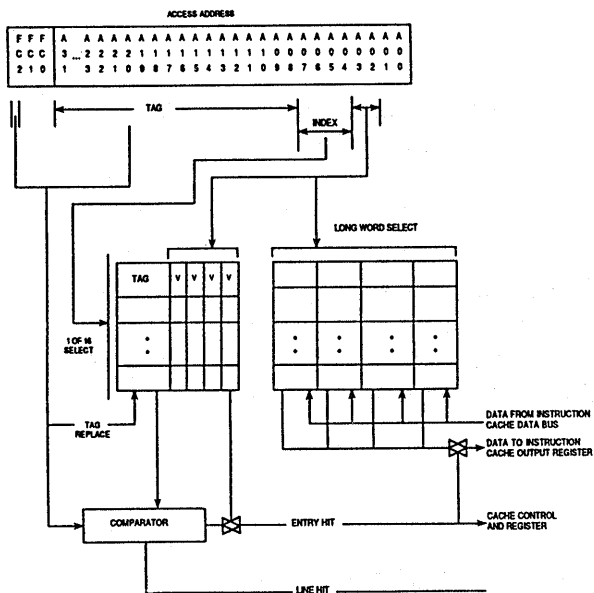
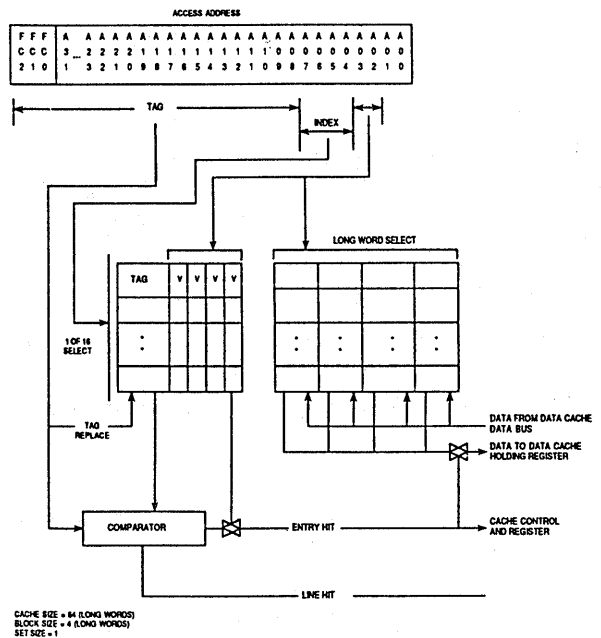


図5 データキャッシュ



9. MC68030 のバス制御の概略

MC68030は他のサブシステムとのコミュニケーションのために同期または非同期バスをサポートしている。同期コミュニケーションでは、非常に高速なコミュニケーションが行われ、SRAM等を使用したメモリ・サブシステムとの接続に使用される。一方、非同期コミュニケーションは、固定された時間間隔を必要としないので、デバイスは、可変の時間間隔でメッセージを送受信することができる。これによりディスク機構において必要とする配置および情報の転送を行なう間、プロセッサはディスクに要求を出し他の処理タスクの実行を行なうことができる。このようにMC68030は2つのモードを随時切り替えることができるマイクロプロセッサです。同期モードにおいては、プロセッサは、外部メモリに高速なアクセス（2クロック・サイクル）が可能です。また非同期モードにより、柔軟性をもつシステム設計ができ、MC68000、MC68010、そして、MC68020ベース・システムを容易にMC68030ベース・システムにアップ・グレードできる。

1) 非同期バス・サイクル

非同期バス・サイクルは3クロックでデータ転送可能(MC68020の非同期バス・サイクルと同じ)で、ダイナミック・バス・サイジングが可能

2) 同期バス・サイクル

同期バス・サイクルは3デレーム信号によってバス・サイクルのターミネーションを行ない、2クロックで32ビットのデータを転送する。(図6参照)

3) バースト・転送・バス・サイクル

バースト・転送・バス・サイクルは、MC68030に内蔵されたデータおよび命令キャッシュへの転送に用いられる。5クロックで4ロングワードまでのデータ転送が可能。これは、DRAMのニブル、ページモードなどに適合したものである。(図7参照)

図6 同期バスサイクル

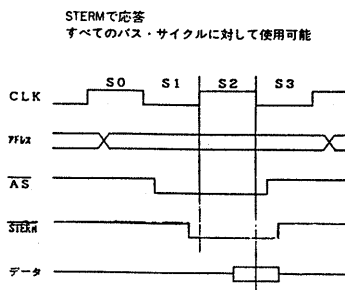
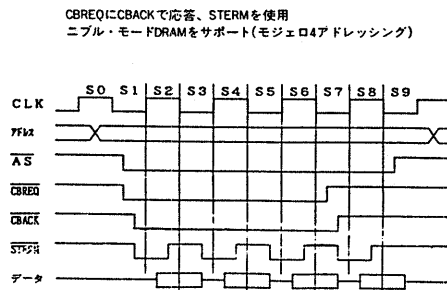


図7 バースト転送バスサイクル



10. MC68030のメモリ・管理ユニット

MC68030のMMUは、MC68020とともに使用するメモリ管理用の標準LSI、MC68851を基本としたものです。MMUをオン・チップ化することにより、メモリ管理機能の速度を上げるとともに全体のコスト、ボードスペースの削減をすることができた。また特定の応用ではメモリ管理を必要としない場合がある。この様なシステムではメモリ管理機能を使用すると、処理プロセスにおいてオーバ・ヘッド時間が出てくる。MMUにより、メモリに対してページの入/出力を行なう間に、プロセスが中断されるので、ページ・スワップにおいてかなりの時間が費やされてしまう。これらの処理の遅れは非常に小さいので主要な演算タスクには影響を与えないうえに精度の高い実時間制御環境では障害となる場合がある。この様な場合、MMUを使用せずに直接メモリをアドレスして扱う方が有効である。また、あるシステムでは、メモリ管理と直接メモリ・アドレッシングの組合せが必要な場合がある。たとえばパーソナル・ワークステーションのような低価格システムにおいてはメインプロセッサに対し保護および仮想メモリ機能を必要とすると同時にグラフィック処理を必要とする場合がある。この様な場合、MC68030では、非常にユニークな“透過メモリ・ウィンドウ”機能をサポートすることによりMMUをバイパスすることが出来る。

10-1 メモリ管理ユニットの特長

- 完全連想22エントリATC(アドレス変換キャッシュ)
- マイクロコードによるテーブルウォーク
- 8つのページ・サイズ 256バイト~32Kバイト
- 2つのルートポインタ
- ライト・プロテクト
- スーパーバイザ・プロテクト
- MC68851のコプロセッサ命令のサポート
PFLUSHA, PFLUSH, PMOVE, PTEST, PLOAD