

画像生成計算機 SIGHT-2

吉田 雅治 成瀬 正 高橋 時市郎

NTTヒューマンインタフェース研究所

16台のプロセッシングエレメント(PE)から構成される並列処理画像生成計算機SIGHT-2のアーキテクチャ、VLSI及び性能評価について述べる。SIGHT-2は光線追跡法の高速処理を指向した計算機で、VAX11/780(FPA付)の158.8倍の性能を得た。SIGHT-2では、マルチプロセッサ構成による画素レベルの並列処理、TARAIユニットでの3次元ベクトル演算の並列処理、1PE内での機能レベルの並列処理、の3種の並列処理を実現している。1PEの処理能力は4.17MFLOPS/8.3MIPSであり、光線追跡法の処理速度はVAX11/780(FPA付)の10.0倍である。16PEの光線追跡法の処理での各PEの稼働率は99%を越え、スーパーコンピュータに匹敵する処理速度を得た。

A Dedicated Graphics Processor SIGHT-2

Masaharu Yoshida Tadashi Naruse Tokiichiro Takahashi

NTT Human Interface Laboratories

1-2356 Take, Yokosuka-shi, Kanagawa 238-03, Japan

SIGHT-2 is a multiprocessor system that executes the ray tracing algorithm with high speed. SIGHT-2 realizes three kinds of parallel execution mechanisms; (1) a multiprocessor configuration, (2) a parallel execution of three dimensional vector operations, (3) a functionally distributed parallel execution in a processing element(PE). In this paper, we describe SIGHT-2 system architecture, PE configuration and VLSIs, and finally discuss the system performance. Each PE achieves a 4.17MFLOPS/8.3MIPS performance, and it executes the ray tracing algorithm 10.0 times faster than VAX11/780 with FPA. During ray tracing, 99.2% of PEs are operating. The SIGHT-2 prototype utilizes 16 PEs, which results in a peak power of 64MFLOPS/128MIPS thus equaling the performance of super computers.

1. はじめに

コンピュータグラフィックス(CG)はマンマシンインタフェースの一手段として様々な分野で使用されている。CADの表示システム等の工業分野での利用から、ビジネスグラフィックスと呼ばれる種々のプレゼンテーション・システム、コマーシャルフィルムの作成等のアミューズメント分野まで、利用範囲は広がる一方である。

CGの種々の手法の中で、表現能力の高い手法に光線追跡法(レイトレース)がある。光の反射、屈折を扱うことが可能で、ガラスや金属面を多用した工業デザイン等の種々の分野での利用が期待されるが、計算量が多いことが欠点である。

我々は光線追跡法の表現能力に着目し、その拡張を提案してきた⁽¹⁾。また、計算時間を現実的なものとすべく、光線追跡法に特化した計算機SIGHT^(2,3)を提案し、その開発を進めてきた。SIGHTは3次元ベクトル演算を並列処理するTARAIユニットを核とする画像生成計算機である。シングルプロセッサではあるが、光線追跡法の演算速度はVAX11/780(FPA付)の約10倍を得ており、TARAIユニットの有効性を確認している。更に我々はSIGHTの経験を基にSIGHTをVLSI化して小型化し、これをマルチプロセッサ化したSIGHT-2を開発した。現在稼働中のプロトタイプ・システムは16台のプロセッシングエレメント(PE)から構成されるマルチプロセッサ・システムであり、その演算速度はVAX11/780(FPA付)の158.8倍である。本稿ではSIGHT-2のアーキテクチャ、VLSI及び性能評価について報告する。

2. 光線追跡法の並列処理

光線追跡法はピンホール・カメラを光学的に計算機シミュレーションする手法であって、スクリーンを通して目に入ってくる光線を、目を起点に逆に対象物にむけて追跡するものである(図1)。その手順は概略次のようになる。

- (1) 求める画素と視点とを結ぶ直線(光線)の方程式を求める。
- (2) 光線と各物体の交差判定を行い、スクリーンに最も近い物体とその交点を求める。

- (3) (2)で求めた物体が反射・屈折体であれば、反射、屈折後の光線を求め、(2)を繰り返す。
- (4) 求めた物体の表面の属性や照明の条件から物体の輝度を求める。交差物体が存在しなければ背景色とする。これが画素の輝度である。
- (5) (1)~(4)をスクリーン上の各画素について繰り返す。

従って、光線追跡法の計算時間はスクリーンの画素数と物体の数に概略比例する。例えば、通常のテレビ画面では約35万画素あるので、1万個の物体を含む映像を表示したとき、反射・屈折を含まない場合であっても約35億回の交差判定の処理が要求される。光線追跡法の処理の殆どは交差判定に費やされる。

ところで、幾何光学の世界では光線間の相互干渉はなく、上記(1)~(4)の1画素を求める演算は互いに独立であり、これらの並列処理が可能である(画素レベルの並列処理)。マルチプロセッサ構成を採り、各PEに画像生成に必要なデータを全て保持させればPE間のコミュニケーションは発生せず、並列処理が容易になる。そこで、マルチプロセッサの光線追跡法の専用計算機システムが開発されてきた^(4,5,6)が、その処理性能は未だ十分ではなく、一層の高速化に向けて努力がなされている⁽⁷⁾。一方、PE台数の増加による性能向上の追求は、ホスト計算機とのコミュニケーション・オーバーヘッドの増加、システムの信頼性の低下を招き、自ずと限度がある。そこで1PEの性能の向上が必要になる。

光線追跡法の処理の大半は光線と各物体の交差判定であるが、交差判定の演算の殆どは3次元ベ

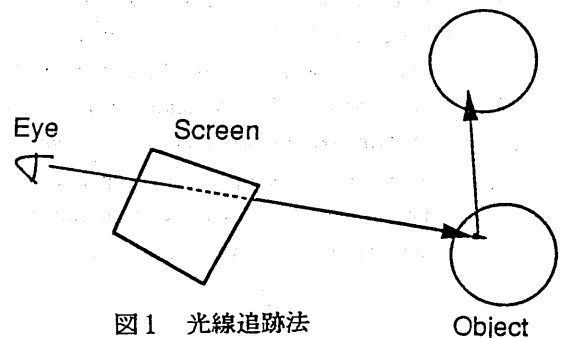


図1 光線追跡法

クトル演算に帰着する。我々はこの点に着目し、3次元ベクトル演算を並列に処理するTARAI ユニットを開発した（演算レベルの並列処理）⁽²⁾。3次元ベクトル演算では3軸(X,Y,Z)に関する3個の係数/変数を扱うが、これらの係数/変数は3軸に対して対称性がある（例えば、 $X^2, Y^2, Z^2, XY, YZ, ZX$ ）。TARAI ユニットでは3個の演算器と3個のレジスタファイル及びこれらを結合するネットワーク（図2(1)）を用い、演算の対称性を利用して、3次元ベクトル演算を効率良く並列実行できる。

XY, YZ, ZXの演算の例を図2に示す。(1)初期状態で、レジスタファイルにはX,Y,Z の値が格納されている。(2)最初の値を読み、(3)ネットワークの転送方向を切り換えて次の値を読み、(4)演算結果を格納する。

3. SIGHT-2 のアーキテクチャ

SIGHT-2 はバックエンド・プロセッサに位置づけられるマルチプロセッサ・システムである（図3）。16台のPEはホスト・インタフェースを介してホスト計算機に接続され、ホスト計算機からプログラムとデータを受取り、演算結果である各画面素値をデータコレクタを介してフレームバッファに出力する。PEと、ホスト・インタフェース、データコレクタ及び隣接4PEとのインタフェースには高速シリアル伝送を使用している。隣接PE間インタフェースは現在のところ各PEの処理の同期を取るためにのみ使用している。

PEのアーキテクチャを図4に示す。TARAI ユニットは3組の浮動小数点演算器と3組のレジスタファイルから構成され、光線と物体との交差判定等の3次元ベクトル演算を処理する。各物体の定義データ等の演算に要する全てのデータはデータベースメモリ (DBM) に格納され、TARAI ユニット、MPユニットの演算の進行に合わせて両ユニット内のレジスタファイルにDMA ユニットによりDMA 転送される。MPユニットはTARAI ユニットの制御、ホスト・インタフェース、データコレクタ及び隣接のPEとのコミュニケーション、DBM 内のデータの管理及びDMA 転送アドレスの算出等を行

う。

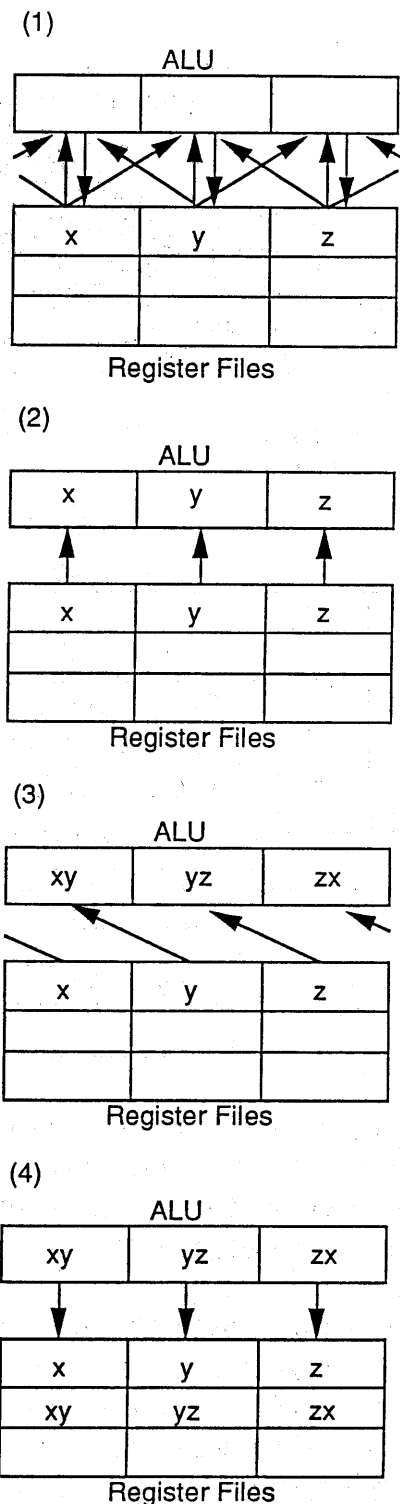


図2 ベクトル演算の並列処理

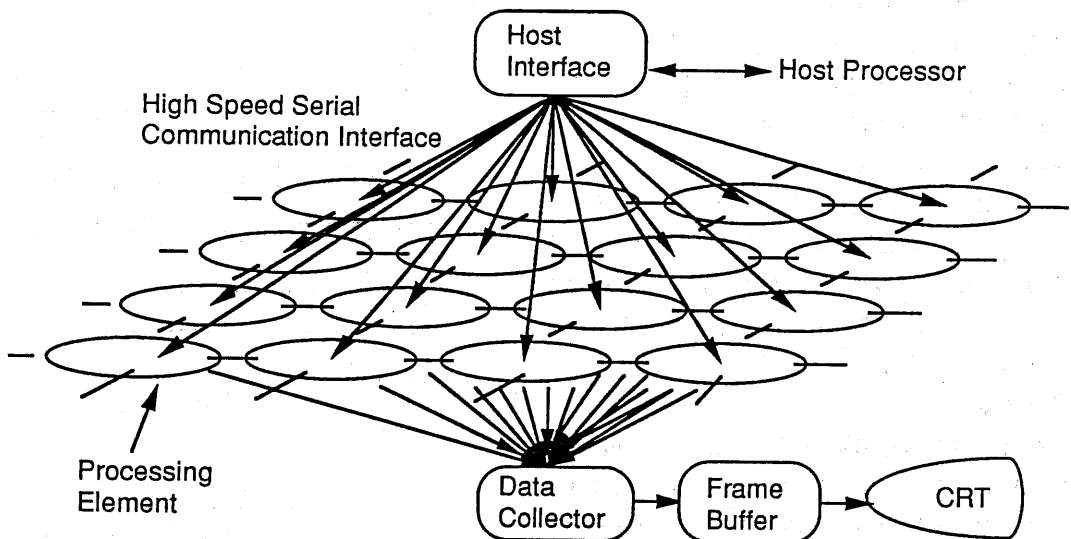


図3 SIGHT-2システム構成

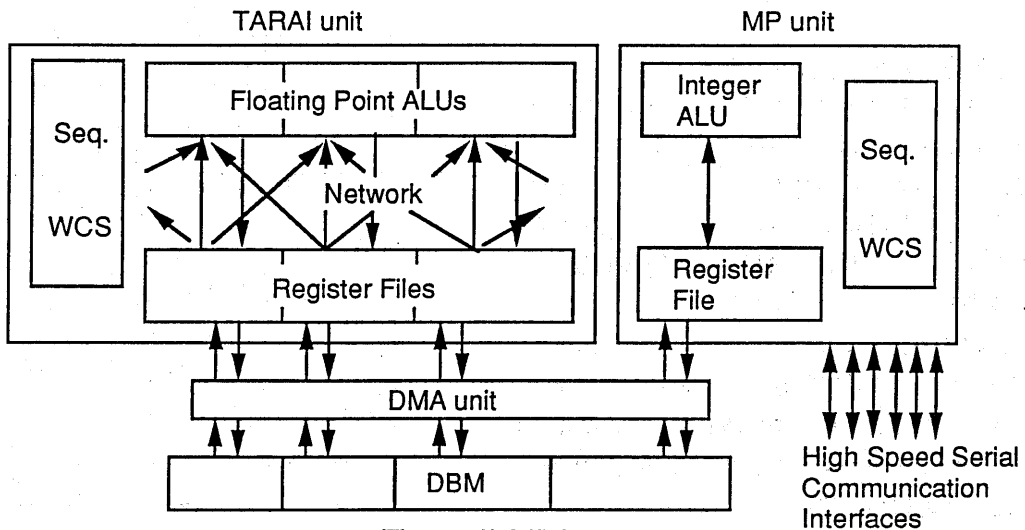


図4 PE基本構成

TARAI ユニットとMPユニットはそれぞれ独立したマイクロプログラム・メモリを持ち、DMA ユニットと合わせて3組のユニットが並列処理を行う（機能レベルの並列処理）⁽³⁾。

4. SIGHT-2 のハードウェア

PEのハードウェア構成を図5に示す。A～Dの4本のバスを基に構成している。各バスはタイムシェアリングされ、A～CのバスはTARAI ユニットのネットワークを兼ねている。即ち、A～Cの浮動小数点演算器がアクセスするバスを同期して切り換えることにより、各演算器は3組のレジス

タファイルにアクセスすることが可能になる。3次元ベクトル演算の3軸に関する対称性からレジスタファイルに対するアクセスコンフリクトは生じないことが保証されるので、ネットワークをバスで構成することが可能になった。

また、これらのバスを使用して、MPユニットやDMA ユニットがTARAI ユニット内のレジスタファイルにアクセスすることができる。図6に示すようにTARAI ユニットの浮動小数点演算器の内部処理時間を利用しているため、MPユニットやDMA ユニットのアクセスによるTARAI ユニットの性能低

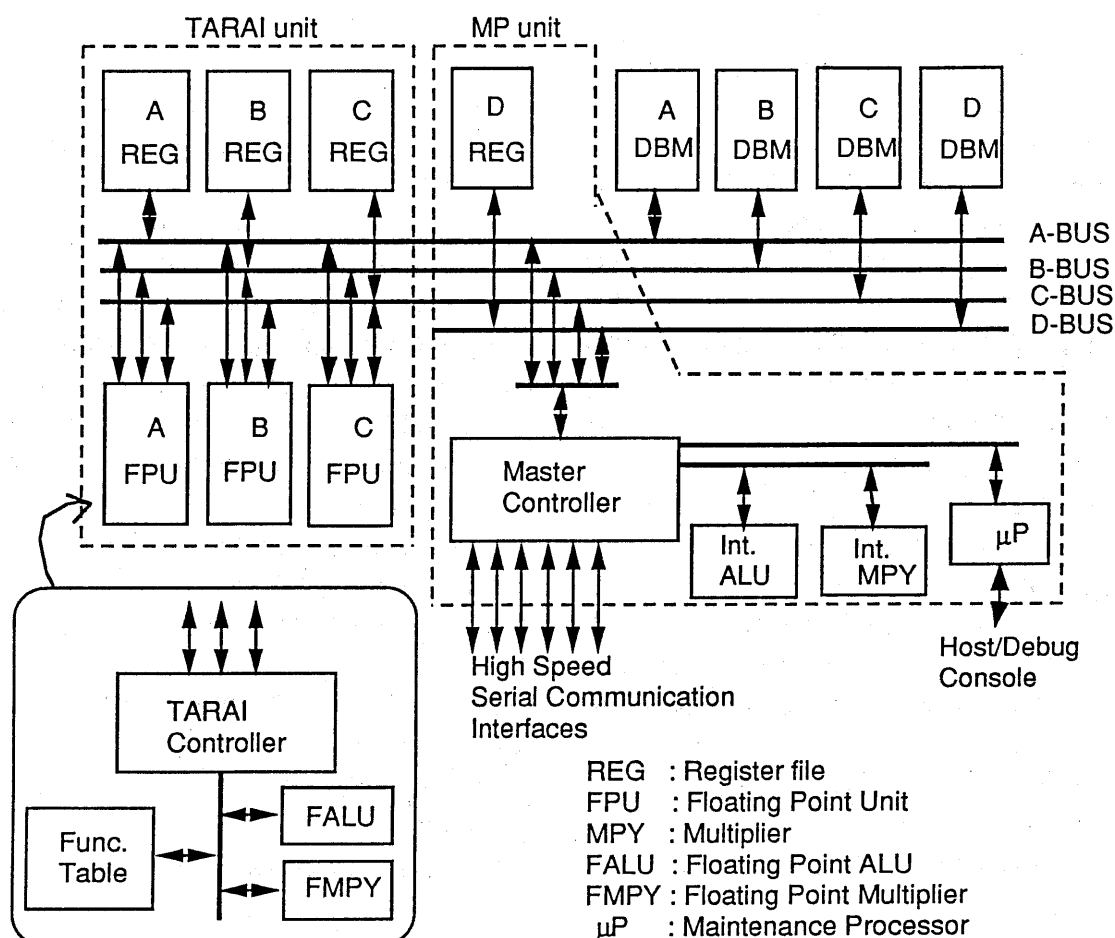


図5 PEハードウェア構成

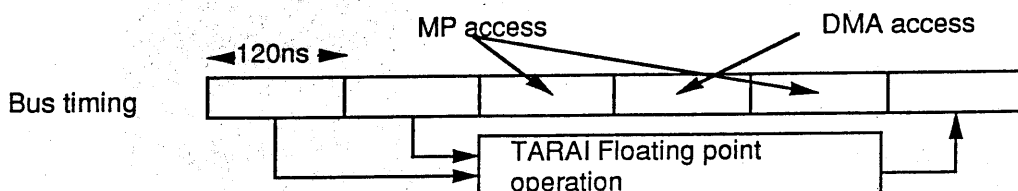


図6 バス・タイミング

下はない。

MPユニットにはメンテナンス・プロセッサを内蔵している。通常はTARAI ユニット、MPユニットの各WCS等のメモリを管理している。

TARAI Controller、MP Controllerの2つがSIGHT-2のために開発したVLSIである。いずれも $1.5\mu\text{CMOS}$ チャネルレス・ゲートアレーである。以下、これらのVLSIについて説明した後、実装について紹介する。

4.1 TARAI Controller

TARAI ControllerはTARAI ユニットの演算系の制御の要となるもので、ネットワークのインタフェース、レジスタファイルに対するアクセス制御、浮動小数点演算器(WEITEK1164/1165)や関数テーブルの制御等を行う。TARAI Controllerはネットワークに関してファンクション・スライス・アーキテクチャを採用しており、3チップでTARAI ネットワークを構成する。

TARAI ユニットの各演算器はナノプログラム制御を採用しており、ナノプログラム用WCS も TARAI Controllerに含まれる。ナノプログラムを WCS に格納したことによって、TARAI ユニットの各演算器のマイクロ命令は再構成可能となり、SIGHT-2 の適応分野の拡大が期待できる。

TARAI Controllerには32ビット巾のバスが4組入ることになり、パッケージのピンの過半を費やした。これらのバスは同時には1組しか出力状態にならないので、多ピンの同時スイッチングによる雑音の問題は生じていない。これらのバスはVLSIのテストにも有効であった。

約28kgate のVLSIであるが、その大半はナノプログラム用WCS である。

4.2 MP Controller

MP Controller には以下のものが含まれる。その殆どはグルーゲートの吸収であるが、PEのコンパクト化には最も効果があった。約27kgate の規模である。

- (a) TARAI ユニット、MPユニット、DMA ユニットのシーケンス制御
- (b) 高速シリアル伝送インタフェース 6チャンネル
- (c) マイクロプログラム及びナノプログラム用WCS 制御
- (d) バレルシフタ
- (e) 各バス・インタフェース
- (f) 整数型ALU、乗算器の制御
- (g) DMA ユニット

高速シリアル伝送インタフェースはチャンネルあたり毎秒2MBの容量を持つ。VLSIのピン数削減のため、シリアル伝送を採用した。この伝送容量は現在までのところ問題にはなっていない。PEの演算速度から考えても光線追跡法の処理には十分である。他のアプリケーションに対しての検討は今後の課題である。

VLSIパッケージのピン数制限からA~Dのバスインタフェースは多重化している。周辺部品数は増加したが、MPユニットが同時に複数のバスにア

クセスすることはない、性能の低下はない。

4.3 実装

写真1にSIGHT-2の全景を示す。筐体内は上下に分かれていて、上段には16台のPE、下段にはホスト・インタフェース、データコレクタ、フレームバッファ、電源が収容されている。前面のリボンケーブルは高速シリアル伝送路である。

写真2にPEを示す。PEはスタック結合した上下2枚のプリント基板に実装している。基板寸法は470X530mmである。上側の基板には4MW(64MB)のDBM、TARAI ユニット・MPユニットの各WCS(64KW)及びシーケンサを実装している。写真3が下側の基板で、TARAI ユニット・MPユニットのデータバス系を実装している。レジスタファイルは各々64KWの容量を持っている。大きなPGAがTARAI Controller及びMP ControllerのVLSIである。

TARAI ユニットの性能は3組の演算器が全て演算を行った時に4.17MFLOPSである。MPユニットは8.33MIPSの処理能力を持つ。

5. 性能評価

SIGHT-2上に光線追跡法をマイクロプログラム

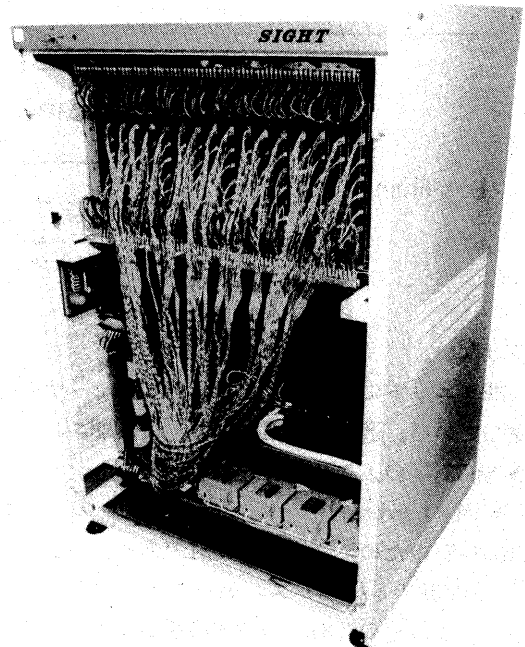


写真1 SIGHT-2全景

で記述して性能評価を行った。
ここでは各PEに対し、静的な
負荷管理を行っている。即ち、
PEの負荷管理の基本となるス
クリーン上の画素の割り付け
はカラム単位に行っている。
PEの番号 0~F に対し、1ス
キャンライン上で見ると、

0123456789ABCDEF01234567
89ABCDEF.....

のようになっている。静的な
負荷管理を採用した理由は、
①ホストで各PEの負荷管理を
動的に行った場合にはコミュ
ニケーションのオーバーヘッド
が大きいこと、②以下に示す
ように十分な性能が得られた
こと、③インプリメントが簡
単なことによる。但し、まだ
検討事例数が少ないので、更
に検討が必要である。

図7にマルチプロセッサ構
成の並列処理の性能評価を示す。写真4に生成画
像を示す。1PEでの光線追跡法の処理速度は
VAX11/780(FPA 付)の10.0倍である。16PEでの処
理速度が160倍であればマルチプロセッサ・シス
テムとしてのPEの効率率は100%になるが、実際には
158.8倍にとどまった。これは、①負荷のアンバ
ランス、②PE起動のためのオーバーヘッド、による
ものと考えられる。

以上の結果により、16PEシステムのSIGHT-2は
マルチプロセッサ構成の並列処理効果を十分に発
揮しているといえる。

5. まとめ

16PE構成の画像生成計算機SIGHT-2について報
告した。その特徴は、①マルチプロセッサ構成に
よる画素レベルの並列処理、②TARAI ユニットに
よる3次元ベクトル演算の並列処理、③TARAI ユ
ニット・MPユニット・DMA ユニットによる機能レ
ベルの並列処理、の3種類の並列処理を行ってい

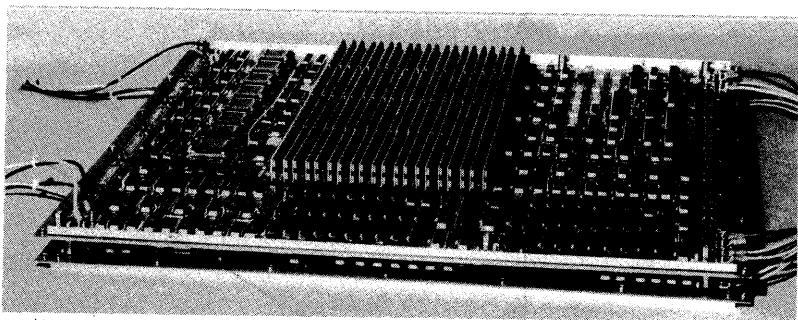


写真2 PE

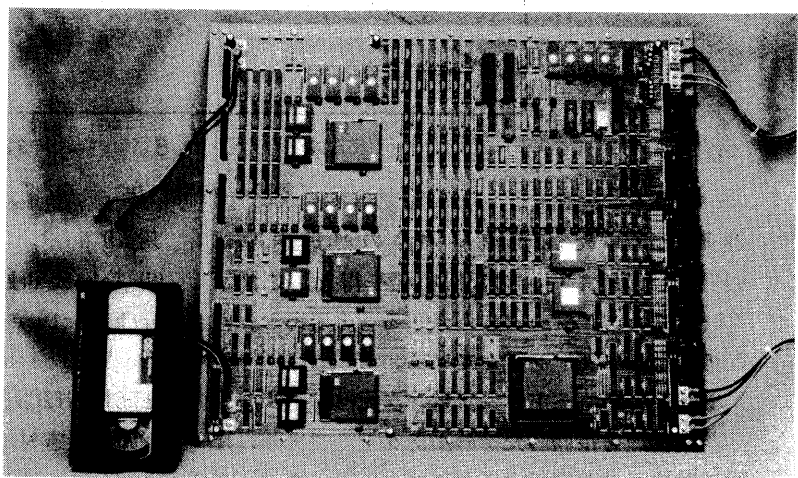


写真3

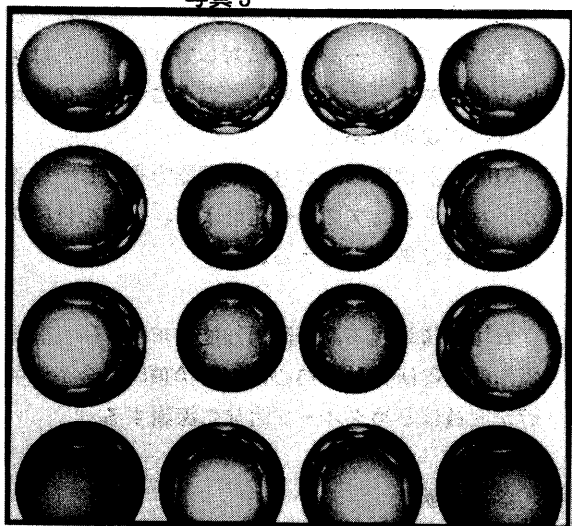


写真4 生成画像

ることにある。

SIGHT-2 のために2品種のVLSIを開発し、1PE
をプリント基板2枚に実装した。これを基に16PE
からなるSIGHT-2 プロトタイプ機を開発し、性能

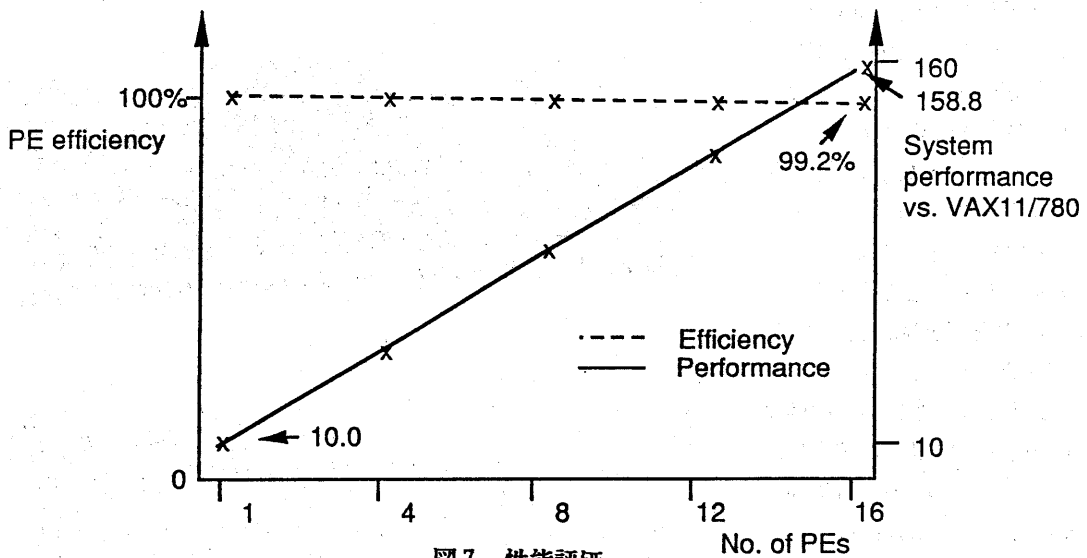


図7 性能評価

評価を行った。光線追跡法の処理速度は VAX11/780 (FPA 付) の158.8 倍を得た。これはスーパーコンピュータに匹敵するものである。各 PE の稼働率も99% を越えている。

SIGHT-2 のハードウェアは3次元ベクトル演算の並列処理を指向したアーキテクチャであり、光線追跡法への適応はマイクロプログラムによっている。3次元ベクトル演算が処理の大半を占めるようなアプリケーションに対してはSIGHT-2 は適応可能であると考えられ、この点についての検討が今後の課題である。

SIGHT-2 は既にかなりの処理能力を有しているが、ハードウェアの最適化により、一層の性能向上が可能であると考ええる。

謝辞

日頃御指導賜る高野陸男知能ロボット研究部長、滝川啓主幹研究員、熱心に御討論頂いた金子博主幹研究員はじめグループ諸兄に深謝する。

参考文献

- (1) Shinya M., Takahashi T., Naito S. : Principles and Applications of Pencil Tracing, ACM SIGGRAPH, Vol.21, No.4, 1987
- (2) 成瀬、吉田、高橋、金子：グラフィックス計算機SIGHT の基本構想、電子通信学会論文誌 Vol.

J69-D No.3, 1986

- (3) Takahashi T., Naruse T., Yoshida M., : Architecture and Performance Evaluation of the Dedicated Graphics Computer : SIGHT, IEEE MONTECH '87' (Compint '87), 1987

- (4) 山下、吉村、西田、出口、西村、河田、白河、大村：コンピュータグラフィックスシステムLINKS-1 の現状、グラフィックスとCAD 研究会、10-3, 1983

- (5) Sato H., Ishii M., Sato K., Ikesaka M., Ishihata H., Kakimoto M., Hirota K., Inoue K. : Fast Image Generation of Constructive Solid Geometry Using A Cellular Array Processor, ACM SIGGRAPH Vol.19, No.3, 1985

- (6) 日高、平井、中瀬、浅原、鷺島：マルチコンピュータ画像生成システム MC-1、計算機アーキテクチャ研究会、58-5, 1985

- (7) 安部、西村、高島、平井、中瀬：画像生成システムSIG2、グラフィックスとCAD 研究会、37-9, 1989