

トランスピュータの概要とその応用システム

中井泰明

コンカレントシステムズ

単一プロセッサの能力の限界を打破し、コンピュータの処理能力を飛躍的に高めるための手法として古くから取り組まれてきた並列処理を、パーソナルなレベルで実現できる時代が到来しつつある。トランスピュータはそれ自身の持つ高いパフォーマンス（12.5MIPS、1.9MFLOPS T800 25MHzバージョン）とともに、並列処理を極めて容易に実現できるという点において画期的なプロセッサである。本稿ではトランスピュータの概要とその開発環境を簡単に紹介し、トランスピュータを使用した「並列入出力、並列演算システム」について報告する。同システムにおいては静的なネットワーク下での並列処理と同時に、動的なネットワークの下での並列処理を行い、負荷の平準化を実現した。

An introduction to Transputer and
an application on parallel system

Yasuaki Nakai

Concurrent Systems

1-3-402, Shake-cho, Nishinomiya, Hyogo 662, Japan

The parallel processing has been researched by many computer scientists or engineers. Transputer, which has been developed by Inmos, is opened the new generation that an engineer can develop parallel processing system quite easily. In this report, the outline of Transputer and its parallel system is reported. And one application, using 11 Transputers, is reported. In this system, not only statical network but also dynamic network were adopted, and the load against each Transpuer was distributed evenly.

1. はじめに

並列処理プロセッサ「トランスピュータ」はその斬新なアーキテクチャによって人々を魅了して止まない。本稿ではトランスピュータの概要とその開発環境を簡単に紹介し、トランスピュータを使用した「並列入出力・並列演算システム」について報告する。同システムでは多数の入出力を伴う処理を複数のトランスピュータの上で行い、制御システムへのトランスピュータ適用の具体例として示した。また静的なネットワーク下での並列処理と同時に、動的なネットワークの下での並列処理を行い、負荷の平準化を実現した。これによって新しいアプリケーションの一方途を示し得たものと考えられる。

2. トランスピュータのアーキテクチャ

トランスピュータは、並行プロセスの記述が可能な高級言語OCCAMを最も効率よく実行するプロセッサとしてデザインされている。OCCAMは、個々には逐次的でありながら相互に影響しあひながら進行する現実世界で生起する事象（プロセス）群を正確に記述することを目指して開発された言語CSP（Communicating Sequential Process）をベースに開発されている。OCCAMはこの命題を並列処理とメッセージパッシングによって実現している。

OCCAMでは、プログラムは複数の同時に実行されるプロセスの集合体として記述される。プロセスを1対1に接続するチャンネルを介してプロセス間の通信が行なわれ、通信の成立によってプロセス間の同期がとられる。チャンネルで接続された複数のプロセスは図1の様に表すことができる。

OCCAMのプログラミングにおいては、このプロセスモデルが図2の様に記述される。

図中 ... で表しているのは、複数のステートメントをひとまとめにしていることを示している。PARはその支配下のプロセス（図では4個）が並列に実行される（実際には時分割しながら各プロセスが実行される）ことを示し、SEQはその支配下のプロセス（従来の言語のステートメントに相当するものも、プリミティブなプロセスである）が逐次的に実行されることを示す。これらはネスティングが可能であり、SEQの下にPAR、あるいはPARの下にPARを設けることもできる。process0の逐次処理の途中にch01へのチャンネル出力、process1に同じくch01からのチャンネル入力記述されている。process0-1とprocess1-1の処理時間に差がある場合、どちらか一方がこの通信プロセスに到達しても通信は実行されず、遅れた方のプロセスが到達した時点で初めて通信が行なわれ、両プロセスの同期がとられる。OCCAMにはこの他に優先順位付きのパラレルプロセス、チャンネル入力を条件とする複数プロセス群のうち、早く通信の成立したプロセスのオルタナティブ実行などが用意されており、既存の言語によるマルチタスキングに相当する記

述が極めて簡潔に表現できる。

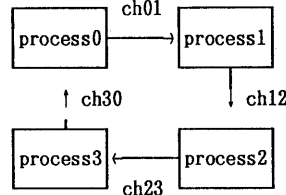


図1 OCCAMのプロセスモデル

CHAN OF ANY ch01, ch12, ch23, ch30:
PAR

```

SEQ -- process0
... process0-1の処理
ch01 ! x --チャンネル出力
... process0-2の処理
SEQ -- process1
... process1-1の処理
ch01 ? a --チャンネル入力
... process1-2の処理
... process2 process2の款款記
... process3 process3の款款記
    
```

図2 OCCAMのプログラム

トランスピュータはこのOCCAMプログラムを効率よく実行できるようにプロセス実行キューの内蔵、高速なコンテキストスイッチ（1マイクロ秒以下）、DMAによるチャンネル通信等のアーキテクチャを持っている。図2で示したのは1トランスピュータ内でのプログラム例であるが、この時使用されるチャンネルは内部チャンネルと呼ばれ、メモリー上に配置される。マルチトランスピュータシステムに対しては入出力で構成され、プログラム上内部チャンネルと全く同じアーキテクチャの高速なシリアルリンク（外部チャンネル）を4チャンネル持っている。図3にシリアルリンクのプロトコルを説明している。

シリアルリンクは送信側と受信側のハンドシェイクを行なって通信を行なう。送信側はスタート2bit、エンド1bitを付加して送り、受信側はアクノリッジ2bitを返す。

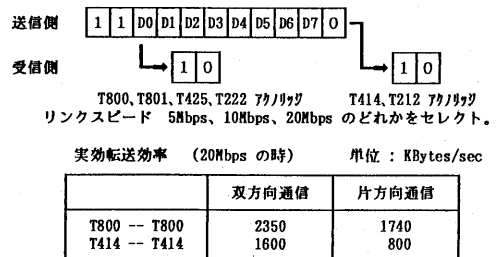


図3 シリアルリンクのプロトコル

OCCAMにおいてはプログラムが実行されるハードウェアのベースは大きな問題ではない。マルチトランスピュータシステムにおいては、プロセスが複数のプロセッサに分散され、一部のチャンネルがシリアルリンクに置き変わるだけであり、プログラム本体の修正なしに簡単な記述の追加だけによって実現される。マルチトランスピュータシステムはこのシリアルリンクによってポイントツポインタ接続されるために、次の様な利点を持っている。

(1) コモンバスシステムのように通信帯域幅の上限が存在せず、システム内のプロセッサが増加しても通信効率は変わらない。

(2) リンクは入出力2本の信号線で構成されているため、システムアップ、変更が容易である。

図4にシリアルリンクを用いたネットワークトポロジーの例を示す。これらのトポロジーは代表的な例でありユーザーのアプリケーションに応じて最適なものを構成するべきである。シリアルリンクは単純なる構成の故に、ユーザーが独自のトポロジーを簡単に構築することを可能としてくれる。

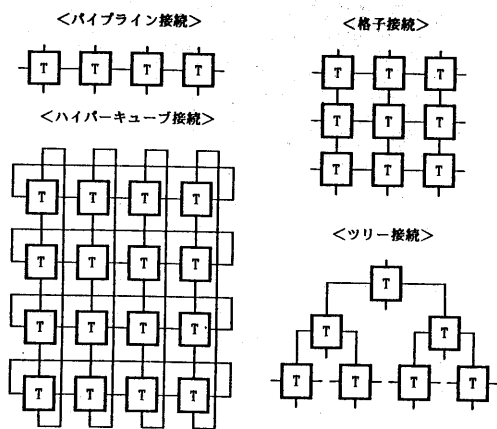


図4 代表的なネットワークトポロジー

3. トランスピュータのパフォーマンス

トランスピュータには16bitバージョンのT212、T222、32bitバージョンのT414、T425 (FPUなし) 及びT800、T801 (FPU内蔵) の6種類があり、そのうちT212、T414は旧型の機種に属している。これらのトランスピュータの特徴を図5に示している。しかしこれら全てのトランスピュータは同じアーキテクチャを持ち、チップ内の複数プロセスの並列実行、チャンネルを介した通信、シリアルリンクによって接続されたマルチプロセッサシステムにおける並列処理、高速なコンテキストスイッチ、高速割込応答、簡潔な命令セット、シリアルリンクまたはROMからのブートストラップ等のトランスピュータの特徴を等しく所持している。内部RAMはいわゆるキャ

ッシュメモリーではなく、プロセッサの物理アドレスにマッピングされたメモリーである(図6参照)。機種によってそのサイズに差はあるものの、1サイクルでアクセスされこの部分にプログラム、データが存在すれば高速に実行される。

	T212	T222	T414	T425	T800	T801
データバス幅 (bit)	16	16	32	32	32	32
メモリー空間	64K	64K	4G	4G	4G	4G
アドレスデータバス	分離	分離	マシナリ	マシナリ	マシナリ	分離
内部メモリー	2K	4K	2K	4K	4K	4K
外部メモリーアクセス	2サイクル	2サイクル	3サイクル	3サイクル	3サイクル	2サイクル
内部メモリーアクセス	1サイクル	1サイクル	1サイクル	1サイクル	1サイクル	1サイクル
FPU	無	無	無	無	有	有
シリアルリンク	4ch	4ch	4ch	4ch	4ch	4ch
リンクプロトコル	遅	速	遅	速	速	速
ハードウェアCRC	無	無	無	有	有	有

(注1) メモリーアクセスの項のサイクルタイムとは
20MHz の場合 50ns、25MHz の場合 40ns
(注2) 外部メモリーアクセスの値は最小値

図5 トランスピュータの種類と特徴

< OCCAM ADDRESS >	< MACHINE ADDRESS >
#3FFFFFFF	(#7FFFFFFC)
#20000000	(#00000000)
外部 RAM	
#00000200	(#80000800)
内部 RAM	
#00000012	(#80000048)
Processor use	
#00000008	Event (#80000020)
#00000007	Link3Input (#8000001C)
#00000006	Link2Input (#80000018)
#00000005	Link1Input (#80000014)
#00000004	Link0Input (#80000010)
#00000003	Link3Output (#8000000C)
#00000002	Link2Output (#80000008)
#00000001	Link1Output (#80000004)
#00000000	Link0Output (#80000000)

図6 トランスピュータのメモリーマップ

	SINGLE	DOUBLE
ADD	280ns	280ns
SUB	280ns	280ns
MUL	440ns	800ns
DIV	680ns	1280ns

図7 T800-25のFPU性能

図7に、最もポピュラーなT800の内蔵FPUの性能を示す。T800-25MHzの場合、シングル、ダブルの単純平均で1.87MFlopsを実現する。整数演算も1サイクル実行命令が多数含まれ、平均値で12.5Mipsの能力を持つ。一般的に行なわれているベンチマークテストの結果を図8に示す。その結果では、単体のトランスピュータの性能は32ビットパソコンをはるかに凌駕しEWSのハイエンド機種に対しても遜色のない性能を持っている。この様に高速なプロセッサを多数使用することによって、スーパーコンピュータレベルの処理能力を持つ並列マシンをユーザーレベルで構築することも不可能ではない。英国では既に1000個のトランスピュータを使用するプロジェクトが開始されている。

プロセッサのベンチマークテストプログラムをコンカレントシステムズにおいてトランスピュータボード (TRP98-4 + TRPM-400) 上で実施した結果を下記に示す。
 80386、SPARC に関しては日経バイト誌 1988年1月、2月、3月より引用した。80386にJ-3100SGTの結果を採用しているのは、この機種のみが80387を用いた時の結果が記載されていたため。ただし他の機種(PC98-XL²、FMR-70等)も80387なしの結果では大差はないのでJ-3100SGTで80386パソコンの性能を代表できると考えられる。
 FLOAT 倍精度実数の掛算割算を各70000回実行。
 SIEVE いわゆるエラトステネスのふるいプログラム。
 SAVAGE 倍精度実数を用いてtan(),atan(),exp(),log(),sqrt()を各2500回実行。
 TARAI 関数の再呼び出しプログラム。
 WHETSTONE 倍精度実数の演算を含めてプロセッサの総合的な評価をするプログラム。1000000 WHETSTONEの実行。
 DHRYSTONK 実数の演算を含まずにプロセッサの総合的な評価をするプログラム。

機種	TRPM-400		J-3100SGT		SUN-4
	T800	25MHz	80386 16MHz		SPARC
条件	OCCAM	PARA C	80387 なし	80387 あり	WTL1164 WTL1165
FLOAT	0.23	0.21	29.4	2.5	0.49
SIEVE	23.51	24.5	25.7	—	1.73
SAVAGE	0.33	0.44	18.7	1.2	0.34
TARAI	—	7.1	なし	—	6.3
WHETSTONE	0.31	0.36	10.9	2.0	0.40
DHRYSTONK	5.47	6.6	11.0	—	4.81

単位：秒

- (注1) TRPM-400 はノーウェイト
 (注2) SUN-4の結果は日経バイト誌 1988年3月の結果のうち、最適化なしの結果を採用。理由は FLOAT の実行時間が最適化後4秒から0秒に減少しているため。
 (注3) SIEVE の中の一部の記述は OCCAM で同じ様に記述できず、1行の記述が4行になっている。80386、SPARC と同一条件になっていないため、参考データ。
 (注4) TARAI は OCCAM では実行できない。関数の再呼び出し不可。

図8 ベンチマークテスト結果

4. トランスピュータの開発環境

4.1 トランスピュータのハードウェア

トランスピュータシステムの開発環境としては、既存のパーソナルコンピュータ、EWSをホストとし、それ

にアドオンボードを装着する形態が採られている。アドオンボードにはホストのシステムバスとシリアルリンクを接続するIC (インモスコ12) が搭載されている。トランスピュータはシリアルリンクでホストと接続され、ホスト上で実行されるサーバープログラムが実行プログラムをシリアルリンクから送ることによってブートされる。サーバープログラムはブートし終わるとトランスピュータからのスクリーン、キーボード、ファイル等に対するリクエストを代行して行なうだけのサーバーになる。トランスピュータ用の開発システム、コンパイラーはこの様にホストのI/Oをトランスピュータが利用することによって作業を遂行している。

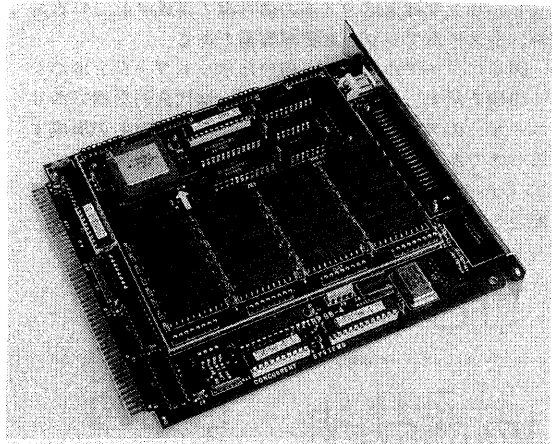


図9 TRP98-4 + TRPM-400

・トランスピュータモジュール

図9はコンカレントシステムズのPC9801用アドオンボードであるリンクアダプタボードTRP98-4と、その上に装着されたTRPM-400の写真である。TRPM-400は4Mバイトのメモリーを搭載したコンパクトなモジュールである。同シリーズには更にコンパクトなサイズで4Mバイトのメモリーを搭載し、最大16Mバイトまで拡張できるTRPM-402、同じく最大64Mバイトまで拡張できるTRPM-404が順次リリースされる予定である。

・リンクアダプタボード

TRP98-4はTRPM-400シリーズのモジュールを2枚装着できるリンクアダプタボードである。このボードではホストとの通信に他のボードで用いられているI/Oポートによるアクセスに加えて、ホストとの通信にDMAを用いることができ、高速な対ホスト通信を実現している。そのため、同ボードにはDMA対応サーバープログラムが付属している。同サーバープログラムのうちTDS2用のそれには、DMAに対応しただけでなく新しい機能が付加されており、TDS2環境下でマウスの使用も可能になっている。

・フレキシブル並列システム

トランスピュータによる並列システムを構築するには図10の様に、最上位のリンクアダプタボードから下位のトランスピュータに向かってコントロール信号が伝達されることと、最上位のトランスピュータのリンクのうち1本がリンクアダプタボードに接続されることがまず必要である。そしてトランスピュータ群のリンクをユーザーのアプリケーションにあわせて相互に接続するのである。市販されているトランスピュータボードには専用のコントロール、リンクケーブルが用意されており、簡単に接続できる。

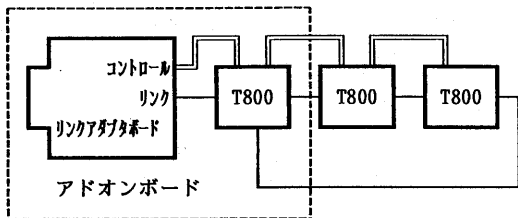


図10 並列システムの信号の接続

リンクスイッチャーC004は、トランスピュータネットワークの構築を合理的に行なうために用意されている通信用デバイスである。C004には32チャンネルのシリアルリンクを接続可能で、C004へのコマンドによってそれらの任意のリンクを相互に接続することができる。C004を用いると、リンク接続を行なってからブートする静的な方法だけでなく、アプリケーションプログラムを実行中のトランスピュータからコマンドを発生し、リンク接続を切替えて、新しいネットワークを次々に作り出す動的な方法が可能である。固定的なリンク接続では不可能であった新しい通信方式及び並列処理方式が可能になる。図11に最も簡単なC004への接続例を示す。

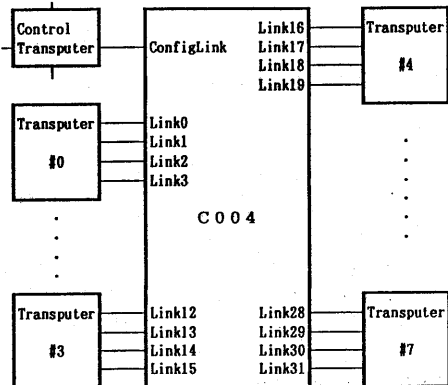


図11 C004への簡単な接続例

TCS (Transputer Compact System)はC004を採用し、リンク接続の自由度を確保しただけでなく、並列処理のあらゆる用途(計算分野等の多数のT800を必要とするシステムから計測制御分野等の機能ボードをも必要とするシステム)に対応できるフレキシブルなシステムである。複数のTCSをデジーチェーン状に接続することが可能であり、多数のトランスピュータを用いた大規模なシステムへの拡張性も併せ持っている。TCSはコントローラー用のスロットを除き、トランスピュータを格納できるスロットが2個装備されている。それぞれのスロットにコンカレントシステムズの標準トランスピュータモジュールボードを4枚搭載したモジュールマザーボードを格納できる。A/D、D/A、画像処理等の機能も必要とする用途への適用には、モジュールマザーボードの代わりに、スロットインターフェイスを持ったそれらの機能ボードを挿入することができる。

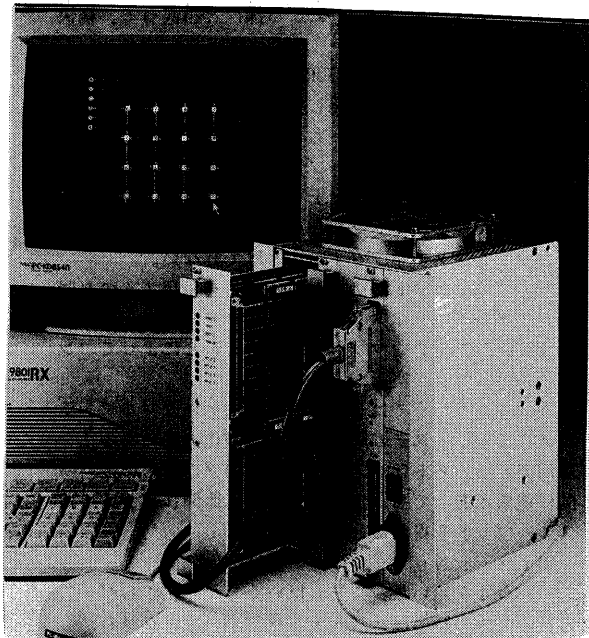


図12 TCSの全体写真

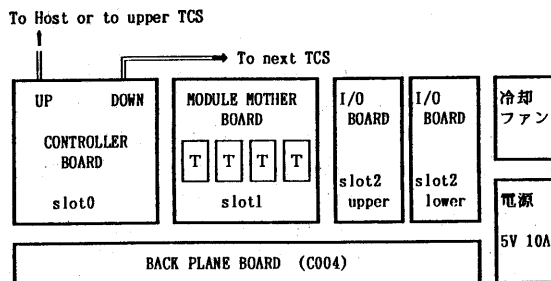


図13 TCSの構成例

4.2 トランスピュータのソフトウェア

下記ではトランスピュータ用コンパイラ、開発システムとして、現時点で最もポピュラーなTDS2、パラレルC、FORTRANの概要を紹介する。

・TDS2

インモス社の開発した「トランスピュータデベロPMENTシステム(TDS2)」を用いるとOCCAMによるプログラムを効率良く開発することができる。TDS2は単にOCCAMのコンパイラというのではなく、名前の通り一つのシステムであり、ホスト機上でTDS2を実行すると、オペレーティングシステムに近いトランスピュータ独自の世界が現出する。ユーザーはそのシステム内でエディット、コンパイル、リンク、ネットワークローディング、実行、デバッグ等の作業を行なうことができる。TDS2環境下ではユニークなFOLD構造による構造化されたファイル管理システムが採用されており、ファンクションキーによる操作と相俟って、軽快な開発環境が得られる。

・パラレルC、パラレルFORTRAN

英国スリーエル社が開発したパラレルC、パラレルFORTRANコンパイラもOCCAMと同様、パラレル記述が可能である。単一プロセッサ上でのパラレルプロセス、マルチプロセッサ上でのパラレルプロセスのいずれもが可能である。ただしOCCAMの様にパラレルプロセスをネ스팅することはできない。

開発環境はホスト機のコンパイラを使用するのと同様なイメージで、ホスト機上のエディターでエディットし、ホスト機上のコマンドを入力することによってコンパイル、リンク、実行ができる。

両コンパイラではFLOOD-FILL法というマルチトランスピュータシステムの自動負荷平衡化のための手法を採用できる。各トランスピュータ上のプロセスの実行時間に差異があっても、プロセッサ数に比例したシステムスループットを得ることができる。

・TransNet

C004を用いたシステムはいくつか存在するが、TCSの最大の特徴は、ユーティリティプログラム「TransNet」が付属しており、ソフトウェアによる全面的なサポートが得られることである。

TransNetはPC9801シリーズに接続されたルートトランスピュータの上で実行され、PC9801のグラフィックス画面とマウスを使用する。実行環境はTDS2またはMS-DOSのいずれにも対応している。TransNetを用いると、煩雑なキー操作をすることなくユーザーが構築したいネットワーク図を容易に描くことができ、それに基づいて「TCSへコマンドを発行し、ネットワークを構築すること」と「コンパイラ(TDS2、Toolset、スリーエル社コンパイラ)が必要とするフォーマットの接続情報ファイルの自動作成」とが可能である。この2つの機能によって、並列シ

ステムのプログラミングと実行上の問題点を解消している。TransNetによって自動生成される接続情報の一例を図15(TDS2、Toolset)に示している。

図14はTransNetネットワーク図のプリンター出力例である。

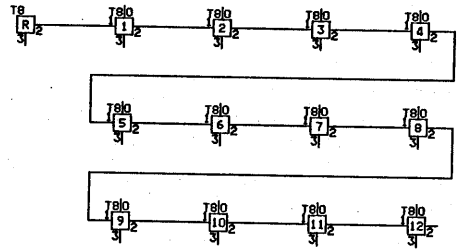


図14 ネットワーク図

```

VAL link0in IS #4:
VAL link0out IS #0:
VAL link1in IS #5:
VAL link1out IS #1:
VAL link2in IS #6:
VAL link2out IS #2:
VAL link3in IS #7:
VAL link3out IS #3:
[12*2] CHAN OF ANY ch:
PLACED PAR
  VAL trp.no IS [1,2,3,4,5,6,7,8,9,10,11]:
  VAL in1 IS [18,1,3,5,21,7,9,11,23,13,15]:
  VAL out1 IS [19,0,2,4,20,6,8,10,22,12,14]:
  VAL in2 IS [0,2,4,20,6,8,10,22,12,14,16]:
  VAL out2 IS [1,3,5,21,7,9,11,23,13,15,17]:
  PLACED PAR p = 0 FOR 11
    PROCESSOR trp.no[p] T8
    PLACE ch[in1[p]] AT link1in:
    PLACE ch[out1[p]] AT link1out:
    PLACE ch[in2[p]] AT link2in:
    PLACE ch[out2[p]] AT link2out:
    relay( ch[in1[p]], ch[out1[p]],
          ch[in2[p]], ch[out2[p]] )
  PROCESSOR 12 T8
  PLACE ch[17] AT link1in:
  PLACE ch[16] AT link1out:
  anchor( ch[17], ch[16] )

```

図15 自動生成された接続情報

・TGRAPH

TGRAPHはトランスピュータからPC9801のCRT上にグラフィックスを実現できることを目的に開発されたソフトウェアであり、専用ハードウェアなしにN88BASIC相当のグラフィックスを実現することができる。TGRAPHはMS-DOS用のデバイスドライバと、それをアプリケーションから使用するためのライブラリー(OCCAM、パラレルC、FORTRANのものを用意)によって構成されている。

5. 並列入出力・並列計算システム

5. 1. システムの概要

コンカレントシステムズのTCSを2セット用いて、I/Oの並列ハンドリングと並列演算を行なった。そのハードウェア構成を図16、システム全体の写真を図19に示す。処理の内容は2値画像のスキヤナー入力と表示、ボリュームデータの読取りと表示、波形発生器からのデータのリアルタイムFIRフィルタリング、そのアナログ出力、FFT演算と表示、レイトレーシングという多数の処理を同時に行なった。システムには演算用の8個のT800と入出力処理用の2個のT222を使用している。表示はホストコンピュータのPC386の画面を分割して行なった。

図17は本システムのネットワーク構成を示す。C004を用いたTCSでは、前節で述べた様にリンク接続を動的に切り替えて通信することが可能である。本システムではレイトレーシングの計算においてこの方法を採用した。この方法はハードウェアに対する依存度は高くなるものの、トランスピュータシステムのフレキシビリティの向上とプログラミングの容易さを実現する点でメリットが得られる。

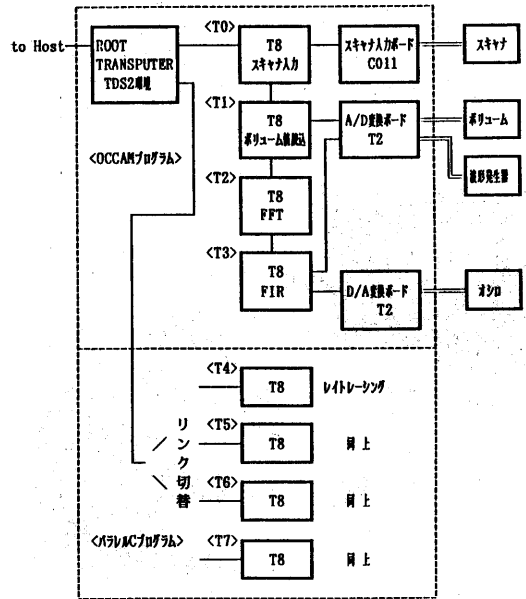
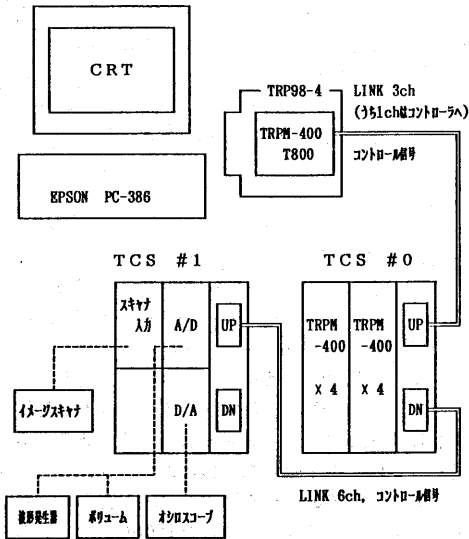


図17 ネットワーク構成



- | | | | | |
|-------------|---------------|---------|----------|---|
| トランスピュータボード | TRPM-400 | T800-20 | メモリー 4MB | ① |
| リンクアダプタボード | TRP98-4 | C012 | DMA可能 | ② |
| A/D変換ボード | TECIT-010-101 | T222-20 | A/D 4ch | ③ |
| D/A変換ボード | TECIT-010-110 | T222-20 | D/A 4ch | ④ |
| スキヤナー入力ボード | 試作ボード | C011 | | ⑤ |
| イメージスキヤナ | NEC IN-502 | | 2値入力 | |

①、②、⑥ はコンカレントシステムズ製
③、④ は竹中製作所製

図16 ハードウェア構成

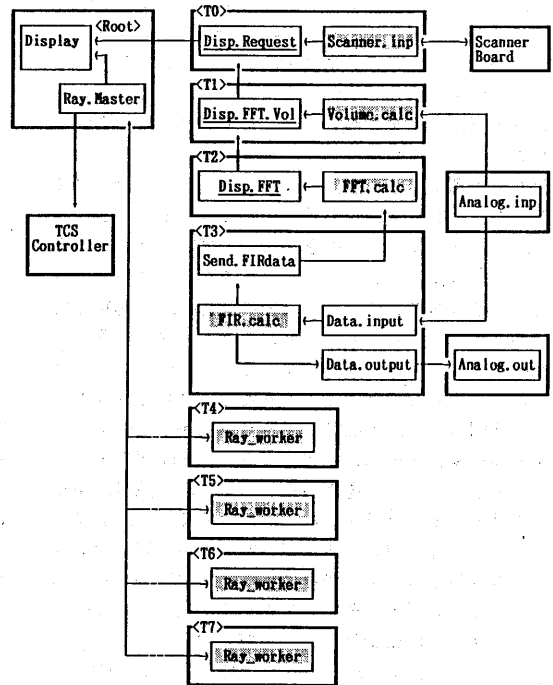


図18 プロセス構成

本システムでは、膨大な数値計算を必要とするレイトレーシングとともに I/O を伴う処理を行なうことにより、単に数値計算分野にとどまらず、計測制御分野へのトランスピュータ適用の有効性を実証するものである。




図19 システムの全体写真

5.2 プログラミング

図17に示した様に、本システムのプログラムのうちレイトレーシングのワーカークロセスはパラレルCにより、他の全てのプロセスはOCCAMにより記述されている。ルートトランスピュータはTDS 2下の実行プログラムで、他のOCCAM記述のプログラムはTDS 2によって開発された1個のプータブルファイルである。

本システムの開発に際しては、まず最初に I/O に伴う処理及びレイトレーシング以外を単体の T800 の上で全て行う様にプログラミングし、システムの検証の後複数のシステムにインプリメントした。レイトレーシングは上記とは別に開発し、検証の後上記プログラムと合体した。既述の様に、トランスピュータのプログラミングにおいては単体のプロセッサ上での並列記述が極めて簡単であるだけでなく、若干の変更を施すだけで複数システムへのインプリメントが実現する。システムスループットを向上させようとするのであれば、プロセスをより小さく分割し、使用するプロセッサ数を増やせばよい。

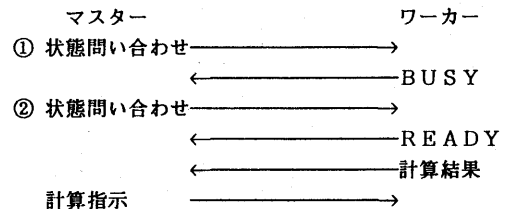
図18に本システムにおけるプロセスの配置を示している。同図中、を施したプロセスは当該プロセッサにおける主たる処理を行なうプロセスである。レイトレーシング以外のプロセスの演算結果の表示は、全てルートトランスピュータに接続された <T0> から送られる。従って、表示データにはどの処理の表示かをルートに識別させる為の先頭データが付加されている。_____を施した表示データ転送のためのプロセスでは、内部チャンネルと外部チャンネルの違いはあるものの、下位から送られてきたデータと自プロセッサ内から送られてきたデ

ータのどちらかのチャンネル入力を待ち、早く送られてきた方のデータを上位へ転送する。通信入力待ちの状態では割り込み処理と同様にプロセッサの資源を使用することはない。また通信時にはDMA転送が使用される為、主処理に対するディスターブは極めて軽微である。筆者が実験した結果では、シリアルリンクを用いて最大スピードでリンク入力したデータをリンク出力しながら、主処理を行なった結果、主処理の実行時間の増加はわずか2パーセントにしか過ぎなかった。この様に、通信に伴う処理時間の増加が極めて軽微であることも並列システムを構築する上で大きなポイントとなっている。

5.3 動的なネットワーク構成による並列実行

レイトレーシングでは、パラレルCの機能として備えられている自動負荷平準化機構(Flood-Fill法)を使用せずに、C004によるリンクのダイナミックな切り替え機能を利用してながら負荷平準化を実現していると同時に、Flood-Fill法適用時の問題をも解消している。すなわち、同法を適用すると、全てのトランスピュータシステムには一つのマスタープログラムと一つのワーカークロセスしか存在しえず、特定のトランスピュータに特定のプログラムを割り当てながら、同時に同法を実行することが不可能であるという制約である。

本システムでのレイトレーシングの手法は、プリミティブデータを保有したワーカークロセスに対し、マスタープロセスから計算すべきラスタ番号を与えるという方法を採用している。マスターとワーカークロセス間の通信プロトコルは下記の様に非常に簡単である。



マスターはリンクの切り替えの後、状態問い合わせのコマンドをワーカーに送り、BUSYまたはREADYの結果を受信する。ワーカーからREADYの応答を得ると(②)計算結果の受信と次の処理の指示を行なった上で、そしてBUSYの応答を得ると(①)直ちに、リンクを切り替え、次のプロセッサとの通信を行なう。ワーカー側ではマスターからの状態問い合わせに対し直ちに応答しなければならない。さもなければ、マスターのリンク切り替えに長時間を要し、READY状態で待つプロセッサが増えることになり、システム全体のスループットを低下させることになる。そのために、ワーカートランスピュータ内では図20の様に通信プロセスと計算プロセスがパラレルに実行されている。

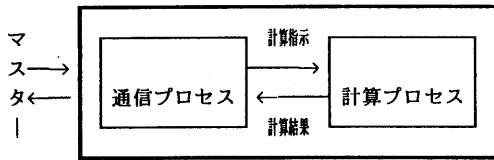


図20 レイトレーシングワーカプロセス

6. おわりに

並列処理システムが憧れるべき対象であった時代は終わり、ユーザーが自由に並列処理システムを構築しプログラミングできる時代が、トランスピュータによって到来した。トランスピュータによる並列処理は、既存のプロセッサの能力の限界をうち破り、その無制限な拡張性によって途方もないコンピュータ資源をユーザーに提供することが可能である。

そしてトランスピュータは、自然界にパラレルに生起する事象を記述することを追求した言語（CSP、OCCAM）に基づいているため、あらゆる分野への適用が可能であり、コンピュータのより広範な適用にとっても有効であるだろう。そのプログラミングは従来のシーケンシャル言語でのそれに比べ記述性に富み、新しいプログラミングプラットフォームを提供するであろう。

引用文献

TRANSPUTER DEVELOPMENT SYSTEM	INMOS Ltd. Prentice Hall
TRANSPUTER INSTRUCTION SET	INMOS Ltd. Prentice Hall
THE TRANSPUTER DATA BOOK	INMOS Ltd.
TRANSPUTER TECHNICAL NOTES	INMOS Ltd. Prentice Hall
Communicating Sequential Processes	C. A. R. Hoare Prentice Hall
occam2 Reference Manual	INMOS Ltd. Prentice Hall
COMMUNICATING PROCESS ARCHITECTURE	INMOS Ltd. Prentice Hall
A TUTORIAL INTRODUCTION TO OCCAM PROGRAMMING	DICK POUNTAIN & DAVID MAY BSP Professional Books
トランスピュータ入門	山本・中井・村上 日刊工業新聞社
トランスピュータによる並列技術解説	中井泰明 コンピュータデザイン 1990.5, 6
OUG論文集	イモスガバ
OCCAMとトランスピュータ	尾内理紀夫 共立出版
Parallel C User Guide	3L Ltd.
Parallel Fortran User Guide	3L Ltd.