

21世紀のSoC産業を創出する次世代設計技術

村岡 道明

株式会社 半導体理工学研究センター(STARC)
〒105-0004 東京都港区新橋 6-16-10 御成門 BNビル7階
Tel:03-3436-0520 Email:muraoka@starc.or.jp

あらまし 高集積化された大規模な SoC(System on a Chip)の設計生産性を飛躍的に向上させ、開発期間を短縮するための設計技術として VCDS(Virtual Core based Design System)の研究開発が進められている。内容としては、SoC 設計に新たに V コア (Virtual Core)の概念を導入することにより、上位設計レベルにおける再利用設計技術を確立するとともに設計自動化を進めるための技術を研究開発する。本技術を確立することにより、半導体を含む情報通信分野の産業の活性化と 21世紀の新規 SoC 産業創出のための共通基盤技術形成に貢献することができる。

キーワード 上位設計、ハード/ソフト協調設計、再利用、IP

Next Generation EDA Technology for SoC Industry

Michiaki Muraoka
Semiconductor Technology Academic Research Center(STARC)
7F Onarimon BN Bldg.
6-16-10 Shinbashi, Minato-ku, Tokyo 105-0004 Japan
Tel:+81-3-3436-0520 Email:muraoka@starc.or.jp

Abstract VCDS(Virtual Core based Design System) has been under research and development as the design technology which improves the design productivity of SoC(System on a chip) and shorten the design turn around time drastically. The R&D focus on the establishment of re-use methodology and design automation in high level design phase of highly integrated SoC, based on the concept of VCore(Virtual Core). These technologies will activate the IT industry including semiconductor and contribute the establishment of the infrastructure for the new SoC industry in the 21 century.

key words High level design, HW/SW Co-design, Re-use, IP

1. はじめに

21世紀の高度情報通信社会を構築するための不可欠な要素として、エレクトロニクス機器は今後社会のあらゆる分野に浸透し、社会生活に密着した形で活用されていく。この高機能・高性能で小型・軽量・低消費電力かつ信頼性の高いエレクトロニクス機器はその構成要素であるLSIの技術進歩により初めて実現が可能となる。従来はマイクロプロセッサやメモリなどの汎用LSIやASICと呼ばれるカスタム論理LSIを組合わせてエレクトロニクスシステムを構成してきたが、今後はこれらのLSIの大部分を1チップに集積したSoCが主流になると考えられる。さらに、製品サイクルの短縮化により、多品種のSoCを短期間で開発する要求が強くなっている。一方、半導体プロセスの微細化技術の進展により、SoCの集積規模は増加の一歩を辿り、2010年には、 $0.1\mu\text{m}$ 以下のプロセスデザインルール(おそらく、 $0.05\mu\text{m}$)で、1億論理ゲートをSoCに集積することが可能になると言われている。しかしながら、SoCの大規模・複雑化により、今後設計工数と消費電力はますます増大化し、現状の設計技術のもとでは、“設計生産性が限界”に達するといわれており、これを回避するための設計技術の開発が必須である。

2. SoC設計の課題と将来のあるべき姿

従来より設計の効率化を行うために再利用設計は設計の各フェーズや各設計グループで行われてきた。この数年来は、RTレベルでIPによる再利用が行われている。SoCの設計分野では、IPとは「再利用を前提に設計された回路資産」のことを指し、現在業界団体では、標準化や関連技術開発が進められている。しかしながら、飛躍的な設計効率の向上のためには、IPの再利用では限界がある。例えば、

- (i)機能の実現方法についてフレキシビリティがない
- (ii)インターフェースのフレキシビリティが不足
- (iii)プロセスポートアビリティがない、あるいは、不充分
- (vi)ソフトウェアは対象外

などの問題点は、RTレベルでの本質的な解決は困難であり、さらに上位のシステムレベルやアーキテクチャレベルに立ち戻って解決する必

要がある。

これらの問題点を解決するために、Vコア(Virtual Core)の概念を導入する。VコアはRTレベルよりさらに上位の設計レベルにおける再利用の仕組みを提供するものとの位置付ける。今後の上位設計技術の方向としては、Vコアによる上位設計での再利用を前提とした自動化技術を研究開発していくべきと考える。

3. VCDSの主要技術

Vコアによる上位設計での再利用を前提とした設計自動化を実現すべきシステムとして、VCDS(Virtual Core based Design System)[1],[2],[3],[4]を提案してきた。以下に、VコアおよびVCDSの技術内容について示す。

(1)Vコアとは

再利用可能な機能ブロックをシステムレベルやアーキテクチャレベルなどの上位の抽象レベルで表現したもので、内部機能やインターフェースが可変であることを特徴とする。

(i)機能Vコア

システムレベルで用いるVコアであり、機能仕様を表現する。ハードウェア/ソフトウェアが未分割である。

(ii)ハードVコア

アーキテクチャレベルで用いるVコアであり、ハードウェアで実現する機能要素を動作レベルで記述したものである。RTレベルのIPの上位概念である。

(iii)ソフトVコア

アーキテクチャレベルで用いるVコアであり、ソフトウェアで実現する機能要素を汎用言語(C、C++など)で記述したものである。組込みソフトウェアの上位概念である。

(2)VCDSの主要技術

VCDSはシステムレベルとアーキテクチャレベルでの各種設計自動化技術をシステム化したものであり、図1に全体の主要技術を示す。VCDSの研究テーマは、5つの大きな研究テーマから構成される。

(i)システム仕様定義技術

システムレベルでSoCの機能を定義し、GUIやシステム記述言語により機能を記述し、その検証を行うとともに、他とのインターフェースを可能とするシステムレベルモデルを生成する。

(ii)アーキテクチャ生成

システムレベルモデルから最適なアーキテクチャを生成する。また、インターフェース方式やテスト方式の決定、アーキテクチャレベルの検証、および、性能推定などを行う。

(iii)ハード V コア生成

各種のハード V コアおよびそのインターフェースについて、その動作記述から RT レベルの記述を生成する。また、その性能予測、HW/SW 協調検証、テスト容易化などを行う。

(iv)ソフト V コア生成

各種のソフト V コアおよびそのインターフェースについて、その汎用言語記述から CPU に依存した記述を生成する。

(v)V コアアセット

各種 V コアが格納された V コアデータベースを核として、V コア開発支援ツールや物理データインターフェースを含めた V コアアセットが構築され、V コアベース設計のアセットとして SoC 設計に使用される。

VCDSシステム構成

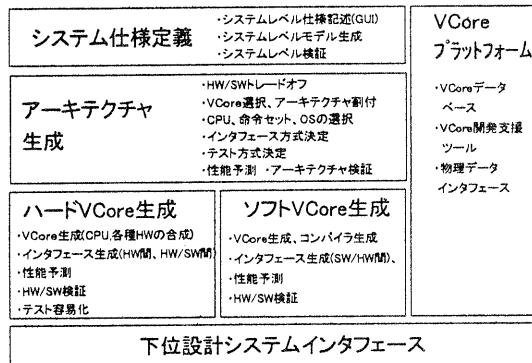


図 1. VCDS の主要技術

以上に示すように、VCDS には各種の設計自動化の要素技術が統合され、将来の SoC 設計の設計効率を大きく向上させると期待される。また、上記の研究開発テーマの他に、具体的な V コアや SoC 開発を実証する研究開発も同時に開始されており、実証目標値として、2005 年に開発効率の 20 倍向上、さらに、2010 年に 100 倍向上が掲げられている。

さらに、設計技術の確立の一環として、上位設計レベルの設計技術に関する設計手順や設計規約の共通化、標準化を推進することにより、

開発設計効率の向上を進めていく。

4. SoC の方向と SoC 産業

将来の SoC の方向としては、応用分野ごとに最適な組込み CPU を核として、最適なハード V コア/ソフト V コアを集積することにより SoC が実現されると考えられる。日本は世界の主要なエレクトロニクス機器の開発拠点の 1 つであり、今後は 21 世紀の高度情報通信社会を構築するため多種の機器が開発されていく。これらの機器の応用分野に対応して、多くの SoC の需要が期待されており、タイミングな SoC 開発が要求される。この要求を満たすためには、SoC 開発をシステム側と半導体側で分担するのではなく、両者にまたがる SoC 開発を一括して効率的に開発する仕組みが産業界として必要であると考える。この仕組みは、V コアや SoC 開発を効率的に可能とする体制と SoC 設計技術の開発を同時に実行する体制から構成され、かつ、日本の社会に適合しやすい新社会システムとして構築されることを目指すべきと考える。これを推進することにより、V コア、SoC 開発と SoC 設計技術開発からなる新形態の産業を創出することができ、この産業を 21 世紀の高度情報通信社会のインフラ構築を支える SoC 産業と呼ぶことができる。

5. おわりに

将来の SoC 設計技術、SoC の方向、および、SoC 開発環境について述べた。現在進めている設計技術の研究開発は、今後の SoC 開発の新社会インフラの構築に貢献し、さらに、新しい SoC 産業の萌芽につながると期待できる。

[参考文献]

- [1] M.Muraoka, "EDA Technology Direction Towards 2010", SASIMI'98
- [2] M.Muraoka, "VCDS:Virtual Core based Design System", ASP-DAC'99
- [3] 村岡道明, "最上位設計技術によるシステム LSI の将来と展望", 1999 年 9 月
- [4] 村岡道明, "VCDS:再利用を前提とした上位設計技術", 学振 165 研究会, 1999 年 10 月

本研究開発(VCDS)は、新エネルギー・産業技術総合開発機構(NEDO)から半導体理工学研究センター(STARC)に委託された「SoC 先端設計技術の研究開発」の一部として実施されています。