

計算機システムとマルチコアプロセッサ

三木 良雄

(株) 日立製作所 中央研究所 〒185-8601 東京都国分寺市東恋ヶ窪 1-280
E-mail: yoshio.miki.cz@hitachi.com

あらまし

本稿ではマルチコアプロセッサ登場の経緯や理由をシステム LSI の観点から考察する。さらに、並列コンピュータシステムの観点からチップ上に多数のプロセッサコアが集積されたシステムにおけるシステムバランスについて考察する。以上の考察から、マルチコアプロセッサの登場は LSI の集積度向上のみからもたらされたものではなく、消費電力限界を打ち破る一つの方策としてもたらされたものであること、また、並列計算機システムのシステムバランスとしては、メモリアクセスのスループットにより、用途や今後のアーキテクチャが大きく影響を受けることについて述べる。

キーワード マルチコアプロセッサ, LSI, 並列計算機, システムバランス

Multi – Core Processor for Computer Systems

Yoshio MIKI

Hitachi, Ltd., Central Research Laboratory 1-280, Higashi – koigakubo Kokubunji – shi, Tokyo, 185-8601 Japan
E-mail: yoshio.miki.cz@hitachi.com

Abstract

In this report, we considered details and the reasons for the multi core processor appearance from the viewpoint of system LSI. In addition, the system balance in the system that a lot of processor cores are accumulated on the chip is considered from the viewpoint of the parallel computer system. The appearance of the multi core processor can be understood not only as the breakthrough of the integration improvement of LSI, but also as one strategy that breaks the power consumption limit. Moreover, it shows that the throughput of the memory access has a big influence from the viewpoint of the system balance of the parallel computer system on the applications of the processor and the architecture in the future.

Keyword multi-core processor, LSI, parallel computer, system balance



計算機システムとマルチコアプロセッサ

1 マルチコアプロセッサの登場

2008/05/13

日立製作所 中央研究所 三木良雄

I-1 検討観点

HITACHI
Inspire the Next

◆なぜマルチコアなのか

- 主要論点

- なぜたくさんはいっているのか?
[プロセッサLSI集積度、マルチプロセッサ etc.]
- この流れを作った背景は何か?

プロセッサ性能向上
観点

並列計算機アーキテクチャ
観点

開発工数、事業性
観点

半導体LSIの時代観点
System-on-a-Chip(SoC)観点

All Rights Reserved Copyright © 2008, Hitachi, Ltd.

2

I-2 LSI集積度トレンドにおける大きな転機

HITACHI
Inspire the Next

◆20世紀から21世紀への境目に大きなポイント

1947年 トランジスタの発明

1958年 集積回路の発明

1970年 1KbitDRAMの開発

1971年 4bitマイコンの開発

1981年 16bitマイコンの開発

1992年 64bitマイコンの開発

トランジスタ
レベルの
集積度向上

システムLSIの技術的進歩
複雑度はマイクロプロセッサ
が開発に伴う
+
周辺機能の取り込み

システムLSIの時代(1990年~)

All Rights Reserved Copyright © 2008, Hitachi, Ltd.

3

2 半導体集積度の観点

HITACHI
Inspire the Next

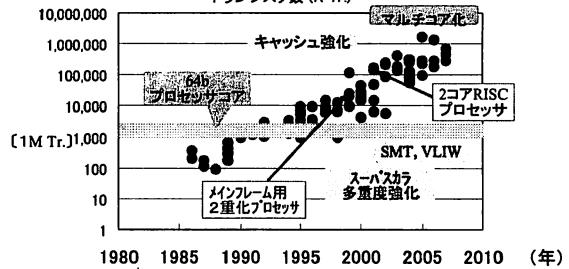
2 ISSCCに見るマルチコア登場の軌跡

2-1 集積度トレンド

HITACHI
Inspire the Next

◆複数のコアが入るから入れたのか?

トランジスタ数 (K Tr.)



集積度向上はマルチコア化の前提条件であり、主要因ではない。

All Rights Reserved Copyright © 2008, Hitachi, Ltd.

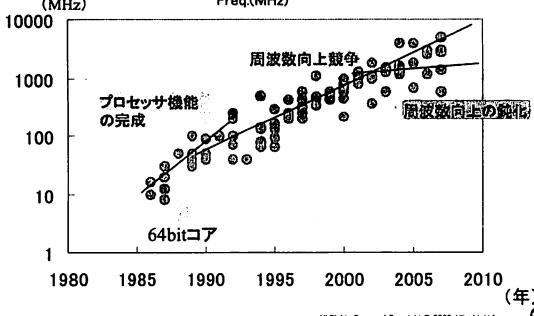
5

2-2 性能トレンド

HITACHI
Inspire the Next

◆主に動作周波数向上による性能競争が展開された

Freq.(MHz)



All Rights Reserved Copyright © 2008, Hitachi, Ltd.

2-3 周波数向上鈍化の原因

HITACHI
Inspire the Next

◆消費電力増加に伴う冷却限界

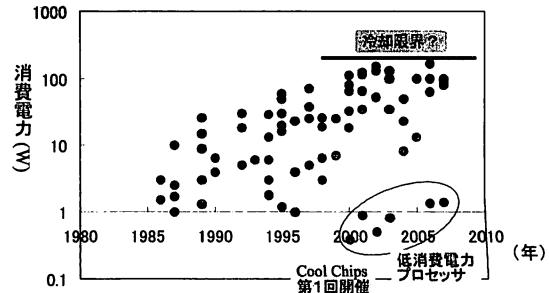
1000

100

10

1

0.1



All Rights Reserved Copyright © 2008, Hitachi, Ltd.

7

2-4 性能と電力の壁 (1)

HITACHI
Inspire the Next

◆ 高動作周波数 with 命令レベル並列 → 電力増加

#	性能向上策	課題・問題点
1	命令レベル並列度向上 スーパースカラーの導入 アウトオブオーダ制御の導入	・そもそも命令レベル並列度限界 一般的なアプリケーションでは 4~5命令同時実行が限度 ・投入物量と性能のトレードオフ ボラックの法則: 性能 $\propto \sqrt{\text{チップ面積}}$ 物量投入の目的見直し
2	大容量オンチップキャッシュ ・M byteクラスのOn Chip L2 cache ・大容量L3 cache またはコントローラ	・消費電力の増加、空冷限界 (約60W/cm ²)の超過 CMOS回路の消費電力: 電力 $\propto CV^2f$ さらに、貫通電流、リーケ電流の増加
3	動作周波数の向上 ・1.2GHz周辺での停滞 ・5GHz超えのチャレンジ	

All Rights Reserved Copyright © 2008, Hitachi, Ltd.

8

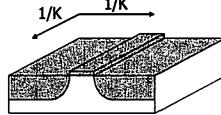
2-5 性能と電力の壁 (2)

HITACHI
Inspire the Next

◆ 従来スケーリング則のメリット鈍化

・電界強度一定の下、チャネル長が1/Kに縮小

パラメータ	比率
チャネル長	1/K
チャネル幅	1/K
ゲート酸化膜厚	1/K
不純物濃度	K
空乏層厚さ	1/K
電圧	1/K
電流	1/K
静電容量	1/K
消費電力	1/K ²
ディレイ	1/K
デバイス面積	1/K ²
配線抵抗	K



- ・トンネル電流などの物理限界
- ・ばらつき影響の増大
- ・電源電圧の低減に限界
- ・リーケ電力等、消費電力増大

・消費電力増加分だけのスケール則メリットが得られない

All Rights Reserved Copyright © 2008, Hitachi, Ltd.

9

2-6 マルチコア化による問題解決

HITACHI
Inspire the Next

◆ シンプルコアの複数活用

元のコア	プロセス シュリンク		マルチコア化 (X2)	
	トランジスタ数	チップサイズ	トランジスタ数	チップサイズ
トランジスタ数	1	1	1	0.5
チップサイズ	1	1	0.5	>0.7
電圧	1	1	消費電力	>0.5
消費電力	1	1	動作周波数	<1.4
動作周波数	1	1	性能	<1.4
性能	1	1	発熱密度	>1
発熱密度	1	1		

物量による性能拡張

トランジスタ数	2	世代あたり性能向上を実現
チップサイズ	1	低電力で実現
電圧	>0.7	
消費電力	>1	
動作周波数	<1.4	
性能	<1.96	
発熱密度	>1	

All Rights Reserved Copyright © 2008, Hitachi, Ltd.

10

3 並列計算機としての観点

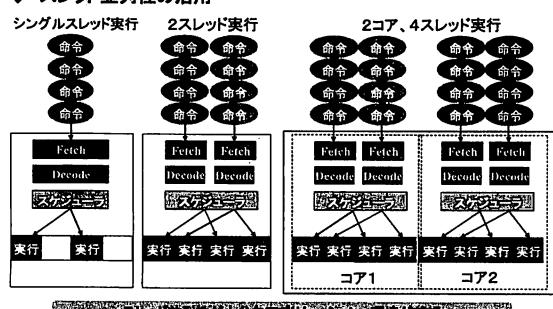
HITACHI
Inspire the Next

3 並列処理とシステムバランス

3-1 並列度の抽出、活用

HITACHI
Inspire the Next

◆ スレッド並列性の活用



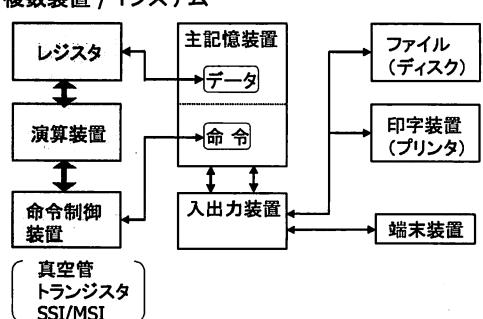
All Rights Reserved Copyright © 2008, Hitachi, Ltd.

11

3-2 計算機システムの変遷 (1)

HITACHI
Inspire the Next

◆ 複数装置 / 1システム

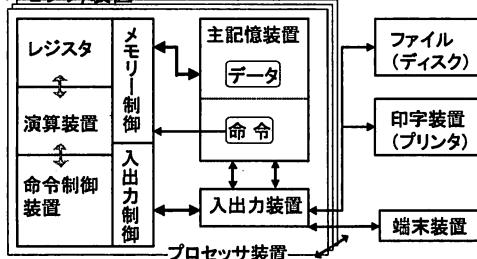


All Rights Reserved Copyright © 2008, Hitachi, Ltd.

13

3-3 計算機システムの変遷（2）

◆ プロセッサ/装置



- チップ内に埋め込まれた部分のスループットは解消
- 装置界面のデータ、I/Oのスループットバランスが課題

All Rights Reserved Copyright © 2008, Hitachi, Ltd. 14

3-5 用途とプロセッシングユニットの関係

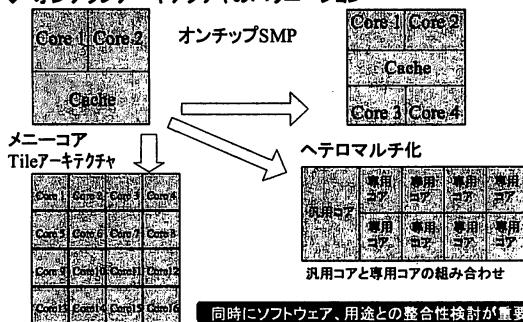
- 古典的計算機の演算器とメモリとの関係
- Working Set Sizeと並列コア集中との意義

システム種	主な特徴、要件
サーバシステム Webフロントサーバ	スケーラビリティ、高スループット、可用性、state-less
アプリケーションサーバ	処理性能、高スループット、可用性、state-less
データベースサーバ	処理性能(マルチプロセス)、信頼性、state-full
コンピューティング サーバ	演算性能、スケーラビリティ、メモリスループット (主記憶上データアクセス)
クライアントシステム(PC)	汎用性(資産継承)、低消費電力、処理性能 (Working Set 中)
マルチメディア処理	演算性能、汎用性、メモリスループット
組込み制御	低消費電力、低成本、高信頼、リアルタイム性 (Working Set 小)

All Rights Reserved Copyright © 2008, Hitachi, Ltd. 16

4-1 マルチコア・アーキテクチャの方向性

- オンチップアーキテクチャのバリエーション



All Rights Reserved Copyright © 2008, Hitachi, Ltd. 18

3-4 システムバランス

HITACHI
Inspire the Next

◆ スパコンの伝統的な性能パラメータ

- 演算性能、メモリバンド幅、ネットワーク性能のバランスがアプリケーションの性能特性を左右する

演算性能: メモリバンド幅: ネットワーク性能			
ベクトルマシン	1	:	2~4 : 1
スカラー並列(専用機)	1	:	4 : (1/4)
	1	:	2 : (1/5)
PCクラスター	1	:	0.26 : (1/15)

マルチコア 演算性能=コア性能、ネットワーク=コア結合
システム メモリアクセスのスループット、データ量が課題

All Rights Reserved Copyright © 2008, Hitachi, Ltd. 15

4 今後の展開方向性

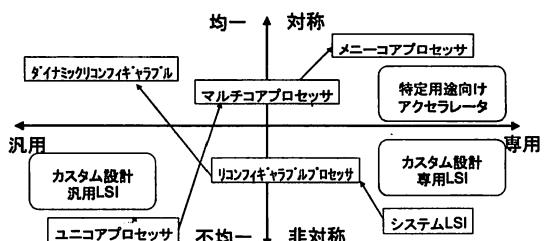
HITACHI
Inspire the Next

4 方向性と課題

All Rights Reserved Copyright © 2008, Hitachi, Ltd. 17

4-2 柔軟性の展開方向性

- 専用一汎用の用途観点、固定一半固定のアーキテクチャ観点



All Rights Reserved Copyright © 2008, Hitachi, Ltd. 19