

研究報告 2022-ARC-247

※Windows の方は[Ctrl]キーを, Mac の方は[option]キーを押しながらリンク先をクリックしてください。

1 月 24 日(月)

■回路設計 (09:30~11:10)

(1) [Stochastic Computing における相関を利用した演算を連続して行うための相関を制御する手法の検討](#)

チョウ キ, 山下 茂

(2) [SD 数を用いた法集合 \$\[2^k, 2^{n+1}, 2^{n-1}\]\$ の剰余数系逆変換回路の研究](#)

森井 貴大, 田中 勇樹, 魏 書剛

(3) [RTOS 利用システムの汎用高位合成系を用いたフルハードウェア化](#)

安堂 拓也, 石井 雄吾, 石浦 菜岐佐, 富山 宏之, 神原 弘之

(4) [RTOS 利用システムのフルハードウェア化における通信機能の実装](#)

篠原 由季乃, 石浦 菜岐佐

■アニーリングマシン (11:25~12:15)

(5) [マルチチップ動作によるスケラブル全結合型アニーリングマシンの検討と FPGA 実装](#)

山本 薫, 河原 尊之

(6) [イジング計算機のための局所解脱出法とその応用](#)

白井 達彦, 戸川 望

■招待講演 (13:15~14:05)

(7) [量子コンピュータ制御システムの研究・開発・製造・販売への挑戦](#)

三好 健文

■アーキテクチャ (14:25~15:40)

(8) [IMAX2 を用いた高効率な疎行列-疎行列積の実装](#)

船井 遼太郎, 張 任遠, 中島 康彦

(9) [仮想エンジンアーキテクチャにおける RISC-V 同時マルチスレッディング\(SMT\)コアの実現](#)

田中 秀太郎, 田中 友章, 長岡 慶太, 東 良輔, 関部 勉, 高田 周一, 中條 拓伯

(10) [小容量キャッシュの追加によるマルチバンク一次データ・キャッシュの疑似デュアルポート化](#)

依田 勝洋, 吉川 隆英, 塩谷 亮太, 五島 正裕

■ニューラルネットワーク (15:55~17:35)

(11) [蒸留とレイヤー枝刈りによるエッジデバイス推論処理の高速化について](#)

市川雄樹, 神宮司 明良, 倉持 亮佑, 中原 啓貴

(12) [最終層学習による DPU の学習機能追加について](#)

高嶋 優希, 神宮司 明良, 中原 啓貴

(13) [FPGA クラスタ向け CNN 推論用アクセラレータの一検討](#)

境 琳太郎, 中原 康宏, 佐野 健太郎, 飯田 全広

(14) [Ternarizing Deep Spiking Neural Network](#)

Man Wu, Yirong Kan, Van_Tinh Nguyen, Renyuan Zhang, Yasuhiko Nakashima

1 月 25 日(火)

■アプリケーション (9:30~11:10)

(15) [GPU を用いた並列処理による物体間最小距離近似計算アルゴリズムの高速化](#)

福田 真珠美, 黒川 恭一, 松原 隆, 岩井 啓輔

(16) [3 次元 Lidar SLAM における精度劣化を考慮した点群データ量削減](#)

小島瑠斗, 杉浦 圭祐, 松谷 宏紀

(17) [マイクロ波レーダを用いたウォークスルーセキュリティ検査システムにおけるイメージング処理の FPGA 実装](#)

住谷 達哉, 小林 悠記, 有吉 正行

(18) [FPGA を用いたリアルタイムステレオマッチングシステムの構築](#)

ウェイ カイジ, 久野 祐輝, 新井 正敏, 天野 英晴

■ネットワーク (11:25~12:15)

(19) [オンライン逐次学習によるパケットルーティングの軽量機械学習手法](#)

根本 研司, 古川 雅輝, 渡邊 寛悠, 松谷 宏

(20) [低直径ネットワーク・トポロジのための適応型デッドロックフリー・ルーティング](#)

河野 隆太, 松谷 宏紀, 鯉淵 道紘, 天野 英晴

■再構成回路 (13:15~14:30)

(21) [少構成メモリ論理セル SLM 向けテクノロジマッピングアルゴリズムの一検討](#)

木内 泉美, 中里 優弥, 趙 謙, 飯田 全広

(22) [CNN の組み合わせ回路実装に向けた重み調整による LUT 数削減手法の検討](#)

根尾 優一郎, 橋本 昌宜

(23) [HPC 向け RIKEN CGRA のためのコンパイル環境整備と予備評価](#)

小島 拓也, Carlos Cesar Cortes Torres, Boma Adhi, Yiyu Tan, 佐野 健太郎

■HPC (14:45~16:25)

(24) [仮想回線交換網を利用したFPGA クラスタにおける集団通信性能評価](#)

上野 知洋, 佐野 健太郎

(25) [Initial Design and Evaluation of RIKEN CGRA: Data-Driven Architecture for Future HPC](#)

Boma Adhi, Carlos Cortes, Yiyu Tan, Takuya Kojima, Artur Podobas, Kentaro Sano

(26) [再構成可能仮想アクセラレータ\(ReVA\)の実現に向けたキャッシュコヒーレントな相互接続規格の検討](#)

前田 依莉子, 照屋 大地, 中條 拓伯

(27) [FPGA 向け 4 倍精度浮動小数点演算器の設計と共役勾配法による評価](#)

柿根 尚喜, 窪田 昌史, 弘中 哲夫

■コンパイラとセキュリティ (16:40~17:30)

(28) [ネイティブコード比較に基づく Android DEX コンパイラの最適化性能テスト](#)

吉田 直生, 石浦 菜岐佐

(29) [コヒーレンス制御機構を利用した検知困難なハードウェア・トロイの木馬による攻撃](#)

四釜 快弥, 鯉淵 道紘, 天野 英晴