

# システム LSI における多電源方式とダイナミック電源方式の比較

花見智 渡辺重佳

湘南工科大学 情報工学科

## 1. はじめに

今日、半導体の高速化、高集積化によるシステム L S I の高機能化とともに、消費電力の増大が問題になっている。この問題を解決するため多電源方式[1]やダイナミック電源方式[2]等の低消費電力化の手法が提案されてきた。今回、今後有望であると考えられる多電源方式とダイナミック電源方式で消費電力を比較し、それぞれの特徴を調べたので報告する。

## 2. 多電源方式とダイナミック電源方式

今回検証した多電源方式とダイナミック電源方式を図 1, 2 に示す。多電源方式では処理量に応じて多数の一定電源電圧を用いる (図 1 には 2 電源を用いる 2 電源方式を示す)。一方、

ダイナミック電源方式では時間ごとに変化するシステム L S I の処理量に応じて電源電圧を時間的に変化させる。

今回の消費電力の比較に用いた演算およびその C D F G (コントロールデータフローグラフ) を図 3 に示す。処理量の多い演算 (式 1) と少ない演算 (式 2) を同時に行うのが特徴となっており、加算、乗算などいずれの演算も 1 サイクルで終了すると仮定している。これを元に処理量の少ない演算 (式 2 に対応) の電源電圧を下げてゆっくり処理を行い、処理量の多い演算 (式 1 に対応) と同時に終わるように設計することにより低消費電力化を図った。

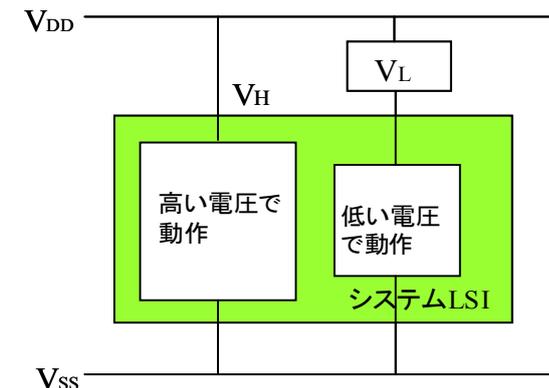


図 1. 多電源方式 (2 電源の例)

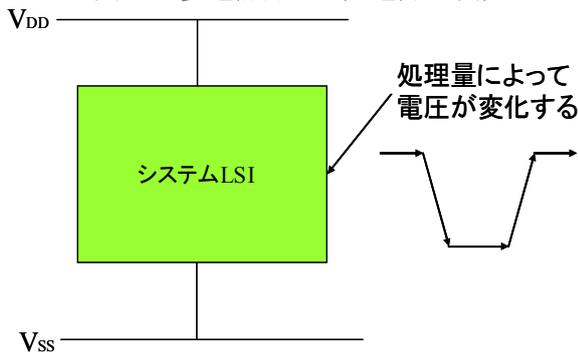


図 2. ダイナミック電源方式

式1 処理量の多い演算

$$\begin{cases} 2a + b + c + d + e + f + g + h = A \\ a + 2b + c + d + e + f + g + h = B \\ a + b + 2c + d + e + f + g + h = C \\ a + b + c + 2d + e + f + g + h = D \\ a + b + c + d + 2e + f + g + h = E \\ a + b + c + d + e + 2f + g + h = F \\ a + b + c + d + e + f + 2g + h = G \\ a + b + c + d + e + f + g + 2h = H \end{cases}$$

式2 処理量の少ない演算

$$\begin{cases} 2i + j + k + l = 1 \\ 2i + j + k + l = 1 \\ 2i + j + k + l = 1 \\ 2i + j + k + l = 1 \end{cases}$$

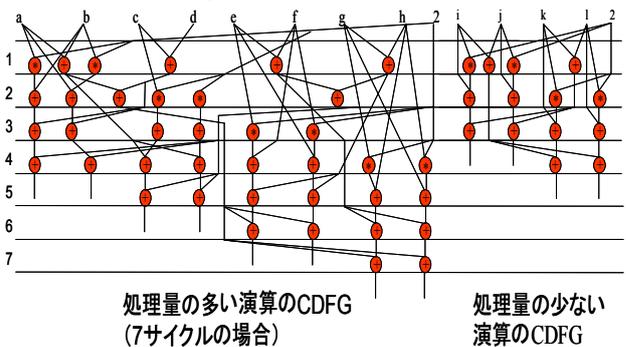


図 3. 検証に用いた四則演算とその低消費電力化前の C D F G

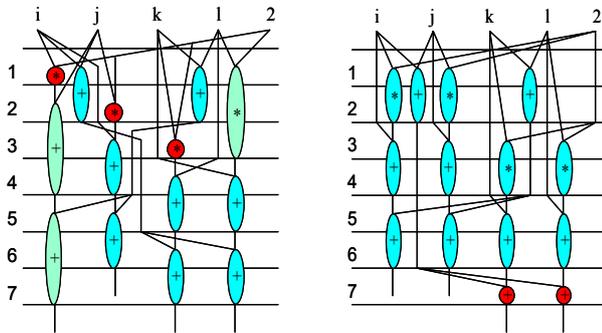
2 方式では低消費電力化するために演算をゆっくり動作させる方法が異なることが注目される (図 4)。多電源方式では、各演算器の動作速度が常に一定 (例えば注目している加算機の演算時間は同じ) なのに対して、ダイナミック電源方式では、時間とともに処理量に応じて動作速度を変更できるのが特徴である (例えば注目

Power comparison between multi supply voltage scheme and dynamic supply voltage scheme for System LSI.

†Satoshi Hanami, Shigeyoshi Watanabe

‡Department of Information science, Shonan Institute of Technology

している加算機の演算時間を始めと終わりで変更することができる)。ただし、演算器の演算時間は低消費電力化により低消費電力化前の1サイクルの整数倍になることを仮定する。(例えば図中の多電源方式では1, 2, 3サイクルで実行できる演算が共存している)。



(a)多電源方式 (b)ダイナミック電源方式  
図4. 2方式での低消費電力化

### 3. 2方式での消費電力の比較方式

今回の検討では消費電力として、充放電のみならず今後MOSFETの微細化に伴ってさらに増大すると考えられるリーク電流(ゲートリークのみ考慮しており、いわゆるサブスレッショルドリークは考慮していない)を考慮して消費電力を見積もった。ゲートリーク電流は電源電圧に対して指数関数的に変化すると仮定している[3]。そのためリーク電流による消費電力は、充放電よりも強い電源電圧依存性がある。また見積もりでは、低消費電力化前の電源電圧は1.5V、MOSFETのしきい値電圧は低消費電力化前後で変わらず0.2V、電源電圧と加算などの演算時間の間にはいわゆる $\alpha$ 則が成り立っている事を前提としている。

2方式での充放電、充放電+リーク(リーク電流が比較的小さい $\times 1$ 倍と大きい $\times 5$ 倍)による消費電力を図5に比較する。いずれの方式でも、全サイクル数が大きくなると電源電圧を下げることによってゆっくり演算を行うことが出来、消費電力が低減できる。ただし全般的にサイクル数が大きいほど、ダイナミック電源方式の方が多電源方式と比較して低消費電力化できる傾向が見られる。またこの傾向は消費電力のうちリーク電流による電力の割合が大きくなるほど顕著になる。一方サイクル数が少ない場合には多電源方式の方が低消費電力化できる場合もあり、システムLSIの低消費電力化を行うためにどちらの方式を採用するかは演算の処理量の分布をよく見ながら決定する必要がある

事がわかる。

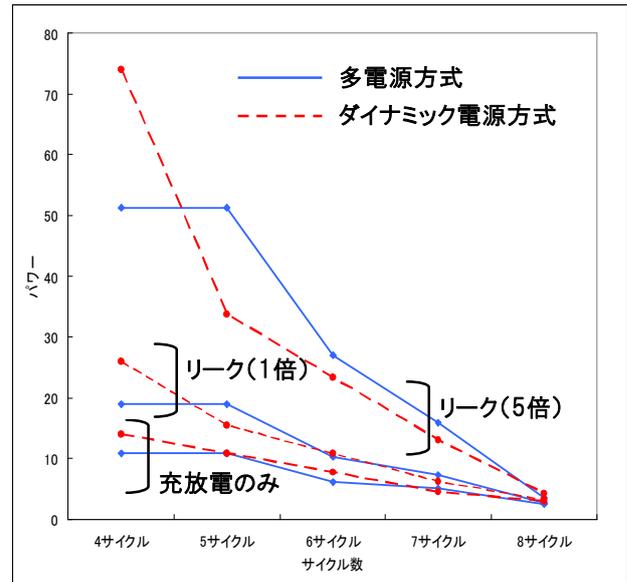


図5. 多電源方式とダイナミック電源方式の消費電力の比較

### 4. 終わりに

システムLSIに用いる代表的な演算の消費電力を、多電源方式とダイナミック電源方式で比較検討した。両方式とも、サイクル数が大きくなると低消費電力化できるが、サイクル数が大きくなるほど、ダイナミック電源方式の方が多電源方式と比較して低消費電力化できる傾向が見られる。この傾向はMOSの微細化とともに顕在化するリーク電流が大きいほど顕著になる。これまで充放電による消費電力が主流の世代では多電源方式がきわめて有効だった。しかし今後素子の微細化が進むにつれ、まだ歴史の浅いダイナミック電源方式の方が低消費電力化の効果は大きくなると考えられる。今後ダイナミック電源方式の詳細に関して検討する予定である。

### 参考文献

- [1]桜井、宇佐見他:低消費電力・高速LSI技術、リアライズ社
- [2]北庄、藤吉、白武、西川、濱田、原、藤田、羽鳥、島澤、村方、南、河邊、北原、高橋、大脇:モジュールの電圧/周波数を動的に制御したH.264/MPEG-4 Audio/Visual Code LSI、信学技法ICD-22, pp.13-18, 2005.
- [3]渡辺、金井、永澤、花見、小林、高島:微細MOSFETのリーク電流を考慮した2電源型システムLSIの低消費電力設計法、信学技法ICD-132, pp.31-36, 2006.