

FPGA を用いた高信頼システムにおける最適なバックアップコンテキストに関する考察

高橋 正太[†] 野地 亮志[†] 市原 英行[‡] 井上 智生[‡][†] 広島市立大学大学院 情報科学研究科 [‡] 広島市立大学 情報科学部

1 はじめに

FPGA (Field Programmable Gate Array) はコンテキストと呼ばれる回路構成データを変更することで、任意の論理回路を実現することができるデバイスである。その柔軟性を活用した適用例として、耐故障システムの構築がある [1, 2]。

本研究では、バックアップコンテキストを用いた FPGA による耐故障システムを提案する。提案するシステムは、部分再構成ができない FPGA においても利用可能であり、1つの初期コンテキストと複数のバックアップコンテキストからなる。初期コンテキストは複数のブロックから構成され、各ブロックは誤り検出機構をもつ。システムに誤りが発生すると、誤り発生ブロックを避けたバックアップコンテキストを選択し、再構成することで同機能のシステムの動作を継続する。再構成後の性能や用意するバックアップコンテキスト数はブロック数に依存するため、初期コンテキストを構成するブロック数と再構成前後の性能、バックアップコンテキストデータ量との関係を解析し、有効な高信頼性システムの構成法について考察する。

2 バックアップコンテキストを用いた FPGA による耐故障システム

2.1 FPGA と対象故障

FPGA は論理ブロック (CLB) を適切に組み合わせることで任意の論理回路を構成することができるデバイスである。CLB はルックアップテーブルやセレクタ、フリップフロップなどで構成され、コンテキストを変更 (再構成) することで回路を変更することができる。また、複数の CLB をまとめてブロックと呼び、ブロックは後述するように誤り検出の単位となる。本論文で対象とする故障は、FPGA の一部が永久的に正常な機能を果たさなくなる故障 (シングルイベントバーンアウト) とし、同時に 2 ブロック以上は故障しないとする。つまり、1 ブロックでは複数故障が発生してもよく、誤り検出機構が誤りを見逃すことはないものとする。

2.2 耐故障システムの概要

提案するシステムは複数のコンテキストをもつことで耐故障性を実現する。通常状態 (システムに障害が発生するまでの状態) で用いられるコンテキストを初期コンテキストと呼ぶ。初期コンテキストはシステムに 1 つであり、行いたいサービスを適切に実現しているものとする。障害発生に対する再構成用のコンテキストをバックアップコンテキストと呼ぶ。バックアップコンテキストはシステムの構成に合わせて複数用意され、FPGA 外部の記憶領域に記憶されている。

初期コンテキストは複数のブロックに分割されており、各ブロックの出力をチェッカによって監視することで誤り検出機構をもつように設計されている。ブロックのサイズは均一である必要はない。以下ではブロック数を n とする。

バックアップコンテキストは、初期コンテキストから誤りの発生した 1 つのブロックを除いた $n - 1$ 個のブロックで構成されたコンテキストである。

1つのシステムにバックアップコンテキストを n 個用意し、1つのバックアップコンテキストは1つのブロック内の故障に対応している。システムに障害が発生すると、誤り発生ブロックを避けたバックアップコンテキスト

を選択し、再構成することで同機能のシステムの動作を継続する。図 1 はブロック数が 4 の場合の初期コンテキストを表しており、4 つのブロックからなるため ($n = 4$)、4 つのバックアップコンテキストが考えられる。例えば、ブロック A で誤りが検出された場合は、ブロック B, C, D だけを用いて機能を実現するバックアップコンテキストで FPGA を再構成する。

2.3 バックアップコンテキストの設計

効率の良いバックアップコンテキストを設計するためには、文献 [3-5] のように設計の上流からシステムのブロック化を考慮することが望ましい。ここでは、設計の上流行程で用いられるデータフローグラフ (DFG) を用いる。また、ブロックのサイズを均一と仮定する。これにより、各ブロックの故障率は等しいものとし、バックアップコンテキストの構成は分割数に依存する。

図 2 は入力変数数 16, 出力変数数 1, 内部変数数 14, 乗算 8 回, 加算 7 回を行う離散コサイン変換 (DCT) のデータパス部の DFG を例として 4 つにブロック化したスケジューリング済み DFG (SDFG) である。この初期コンテキストは FPGA に実装する際には、図 1 のようになる。このとき、各ブロックには回路に使用されない CLB も存在する。図 3 は図 2 のブロック A に障害が発生したときのバックアップコンテキスト用の SDFG であり、ブロック B の演算器やレジスタなどの回路要素が使われていない時刻にブロック A で行っていた処理をすることができ、再構成前 (初期コンテキスト) と同じ機能が実現可能である。しかし、バックアップコンテキストは、初期コンテキストに比べて 1 ブロック少ない 3 ブロックで同じ機能を実現するため、再構成後の性能 (実行速度) は、再構成前のものと比べて低下することになる。よって、本システムでは、再構成後の性能低下を避けるためにコンテキスト (初期, バックアップ) の構成が重要となる。

2.4 システムの性能

ブロック数や再構成前後の性能、必要なバックアップコンテキストの総データ量について考察する。

●再構成前の性能

各ブロックには誤り検出機構が必要となるため、ブロック数が増えるとシステム全体で必要となる誤り検出機構が増えることになり、再構成前 (正常時) のシステムの性能は低下すると考えられる。

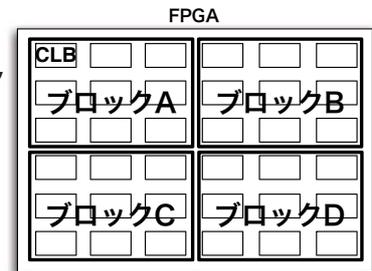
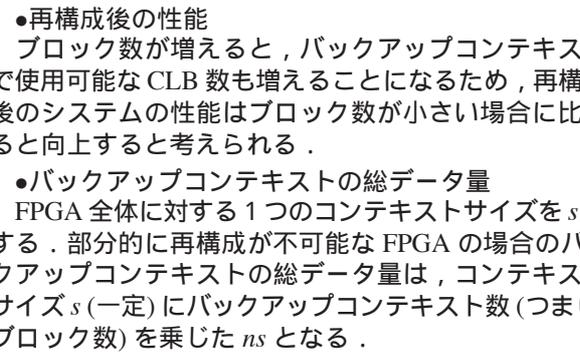
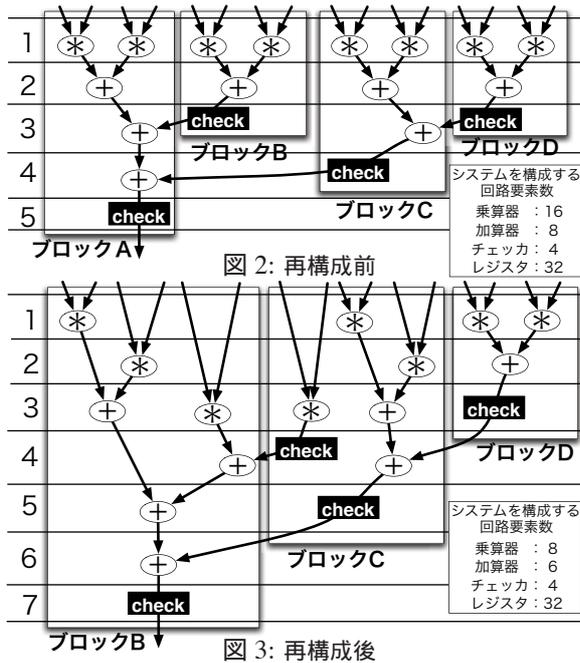


図 1: 初期コンテキスト



●再構成後の性能

ブロック数が増えると、バックアップコンテキストで使用可能な CLB 数も増えることになるため、再構成後のシステムの性能はブロック数が小さい場合に比べると向上すると考えられる。

●バックアップコンテキストの総データ量

FPGA 全体に対する 1 つのコンテキストサイズを s とする。部分的に再構成が不可能な FPGA の場合のバックアップコンテキストの総データ量は、コンテキストサイズ s (一定) にバックアップコンテキスト数 (つまり、ブロック数) を乗じた ns となる。

3 評価実験結果および考察

ブロック数 n を 2, 4, 6 とし、図 2 で使用した DCT について、再構成前後のシステムの性能を評価した。FPGA のサイズは 1250CLB とし、部分再構成不可能な FPGA とする。乗算器、加算器、チェッカ、レジスタの構成に必要な CLB 数は XILINX 社 Virtex-II XC2V3000 での実装例をもとに、それぞれ 64, 4, 4.5, 4.5 と仮定し、ブロック内で使用される総 CLB 数は小数以下を切り上げるものとした。また、誤り検出機構は、ブロック内で通常の処理を二重化し、それぞれの出力をチェッカによって比較することで実現した。各分割数における再構成前後の CLB 使用率とレーテンシを表 1 に、分割数とレーテンシの関係を図 4 に示す。

表 1 より、通常時において 6 分割は他の分割に比べて 1 ブロックサイズが小さく、多くの誤り検出機構が必要となるため、構成できる回路要素数が少なくなり、レーテンシが延びた。しかし、バックアップコンテキストでは性能の低下がみられなかった。これは、1 ブロックサイズが小さいために使用可能な CLB が多く、通常時で未使用だった CLB を有効に利用することができたためである。一方、2, 4 分割では通常時に CLB 使用率が高かったことに加え、再構成後に使用できなくなる面積が大きいために再構成後のレーテンシが 5 から 7 に延び、性能が低下した。これらのことから、分割数を小さくすると通常時は本来のシステムに近い性能

表 1: 再構成前後の CLB 使用率とレーテンシ

	CLB 使用率 [%]		レーテンシ	
	通常	再構成後	通常	再構成後
分割なし	96.4	—	4	—
2 分割	96.8	43.9	5	7
4 分割	97.6	55.9	5	7
6 分割	78.6	68.2	6	6

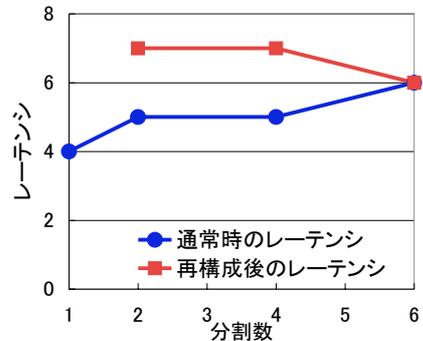


図 4: 再構成前後のレーテンシ

で構成することができるが、再構成後は性能の低下が大きくなる。また、分割数を大きくすると通常時は本来のシステムよりも性能が低下するが、再構成前後で同じ性能を維持することができる。つまり、通常時の性能を優先する場合には小さい分割数が有効だが、再構成前後の性能の低下を抑えるには分割数を大きくしたほうがよいと考えられる。

バックアップコンテキストデータ量に関しては、部分再構成不可能な FPGA を仮定しているため、分割数を増やすことでバックアップコンテキスト数を大きくすると、データ量は単純に比例して増加するといえる。

4 まとめ

本研究では、バックアップコンテキストを用いた FPGA による耐故障システムを提案した。評価実験では、ブロック数を 2, 4, 6 分割として初期コンテキストを構成し、再構成前後におけるシステムの性能、バックアップコンテキストデータ量の関係を解析し、有効な高信頼性システムの構成法について考えた。分割数を増やすと再構成後のシステムの性能低下を抑えることができるが、バックアップコンテキストデータ量は増加する。また、分割数が小さいとシステムの本来の性能に近いものを構成できるが、再構成後の性能の低下が大きくなる。今後の課題として、繰り返し再構成を行う場合やブロックサイズが不均一な場合についての評価などがあげられる。

参考文献

[1] A. Antola, V. Piuri, M. Sami, "On-line Diagnosis and Reconfiguration of FPGA Systems, IEEE Proc. DELTA, pp.291-296, 2002.
 [2] 川合, 山口, 安永, "書き換え可能性を利用した耐故障性の改善について," 信学会報, Vol.106, No.198, pp.55-60, 2006.
 [3] K. Wu, R. Karri, "Fault Secure Datapath Synthesis Using Hybrid Time and Hardware Redundancy, "IEEE Trans. CAD, Vol.23, No.10, pp.1476-1484, 2004.
 [4] G. Buonanno, M. Pugassi, M. Sami, "A High-Level Synthesis Approach to Design of Fault-Tolerant Systems, "IEEE Proc. VTS, pp.356-361, 1997.
 [5] A. Antola, V. Piuri, M. Sami, "High-level Synthesis of Data Paths with Concurrent Error Detection, "IEEE Proc. DFT, pp.292-300, 1998.