1H-7

学生実験用プロセッサボードの開発

吉岡　良雄†　　上谷　明義‡
弘前大学理工学部†　　コアテクノ(株)‡

１．まえがき

近年，マイクロプロセッサの機能が高くなり，学生実験用として扱いにくくなってきた。また，VHDL による CPU の設計・製作を行っても，動作させるハードウエアが無く，ただ作っただけに終わってしまっている。そこで，もっとも少ない TTL-IC で製作した 16 ビットアドレス対応プロセッサボード，および FPGA（または CPLD）を 3 個実装したプロセッサボードを開発した。前者は学生実験用として，後者は VHDL での CPU 設計・製作用として最適である。本報告は，これらのプロセッサボードを利用した CPU の設計・製作法について示し，その評価を行う。

２．TTL-IC によるプロセッサボード

最初から VHDL による CPU の設計・製作は，ハードウエアの動作を理解していないために，CPU の構造をどのような構造にすればよいかが分からないことや，CPU の構造を与えて VHDL プログラムを作成したとしても，動作しないものができてしまう。そこで，CPU の構造や動作を理解できるように，図 1 に示すような TTL-IC によるプロセッサボードを開発した。このプロセッサの内部構成は，図 2 に示すようになっており，CPU として動作するもっとも少ない TTL-IC を用いて製作したものである。この CPU の特徴は以下のようになっている。

(1) アドレスバスは 16 ビット
(2) データバスは 8 ビット
(3) 内部バスは 16 ビット
(4) 各部への制御信号は 24 本
(5) 制御部はマイクロプログラム方式
(6) 1 個の 8 ビット汎用レジスタ(A register)
(7) 16 ビットプログラムカウンタ(PC)
(8) 16 ビット一時レジスタ(temp register)
(9) 8 ビット演算器(ALU)
(10) 8 ビット結果レジスタ(result register)
(11) Z,M,C の条件フラグ(CC)
(12) 8 ビット命令レジスタ(IR)

このプロセッサボードでは，各部の動作信号がロジックアナライザ等で確認できること，機械語命令設計が可能であること，アセンブリ言語

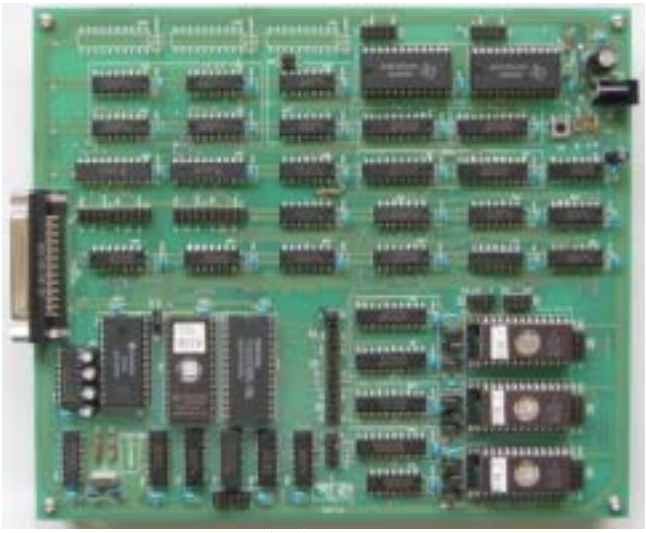

図１　TTL-IC で製作したプロセッサボード

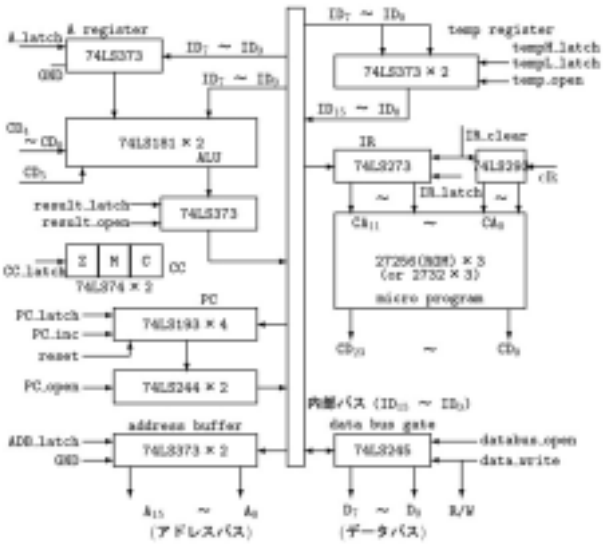

図２　プロセッサ（CPU 部）の構成

によるプログラミング演習が可能であること，等学生実験用として最適である。なお，購入時には，機械語命令が実装され，この機械語命令によるモニタプログラムが搭載されている。

３．CPLD によるプロセッサボード

まず，図 1 に示すプロセッサボードによる動作確認実験を行い，CPU の構造や動作を十分に理解した上で，VHDL による CPU の設計・製作に移る。この場合，設計・製作した CPU を動作させなければ意味がない。そこで，図 3 に示すように，Altera 社の CPLD MAX7000S EPM7128S

Development of Educational Kits for Processor Design
† Dept. of Electrical and Information Engineering,
Faculty of Science and Technology, Hirosaki University
‡ Core techno co., Ltd

LC84-15 (又は，MAX7000S EPM7160 SLC84-10) を 3 個搭載できるプロセッサボードを開発した。このボードには，32KB ROM，32KB RAM，シリアルポート ACIA が実装されている。このプロセッサボードを利用すれば，実際に動作する CPU の設計・製作が可能となる。

この場合も，初めから欲張った機能を取り入れると，動作しないものができ，大抵挫折する。そこで，まず，12 ビットアドレス対応 CPU の設計・製作から開始し，モニタプログラムを記述することができる機械語命令のうち，表 1 に示す 16 命令だけを搭載することにした。そして，以下のような CPU の設計・製作を行った。

(1) 12 ビットアドレス対応 CPU (16 命令搭載)
(2) 12 ビットアドレス対応 CPU (24 命令搭載)
(3) 12 ビットアドレス対応 CPU (制御部が順序回路)
(4) 16 ビットアドレス対応 CPU (16 命令搭載)
(5) 16 ビットアドレス対応 CPU (24 命令搭載)
(6) 16 ビットアドレス対応 CPU
(多くの命令を搭載)（図 4 参照）
(7) 16 ビットアドレス対応 CPU
(多くの命令を搭載し，制御部が順序回路)
(8) 16 ビットアドレス対応 CPU
(割り込みとスタックポインタを搭載)

ここで，制御部はマイクロプログラム方式を採用し，マイクロ命令の実行制御は 3 ビットカウンタ（マイクロ命令実行ステップが 8）によって行うものを基本とした（図 4 参照）。

以上からわかるように，このプロセッサボードを用いると，種々の CPU の設計・製作が可能となり，学生実験・演習などにおいてオリジナル CPU の設計・製作が可能となる。このため，学生実験・演習用に非常に有用なプロセッサボードである。また，CPLD を 3 個搭載できるので，特殊処理プロセッサの開発や，特殊周辺装置の開発など，学生実験に限らず，研究用としても有用なプロセッサボードである。

図３　CPLD によるプロセッサボード

表１　機械語命令設計例

命令	コード	機能
nop	00	無操作命令
lda #$nn	01 nn	nn → A
ldax addr	02 ad dr	addr → A
stax addr	03 ad dr	A → addr
jmp addr	04 ad dr	addr → PC
bitajze #$nn,addr	05 ad dr nn	A and #$nn→Z, addr→PC on Z=1
equajze #$nn,addr	06 ad dr nn	A ecr #$nn→Z, addr→PC on Z=1
anda #$nn	07 nn	A AND #$nn → A
ora #$nn	08 nn	A OR #$nn → A
adda #$nn	09 nn	A + #$nn → A
eorax addr	0A ad dr	A EOR addr → A
addax addr	0B ad dr	A + addr → A
ldai addr	0C ad dl d2	(addr) → A　(d2=d1+1)（間接アドレス）
stai addr	0D ad dl d2	A → (addr)　(d2=d1+1)（間接アドレス）
rola	0E	A(6)---A(0)A(7) → A
rora	0F	A(0)A(7)---A(1) → A

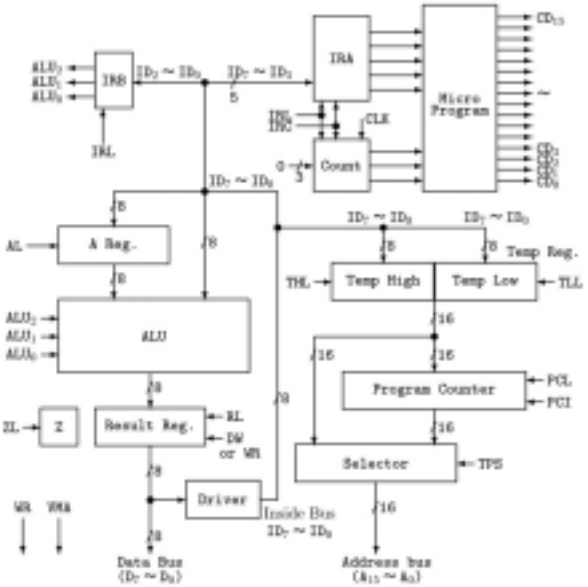

図４　CPLD による CPU の設計例

４．まとめ

本報告では，情報系学科で欠かせない CPU の動作確認実験，および VHDL による CPU の設計・製作実験に有用なプロセッサボードを示し，どのような CPU の設計・製作が可能であるかを述べた。このプロセッサボードは，学生実験用として，また研究用としても有用であることを示した（このプロセッサの詳細については，参考文献[1]を参照）。なお，本報告で示したプロセッサボードについては，コアテクノ(株）において販売とサポートを行っている[2]。

参考文献

[1] 吉岡良雄：“CPU を作ってみようⅡ”，弘前大学生協，2005 年 9 月（直接，弘前大学生協 TEL 0172-33-3742 に注文すると入手できる）。
[2] http://www.core-techno.co.jp/
[3] http://earth.si.hirosaki-u.ac.jp/~slyoshi/index.html