

1. はじめに

近年トラヒックの増大に伴い、インターネットのバックボーンとして 2.5Gbps (OC48), 10Gbps (OC192)といった高速な回線を用いて構築されたネットワークに関する研究、実験が行われている^[1]。このようなネットワークの構築にあたっては、事前に実ネットワークのトラヒックに類似した負荷をかけ、通信実験を行っておくことが必要となってくる。

一方、LAN や WAN のトラヒックは、ポアソン過程等従来のトラヒックモデルとは異なる、自己相似性/長期依存性と呼ばれる性質を持つことが指摘されている^[2]。本稿では、OC48c 通信試験ボードを用いた长期依存性のあるトラヒック生成に関して検討を行い、トラヒック生成装置の設計について述べる。

2. トラヒック生成装置

2.1 長期依存性

長期依存性のあるトラヒックの定義^[2]を以下に示す。時間区間 $(n, n+1]$ に発生したパケット数もしくはバイト数を X_n とすると、離散時間上に確率過程 $X = \{X_n : n = 0, 1, 2, \dots\}$ が定義できる。この X の自己相関関数 $r(k)$ の和が発散するとき、 X は長期依存性を持つという。なお、この時間区間 $(n, n+1]$ の実時間における長さを以後、単位時間と呼ぶ。

2.2 要求仕様

トラヒック生成装置は RMD 法^[3]などにより確率過程 X を求め、それに従ってパケットを生成/送信する。本装置は以下の要求仕様を満足することとする。

- 数分程度ネットワークに負荷をかけることが可能である
- 単位時間は、 $10\mu\text{s} \sim 1000\mu\text{s}$ とする
- 生成する IP パケットは、パケット長の確率分布、IP アドレスの範囲を指定可能である。
- ユーザデータは乱数とする。
- 再現性のある出力が可能である。

3. 設計

3.1 OC48c 通信試験ボード

トラヒック生成装置を実装する OC48c 通信試験ボード^[4]のブロック図を図 1 に示す。本ボードは PCI コントローラ、FPGA、メモリ(32Mbyte)、OC48 回線コントローラからなる。ホスト端末とは PCI バスで接続されており、メモリを介して FPGA とデータのやり取りをおこなう。FPGA はプロトコル処理などユーザロジックを自由に組込むことができる。また、タイマ用に 32.768kHz のクロックを持っている。

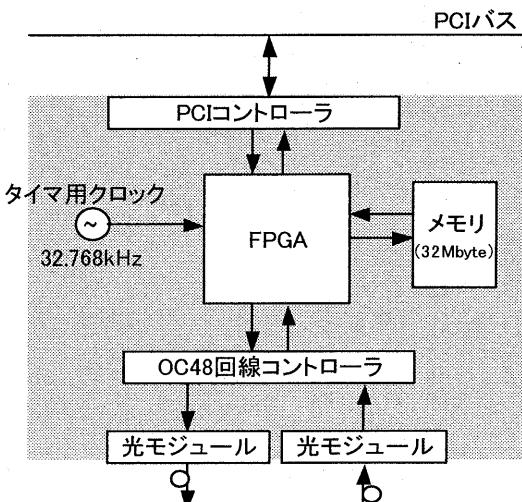


図1 OC48c通信試験ボードブロック図

3.2 実装方針

OC48c 通信試験ボードにおけるホスト端末は FPGA 等の制御のために接続されており、実際の送受信処理はボードで閉じた形で行うことを前提としている。よって本装置もトラヒック生成に必要なデータはあらかじめメモリに格納しておく必要がある。

FPGA では確率過程 X を求めるような複雑な計算を行うことは難しく、また前処理として行うことができるので X はあらかじめホスト端末で計算しておく。2.2 節の要求仕様 a を満たすために、本装置の生成するトラヒックは 100 秒程度の系列長が必要である。1 時間区間のデータを 16bit とすると単位時間 $100\mu\text{s}$ の時は 100 秒で 20Mbyte のデータとなる。これはボード上のメモリに収まるサイズである。

3.3 内部動作

入力として単位時間に生成するパケットの数が与えられた時の、本装置の処理の流れを以下に示す(図2)。なお、入力としてバイト数が与えられた時も同様である。

- ① 生成するトラヒックのパターンをホスト端末で計算し、ボード上のメモリに書込む。
- ② 単位時間毎にメモリからトラヒックデータを1時間区間ずつ読み出し、カウンタに足す。
- ③ カウンタが0でない場合は、データ長、IPパケットに関するパラメタを元にIPパケットを生成し、カウンタから1引く。
- ④ ③で生成したパケットを、OC48回線に送信する。

トラヒックデータの最後まで読み終えた時は、ユーザが設定した回数だけデータの先頭から繰返す。なお、開始時に内部で使用する乱数の種を指定することにより、出力の再現が可能である。

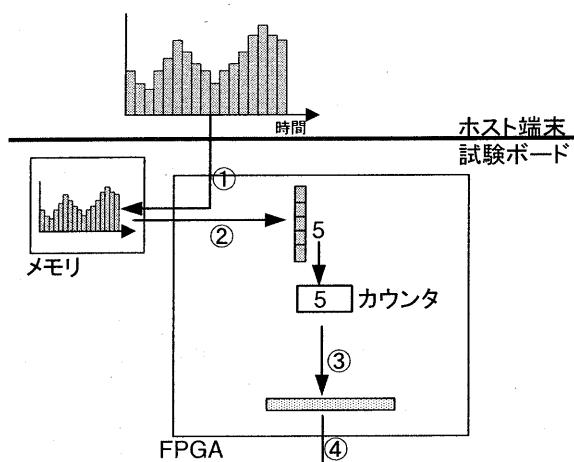


図2 トラヒック生成装置の動作

4. 考察

図3に入力として $X = \{5, 6, 2, \dots\}$ (X : 単位時間に発生するパケット数) が与えられたとき、本装置が生成するトラヒックの例を示す。この図から分かるように、本装置の生成するトラヒックには以下の特徴がある。

- ① 単位時間内のIPパケットは連続して送信される
- ② 単位時間内に送信できなかったパケットは次の単位時間に繰越される。

①に関して、想定するトラヒックモデルは単位時間以下のパケットの振舞いに関しては規定していない。そこで今回は、ネットワークに関して最も負荷

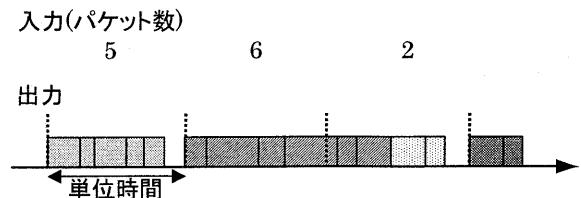


図3 トラヒック生成装置の生成するトラヒックの例

が大きくなるようにバースト的にパケットを送信することとした。

②に関しては、本装置が実現するネットワークモデルとして図4のようなものを想定しているためである。トラヒック発生源から生成されたパケットがルータ R_1 でバッファリングされ、2.5Gbps回線へと流れる。この時、トラヒック発生源のトラヒックを多重化したものが入力となるトラヒックデータ、トラヒック生成装置の出力は、ルータ R_1 の出力と考える。すると、単位時間に送信できなかったパケットについてはルータでバッファリングされ、次の単位時間に送信されることが説明できる。

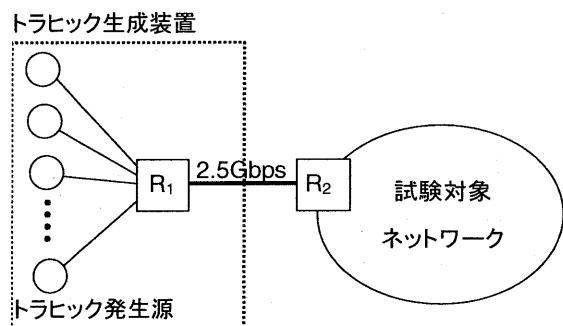


図4 トラヒック生成装置のネットワークモデル

5. おわりに

本稿では 2.5Gbps 回線に対応した長期依存性を持つトラヒックを生成する装置の設計について述べた。今後、実際にこの設計をもとに作成したハードウェアを用いて、評価実験を行う予定である。最後に日頃ご指導頂く KDD 研究所秋葉所長に感謝する。

参考文献

- [1] The Abilene Project, <http://www.internet2.edu/ucайд/abilene/>.
- [2] 小沢、町原、石橋，“マルチメディアトラヒック理論の最新動向。”電子情報通信学会誌, Vol.81, No.5, 506-515, May 1998.
- [3] W. C. Lau, A. Erramilli, J. L. Wang and W. Willinger, “Self-similar traffic generator: Therandom midpoint displacement algorithm and its properties,” Proc. of ICC, pp.466-472, June 1995.
- [4] 田上、長谷川、井戸上、加藤，“ハードウェア記述言語による TCP/IP プロトコルの実装,” 信学技報, CPSY2000-9, May 2000.