

## 4M-08：仮想計算機科学博物館における計算機シミュレータの実現

千葉竜一、早川栄一、高橋延匡  
拓殖大学大学院 工学研究科 電子情報工学専攻

### 1.はじめに

今日のプログラミングは高水準言語を用いて行われている。その結果、ハードウェアや機械語に触れる機会が少ない。現在の計算機はプログラム記憶式コンピュータが基本であり、それを理解するには計算機の構造の理解が不可欠である。また現代の計算機システムでは階層が複雑化してきているので、現在の計算機ではプログラム記憶式コンピュータを理解することは困難なことである。

現在、ハードウェアシミュレータが数多く存在しているが、そのほとんどは開発者や研究者向けであり、学習者向きの支援をするハードウェアシミュレータは少ない。このような状況では、特にこれから勉強したいユーザには大きな負担になる。

本報告では、計算機について関心のあるユーザをターゲットに、計算機の構造がシンプルで理解しやすい初期のプログラム記憶式コンピュータの計算機シミュレータを実現し、ユーザの知識に応じたシミュレータをそれぞれ作成する。これを仮想計算機科学博物館に展示して WWW 上で実現、公開することを目的としている。

### 2. 計算機シミュレータの設計方針と特徴

計算機シミュレータを直接ユーザが扱える環境を提供する上で、前項の問題をできるだけ解決するために、ユーザの知識に応じた計算機シミュレータを実現、公開をする。そこで本研究ではユーザの知識の対象として、次の三つを定義する。

(1) 2進数の計算が理解できる程度のユーザを対象としたシミュレータ

---

Implementation of a Computer Simulator on Virtual Computer Science Museum

Ryuichi Chiba, Eiichi Hayakawa, Nobumasa Takahashi  
Takushoku University

(2) 基本的な計算機の構造を理解しているユーザを対象としたシミュレータ

(3) 計算機全体を十分に熟知しているユーザを対象としたシミュレータ

このような知識に応じて、段階的に機能を変えてユーザに提供する計算機シミュレータを実現することにより、(1)のようなユーザにはプログラム記憶式コンピュータ、計算機の構成、動きなど、根本的な計算機のしくみについての理解がより明確になる。

また(3)のようなユーザには極力実物の計算機に近い仕様で計算機シミュレータを実現し、提供する。このようにすることにより、計算機設計者の考え、現在の計算機と根本的な仕様の違いを示すことにより、プログラム記憶式コンピュータはもとより、プログラム記憶式コンピュータの利点もより理解できる。

### 3.システムの設計

本項では、知識に応じた計算機シミュレータの具体的な設計を示す。本報告では、世界初のプログラム記憶式コンピュータである EDSAC を、計算機シミュレータの実現についての設計を中心に行う。

#### 3.1 計算機シミュレータの構造

ユーザの知識に応じて段階的に機能を変え、ユーザに提供する三つの計算機シミュレータの全体構造を示す。それぞれの計算機シミュレータは、プログラム記憶式コンピュータの計算機で必要不可欠なデバイス(メモリ、プログラムカウンタ(以降 PC)、レジスタ、入出力)と命令実行部分の五つのクラスで構成される。他の付加機能として、それぞれの対象としたシミュレータは、ユーザがプログラム記憶式コンピュータを理解する上で、必要な部品、機能をもつ。

### 3.2 計算機シミュレータの設計

三つの対象すべてのシミュレータに対し、不可欠なデバイスを仮想的に実現し、表示をする。メモリ、レジスタの表示は 2 進数、二一モニック（16 進数）の二つの表示が選択できる。

それぞれ三つのシミュレータの必要なデバイスや部品、特徴を述べる。

#### (1) 2 進数の計算が理解できる程度のユーザを対象としたシミュレータ

- 1) PC を 1 ステップごとに実行可能
- 2) メモリへの格納を容易にする
- 3) PC が指す命令のアドレスを事前に表示
- 4) 実行するアドレスの内容の実行説明を追加

EDSAC などは、原則として PC は実行終了、または停止命令の実行されるまでカウント、実行される。PC を 1 ステップごとに実行することで、ユーザには計算過程を理解させることができ、基本的な一連のプログラム記憶式コンピュータの流れを理解することができる。

#### (2) 基本的な計算機の構造を理解しているユーザを対象としたシミュレータ

- 1) PC を 1 ステップごとの実行、実行終了までの実行の二つを選択可能
- 2) 1 ステップごとの実行には、実行するアドレスの内容の実行説明を追加
- 3) 実効アドレスを参照されるまでの経緯を表示
- 4) 初期入力ルーチンをメニューから選択でメモリへ格納可能
- 5) 各デバイスのデータの流れを表示

ユーザが理解する上で妨げとなる、インデックスレジスタによる間接参照の理解を助けるため、1 ステップごとの実行時には別ウィンドウでアドレス生成の経緯を示し、レジスタと記憶装置との間の情報を明らかにするため、各デバイスのデータの流れを表示する。EDSAC や TAC における入力プログラムは初期入力ルーチンである。容易に実行するために、メニューから選択でメモリに初期入力ルーチンを格納することができる。図 1 に基本的な計算機の構造を理解し

ているユーザを対象とした EDSAC シミュレータの実行画面を示す。

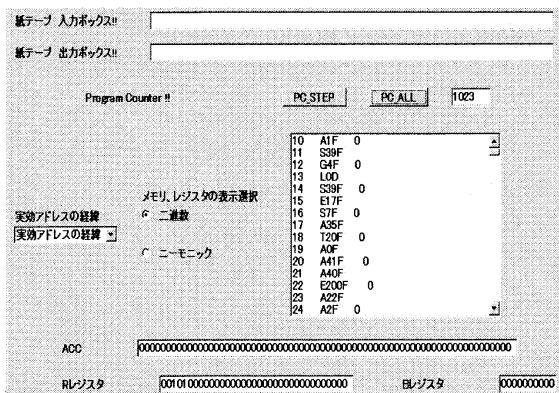


図 1 シミュレータの表示画面

#### (3) 計算機全体を十分に熟知しているユーザを対象としたシミュレータ

- 1) 原則として PC を実行終了までの実行とし、停止命令の実行または停止ボタンで停止可能
- 2) 初期入力ルーチンをブートストラップでメモリに格納
- 3) 紙テープ入出力を計算機のパンチコードで入出力可能

このシミュレータは、極力実物の計算機に近い仕様のシミュレータであり、必要最小限の表示で構成されている。

#### 4.おわりに

本報告では、本システムの仮想計算機科学博物館に展示する計算機シミュレータについて、シミュレータに関する背景、基本設計を中心に述べた。現在は EDSAC をシミュレートし、各対象のシミュレータの実現を行っている。今後の課題は、他の計算機の計算機シミュレータを設計・実現し、WWW 上で公開することである。

#### 参考文献

- [1].M.V.Wilkes,D.J.Wheeler,S.Gill :

THE PREPARATION OF PROGRAMS FOR AN ELECTRONIC DIGITAL COMPUTER,  
ADDISON-WESLEY : 1951 年