

Cell プロセッサを用いた計算機合成ホログラム作成の高速化 Speed-up of computer generated hologram using Cell processor

白木 厚司[†] 柏植 宗範[†] 阿部 幸男[†] 市橋 保之[†] 増田 信之[†] 伊藤 智義[†]
Atsushi Shiraki Munenori Tsuge Yukio Abe Yasuyuki Ichihashi Nobuyuki Masuda Tomoyoshi Ito

1. まえがき

近年、様々な分野で3次元表示の研究が盛んに行われている。3次元表示技術の1つにホログラフィがある。ホログラフィは物体光の波面を忠実に記録・再現できる技術である。特に、計算機で作成したホログラム CGH(Computer-Generated Hologram)を電子デバイスに表示させる電子ホログラフィは、究極の3次元動画像表示技術になると言われている。しかしながら、CGH の作成に膨大な計算が必要になることや、表示デバイスの高精細化などの問題があるため、未だ実用化には至っていない。

また、近年、CPU(Central Processing Unit)の開発は大きな転換期を迎えており、プロセッサの性能向上の手法としての高クロック化やプロセスの微細化は、リード電流の増大や、それに伴う消費電力、発熱量の増加という問題を生んだ。これらの問題を回避する方法として、プロセッサのマルチコア化、並列化が提唱され、開発されている。マルチコア・プロセッサでは、並列処理しやすい構造のプログラムにおいて、計算処理の高速化が期待される。

後に示す CGH の計算は、非常に並列処理しやすいものであるため、マルチコア・プロセッサを用いることで計算の高速化が期待できる。そこで、本研究では、マルチコア・プロセッサの1つである Cell プロセッサを用いた CGH 作成の高速化について検討を行った。

2. CGH の計算

ホログラム面上 (x_α, y_α) での光の強度を I 、ホログラムの画素間隔を p 、参照光の波長を λ 、物体点の座標を (x_j, y_j, z_j) 、仮想物体の構成点数を N とすると、式(1)を計算することで CGH を作成することができる。ただし、座標はすべて p で規格化している。

$$I(x_\alpha, y_\alpha) = \sum_j^N \cos(2\pi\Theta_j), \quad (1)$$

$$\Theta_j = \frac{p}{\lambda} \sqrt{(x_\alpha - x_j)^2 + (y_\alpha - y_j)^2 + z_j^2}. \quad (2)$$

式(2)において、物体の z 座標が x, y 座標に比べて充分大きくなるように配置し、テイラー展開を行う。

$$\Theta_j = \frac{p|z_j|}{\lambda} + \frac{p}{2\lambda|z_j|} \{(x_\alpha - x_j)^2 + (y_\alpha - y_j)^2\}. \quad (3)$$

式(2)のテイラー展開の1次近似までを採用したもののが式(3)である。式(3)を用いることにより、平方根の計算がなくなるため計算負荷を軽減できる。CPU、Cell

プロセッサ共に、式(3)を計算することで CGH を作成した。

Cell プロセッサでの計算では、演算とデータ管理を担う SPE(Synergistic Processor Element)の並列化により、計算を高速化する。

3. CPU と Cell プロセッサの CGH 計算時間の比較

3.1 開発環境

本研究では、Cell プロセッサのソフトウェア開発環境として、IBM 社より提供されている Cell Broadband Engine Software Development Kit 1.1(以下 Cell SDK)を使用した。Cell SDK に含まれる systemsim と呼ばれる Cell プロセッサのシミュレータを用いることで、PC 上に仮想開発環境を得た。systemsim はホストコンピュータ上に Cell プロセッサの環境をシミュレートするもので、実際には systemsim 上でさらに仮想 OS を起動し、プログラムはその仮想 OS 上で動く。

さらに、systemsim 上で動かしたプログラムを、ソニー・コンピュータエンタテインメント社より発売されている PLAYSTATION3(以下 PS3)に実装し、CGH の計算時間を計測した。

CPU、systemsim、PS3 のそれぞれの動作環境を表1に示す。なお、PS3 では、同時に利用可能な SPE の数が6個に制限されているため、本研究では最大6個の SPE を利用した実装を行った。

表 1: 動作環境の比較

環境	CPU	systemsim	PS3
プロセッサ	Athlon XP 2800+	Cell	Cell
動作周波数	2.083GHz	3.2GHz	3.2GHz
メモリ	DDR SDRAM 1GB	XDR RAM 128MB	XDR RAM 256MB
OS	Windows XP	Fedora Core 5	Fedora Core 5
コンパイラ	Visual C++ 6.0	GCC	GCC

3.2 systemsim と PS3 における CGH 計算時間の比較

systemsim と PS3 における CGH 計算時間と SPE スレッド起動時間を表2に示す。なお、計算したホログラムのサイズは 1920×1080 、物体点数は 64 点、128 点、使

[†]千葉大学大学院工学研究科

用するSPEの数は6個とした。SPEスレッド起動時間とは、SPEスレッドを起動し、何もせずに終了するときの時間である。

表2: systemsimとPS3におけるCGH計算時間

	systemsim(sec)	PS3(sec)
64点	0.1163	0.1750
128点	0.2236	0.3167
SPEスレッド起動時間	0.004772	0.01998

表2を見るとわかるように、systemsimとPS3では計算時間にずれが生じた。このずれは、SPEスレッド起動時間でも生じていることから、開発環境によって生じるものだと考えられる。また、計算結果からSPEスレッド起動時間のコストを差し引くと、多少の誤差はあるものの、物体点数と計算時間に比例関係が見られる。このように多少の誤差はあるものの、CGH計算のプログラムをPS3へ実装することに成功した。

3.3 使用するSPEの数による計算時間の比較

使用するSPEの数を変化させた場合の、PS3におけるCGH計算時間を表3に示す。また、その値を基に、1秒間に作成できるプログラムの枚数による計算性能を図1に示す。なお、物体点数は64点とした。

表3: 使用するSPEの数によるCGH計算時間

SPEの数(個)	CGH計算時間(sec)
1	0.9417
2	0.4838
3	0.3299
4	0.2518
5	0.2051
6	0.1750

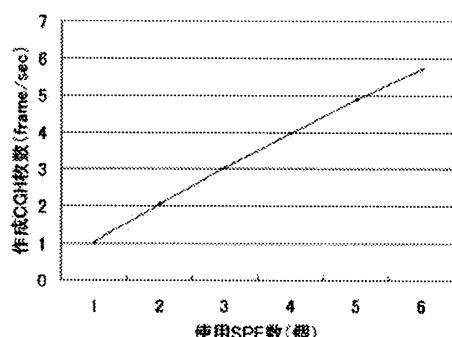


図1: 使用するSPEの数による計算性能

表3より、SPEスレッド起動のコストを差し引いて考えると、使用するSPEの数の増加に従って、CGHの

計算時間は短縮している。つまり、SPEの数に応じたCGH計算の並列化が実現できていることが確認できた。このことは、計算時間の逆数をとった図1のグラフが、ほぼ比例関係になっていることからも容易に読み取れる。今後、SPEの個数を増やした場合でも、同様の結果が得られると推測される。

3.4 CPUとPS3におけるCGH計算時間の比較

CPUとPS3における、CGHの計算時間を表4に、それをグラフ化したものを図2に示す。なお、PS3では仕様上最大である6個のSPEを使用した。また、CPUでは最も計算速度の速い固定小数点による演算をしているのに対し、PS3ではSPEにおいてSIMD(Single Instruction Multiple Data)演算における高速化を考慮するために、単精度浮動小数点演算を行っている。

表4: CPUとPS3におけるCGH計算時間

物体点数	CPU(sec)	PS3(sec)
64点	3.354	0.1750
128点	6.919	0.3167
256点	13.118	0.6004
512点	25.967	1.1683
1024点	51.714	2.3050

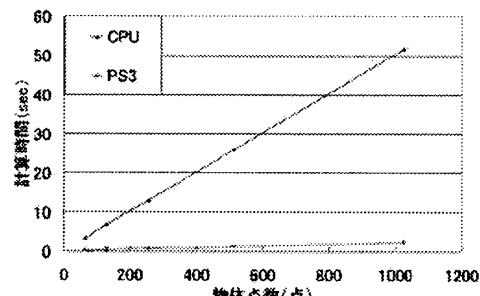


図2: CPUとPS3におけるCGH計算時間の比較

表4、図2を見ると、CPUとPS3との速度比は、物体点数が64点のときに20倍弱となり、物体点数の増加に従ってその差が広がり、1024点のときに約22倍の高速化が確認できた。

3.5 CGHおよび再生像の比較

CPUで作成したCGHを図3に、PS3で作成したCGHを図4に示す。また、CPUで作成したCGHから再生した再生像を図5に、PS3で作成したCGHから再生した再生像を図6にそれぞれ示す。仮想物体は284点から構成されるワイヤーフレームの立方体とした。

図3と図4を比較すると、目視では確認が難しいが、計算結果にわずかな違いが見られた。ただし、これは計算の過程において、CPUでは固定小数点による演算を利用しているのに対し、PS3では単精度浮動小数点演算を行っているために生じる程度の誤差であった。

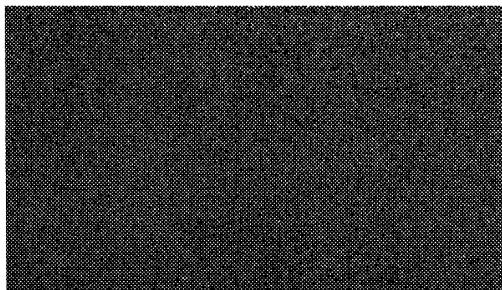


図 3: CPU で作成した CGH

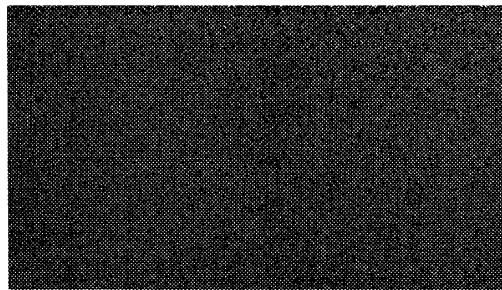


図 4: PS3 で作成した CGH

しかしながら、図 5、図 6 を比較すると、どちらの場合も鮮明に物体が再生されており、PS3においても CGH を作成するのに充分な精度の計算が可能であるといえる。

また表 4 より、物体点数が 284 点程度であれば、1 秒間に 1 枚以上の CGH を作成できることがわかる。そこで動画再生を行ったところ、1frame/sec 以上の動画再生に成功した。

4. まとめ

本研究では、マルチコア・プロセッサの 1 つである Cell プロセッサを用いた、CGH 計算の高速化について検証した。

その結果、Cell プロセッサの並列性を利用した CGH 計算を可能とし、PS3 を利用したシステムで CPU の約 20 倍の高速化に成功した。計算精度に関しては、SIMD 計算を有効に利用するための単精度浮動小数点演算で、充分な精度の再生像が得られることを確認した。

また、284 程度の物体点数であれば、1frame/sec 以下の動画再生を行うことが可能となった。

今後は、PS3 をクラスタ化し、SPE の高並列システムを構築することで、さらなる高速化をめざす予定である。

参考文献

- [1] D.Gabor, "A new microscope principle", Nature 161, 777-778 (1948).
- [2] G.Tricoles, "Computer generated holograms: an historical review", Appl.Opt.26, 4351 (1987).
- [3] 本田捷夫 他, "高度立体動画像通信プロジェクト最終成果報告書", 通信・放送機構 (1997)

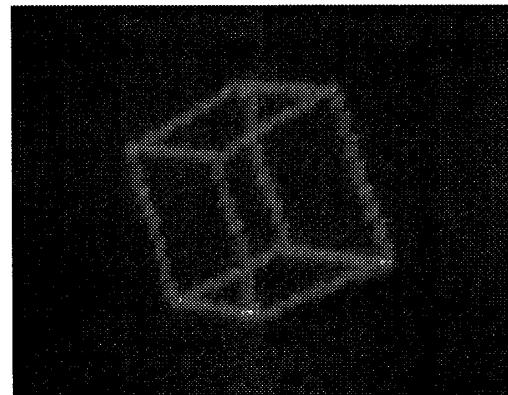


図 5: CPU で作成した CGH による再生像

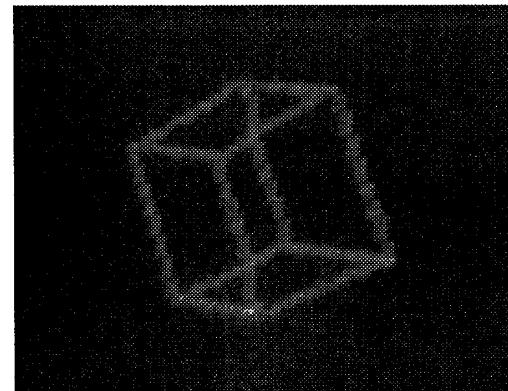


図 6: PS3 で作成した CGH による再生像

- [4] K.Matsuhashima and M.Takai, "Recurrence formulas for fast creation of synthetic three-dimensional holograms", Appl. Opt. 39, pp.6587-6594 (2000).
- [5] IBM 社, "Cell Broadband Engine Programming Tutorial", (2006)
- [6] IBM 社, "Cell Broadband Engine SDK Libraries Overview and Users Guide Version 1.1", (2006/06/30)
- [7] 株式会社 東芝, "Cell Broadband EngineTM アーキテクチャ Version 1.0", (2006/08/08)
- [8] 株式会社 東芝, "SPU C/C++ 言語拡張 Version 2.1", (2006)
- [9] 株式会社 東芝, "東芝レビュー 2006 年 6 月号「Cell からの始まり」", (2006)
- [10] 株式会社 フィックスターズ編, "マルチコア CPU のための並列プログラミング", 株式会社 秀和システム (2006)