

高速画像処理ハードウェアを備えた 論理回路図読取装置の開発[†]

近藤 隆志[‡] 岡崎 彰夫^{††} 田端 光夫^{††}
森 和宏[‡] 恒川 尚^{††} 川本 栄二^{†††}

LSI・CAD システムへの図面情報の自動入力为目的として、論理回路図読取装置を開発した。この装置が読み取る論理回路図は、従来オペレータが、座標入力装置を使って CAD システムに入力していたもので、オペレータが入力ミスをしないように図面作成規則が定められていた。この装置を開発するにあたり、作成規則の変更は最小限におさえた。少ない制約条件の下で書かれた回路図を実用的な時間で読み取るために、パイプライン方式の高速画像処理回路を開発した。この回路はドラム・スキャナで入力される画像信号を実時間で処理し、文字とシンボルを切り出し、線分解析のための縮小画像を作成する。シンボルを実時間で切り出すためにシンボルを構成するループに注目し、ループに囲まれた領域の特徴量を計測する。この計測のために論理フィルタリング回路の多段パイプラインを用いている。切り出された文字とシンボルの認識は別々のプロセッサが画像入力・切出しと並行して行う。画像入力終了後には、文字列の抽出と線分解析を二つのプロセッサが並行して行う。この構成により、標準的な密度の A1 図面を 30 分以内で読み取ることを可能にした。この装置は、評価用図面で 95% 以上のシンボル認識率を確認してから、ゲートアレイ用の CAD システムの入力装置として実用に供している。

1. まえがき

製品の少量多品種化に伴い、設計業務を効率化するために CAD の導入が多くの製造分野で進められている。この CAD の普及に伴いデータ入力に要する工数と入力ミスが問題となってきた。これを解決するものとして、設計者の書いた図面を画像処理技術を利用して自動的に読み取り、CAD に入力する図面読取装置が研究されるようになっている。

図面読取に関する研究としては、天気図¹⁾、楽譜²⁾、を取り上げて背景線を含む図面の認識アルゴリズムについて報告したもの、PC 板パターン図³⁾、LSI セル図⁴⁾を取り上げて、線種・色の認識アルゴリズムについて報告したもの等がある。本論文では、LSI 用論理回路図の読取装置について報告する。論理回路図はシ

ンボル、文字、接続線からなる典型的な複合図面である。このような図面を読むものとして、汎用コンピュータ中心のシステム構成と認識プログラムが提案されている^{5), 6)}。また、用紙上に印刷された格子点を基準に手書きし、格子点を基準として小領域に分割し、特徴抽出を行って認識する方式も提案されている⁷⁾。しかし前者の方式では、本論文が対象とする論理回路図のように、図面サイズが大きく、しかも密に書かれる図面の場合には、十分な処理速度が得られないという問題があった。また、後者の方では認識処理は容易になる反面、格子を意識して書かねばならず、設計者の負担が大きく、シンボル、配線の間隔が格子の制約を受けるため図面の記入密度が粗となるという欠点があった。

我々は、できるだけ少ない制約条件で書かれた論理回路図を実用的な時間で読み取るために、以下の特徴を持った読取装置を開発した。

- (1) 孤立図形・ループごとに特徴量を計測して、文字・シンボルを実時間で切り出す。
 - (2) そのために多段のパイプライン処理で、必要な前処理を実時間で行う。特に、シンボル切出しをパイプライン処理で実現するために、新しいアルゴリズムを採用している。
 - (3) 文字列・シンボルの認識と線分の解析は 3 台のプロセッサが分担して行う。
- 上記の(1)、(2)の実時間処理を実現するために、

† Development of a Reader for Logic Circuit Diagrams Equipped with High-Speed Image Processing Hardware by TAKASHI KONDO (Man-Machine Interface Department, Information & Communication Systems Laboratory, Toshiba Corporation), AKIO OKAZAKI, MITSUO TABATA (Information Systems Laboratory, Research & Development Center, Toshiba Corporation), KAZUHIRO MORI (Man-Machine Interface Department, Information & Communication Systems Laboratory, Toshiba Corporation), SHO TSUNEKAWA (Information Systems Laboratory, Research & Development Center, Toshiba Corporation) and EIJI KAWAMOTO (CAD&CAT Engineering Department, Integrated Circuits Division, Toshiba Corporation).

‡ (株)東芝情報通信システム技術研究所開発第 6 部

†† (株)東芝総合研究所情報システム研究所

††† (株)東芝集積回路事業部設計評価技術部

パイプライン処理の要素モジュールとして、従来から使われている画素ごとの演算モジュールと近傍演算モジュール以外に、二つの連結成分解析モジュールを使っている。一つは小さな孤立成分を文字として検出し、もう一つは特徴量が一定の範囲にあるループをシンボルとして検出する。

2章では読み取り対象について、3章では実時間処理を実現するためのハードウェア構成について詳細に述べる。4章では、本装置の全体構成と認識ソフトウェアについて述べ、5章では評価実験について述べる。

2. 読 取 対 象

2.1 図面作成規則

表1に本装置が対象とする図面の作成規則を示す。これは従来からあるディジタイザを使って、人間が入力する場合の図面作成規則ができるだけ踏襲したもので、図面作成の容易さを考慮している。すなわち、設計者は従来どおり、マイラ紙にテンプレートを使ってMIL規格のシンボルを書き、水平／垂直線でシンボル間を接続し、縦横いずれにでもフリー手で文字列を書けばよい。

しかし、読み取り速度と認識率を向上させるために、以下のように制約を加えている。

- (1) 一般的には、フリー手で書いた図面を読んでほしいという要求も強いが、LSIの図面においては、次の二つの理由から、従来どおりシンボ

表1 回路図作成規則
Table 1 Drawing rules.

用 紙	マイラ紙(青色格子) サイズはA1, A2, A3, A4, のいずれか
筆 記 具	HB～B 0.5mm シャープペンシル
構 成 要 素	シンボル MIL規格準拠の92種(専用テンプレート使用) 箱型シンボル (FF等) 矩形 文 字 文字列 接 続 線 定規を用いた、水平／垂直線 黒 丸 (配線の結合) 直径1mm以上 ラ ベ ル 名称は英数字(文字列に準じる。) 矩形の枠で囲む
要 素 間 の 間 隔	接 続 線 間 2mm以上 黒丸が2つ隣接する時は3mm以上 文 字 列 内 の 文 字 間 1mm以上 2mm以下 同 一 方 向 の 文 字 列 間 3mm以上 そ の 他 1mm以上

ルと接続線はテンプレートと定規を使って書くことにした。

- ① 従来から論理回路図設計者はテンプレートを使用する習慣をもっていた。
- ② フリー手で書いた場合、最も重要なANDシンボルとORシンボルの識別が困難である。
- (2) 文字の大きさは4mm×4mm以下という制約を追加した。
- (3) 接続線は水平・垂直線のみとし、斜め線は禁止した。
- (4) 接続線の間隔は2mm以上と、従来より広げた。

これらの制約の大部分は、読み取り速度向上のために必要である。ただ、シンボルの形状と文字の大きさを揃えることは、認識率向上のためにも役立っている。

2.2 回路図の構成要素

本装置が読み取り対象とする論理回路図は、図1のような構成になっている。これを読み取り方式の面から分類すると次の五つの図形要素に分かれる。

(1) 文字列

英数字と6種の特殊記号が、1文字ずつ離して書かれている。文字列の書き方には左から右と、下から上の2種類があり、それに応じて文字の向きも2通りある。

(2) ループシンボル

NAND, NOR等の各種の論理ゲートを始めとして、論理回路図で使われるシンボルの大部分はループを含んでいる。

(3) 箱型シンボル

長方形の枠と、信号が負論理であることを示す白丸からなる。図1にもあるようにフリップ・フロップを表す場合と、ユーザの定義するマクロ・ファンクションを表す場合がある。

(4) ループなしシンボル

△(アース), ~~~~(抵抗)と $\frac{1}{C}$ (コンデンサ)の3種類のシンボルだけがループを含んでい

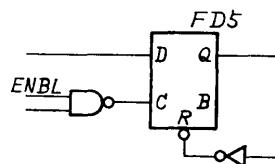


図1 論理回路図の一部分

Fig. 1 Part of a logic circuit diagram.

ない。

(5) 接続線

シンボル間を接続する線で、定規を使って書かれた水平線・垂直線だけからなる。結線部には直径 1 mm 以上の黒丸を書く。

一般に、図面読取においてはこのような图形要素の検出・切出し技術が、認識性能および処理効率の上で重要となる。上記の五つの图形要素のうち、文字列は個々の文字を孤立图形として、ループ・シンボルはループに注目して、それぞれ検出できる。本装置においては特に、個数が多く、高解像度の処理が必要なこれら二つの実時間での検出・切出し技術の開発を重視した。

残りの三つの图形要素のうち、箱型シンボルは長方形をループの一つとして検出できる。しかし、ループなしシンボルは接続線との区別が容易ではないので、接続線の解析ソフトウェアの中で認識しながら検出する方式を採用した。

3. 実時間処理ハードウェア

3.1 アーキテクチャの基本方針

現在普及している画像入力装置は、本装置で用いているドラム・スキャナも含めて、すべて入力画像を一画素ずつ時系列で出力する。この条件の下では、本装置のような専用画像処理装置の手順が確定した前処理には、画像データが処理モジュール間を流れるにつれて処理が次々となされていくパイプライン方式での実時間処理が適している。本装置においては、特に実時間処理部を充実し、箱型シンボルについては検出までを、文字とループシンボルについては切出しまでを、画像入力の速度と同期して実時間で行っている。また、文字およびループシンボルの認識部は画像入力・対象切出しと並行して認識を行う。本装置の構成を図 2 に、実時間処理部と認識・解析部との分担を表 2 に示す。

この構成・分担により必要なメモリ容量、処理時間ともに節減できた。まず、図面全体を記憶する画像メモリとしては、線分解析に必要な解像度 0.3 mm/画素ですむので、文字認識やループシンボル認識に必要な解像度 0.1 mm/画素で記憶する場

合 ($8 \text{ k} \times 6 \text{k}$ 画素 $\times 3$ ビット/画素 = 18 M バイト) と比べて 9 分の 1 の 2 M バイト、必要な部分だけを記憶する文字メモリ (30 k バイト)、ループシンボル・メモリ (256 k バイト) を加えても約 8 分の 1 のメモリ容量ですんでいる。

処理時間については、文字認識とループシンボル認識は画像入力と並行して行うため、実効上無視できる。また、線分解析は 3 分の 1 の解像度で行うため、9 分の 1 から 3 分の 1 の時間でできる。

3.2 ループシンボル切出し論理とその実時間処理方式

前節で述べた、パイプライン方式の実時間処理部の主な役割は、文字とループシンボルの切出しである。これらの切出しは 2 値化、すなわち各画素が背景画素(白)であるか、图形上の画素(黒)であるかの判定をしてから行う。文字については、大きさを制限し一字ずつ分離して書くようにすることにより、小さな孤立图形として容易に切り出せる。しかし、ループシン

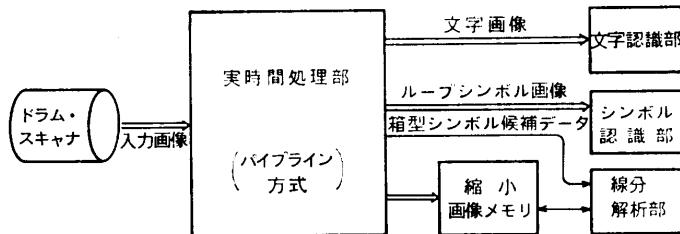


図 2 画像処理部の構成
Fig. 2 Image processor configuration.

表 2 回路図の構成要素ごとの処理の分担
Table 2 Recognition process division for each component.

回路図の構成要素	実時間処理部での処理	認識・解析部での処理
(1) 文字列 (例) 	しきい値以下の大きさの孤立成分を文字候補として切出す。	文字認識部が、画像入力・切出しと並行して 1 文字ずつを認識し、後処理として、文字列を抽出する。
(2) ループシンボル (例) 	特定の形状・大きさのループをループシンボル候補として周辺画像も切出す。	シンボル認識部が画像入力・切出しと並行して認識する。
(3) 箱型シンボル (例) 	四隅が交差 (+) ではない長方形を箱型シンボル候補として検出し、座標を線分解析部に送る。	線分解析部が、画像入力後の後処理として箱型シンボルの確認と白丸検出、ループなしシンボルの認識および接続解析を行なう。
(4) ループなしシンボル (例) 	線分解析に必要な特徴点(角点 , 黒丸)を検出し、特徴点もコード化した縮小画像を作成する。	
(5) 接続線 (例) 		

ボルは形状・大きさともばらつきが大きく、接続線を作るループに似ている物もあるため、切出しが容易ではない。

本装置ではあらかじめループシンボルごとに検出のキーとなる代表ループを決め、実時間で代表ループを検出しその周辺も含む画像を切り出している。本節では、その検出・切出しの論理と、その実時間処理の実現法について述べる。

(1) 検出・切出しの論理

① 検出論理

図3にループシンボルとそれぞれの代表ループの例を示す。これらの代表ループはいずれも、より小さなループに分割されないものを選んでいる。例えば、図3(D)では三角形のシンボルが一方の入力信号線によって二つに分割されているので、太線で囲んだ大きい方のループを代表ループとしている。以後の説明では、このような、より小さなループに分割されない最小単位のループを基本ループと呼ぶ。本装置では、すべての基本ループごとに次の八つの特徴量を計測して代表ループかどうかを判定する。

(f1) 面積……………ループ内部の面積

(f2, f3) 縦横の長さ……………ループを含む最小矩形の大きさ

(f4~f7) 斜線部の長さ…4方向の斜線それぞれの長さ

以上、七つの特徴量はいずれも形状に関するもので、シンボルをテンプレートで水平または垂直方向に書くという規則で安定性が保証されている。また、f4~f7は接続線は水平線または垂直線だけという

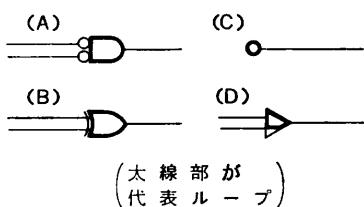


図3 ループシンボルの例
Fig. 3 Loop symbol examples.

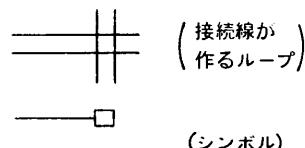


図4 形状だけで検出できないシンボルの例
Fig. 4 An example of symbols which cannot be detected according to its outline only.

規則の下で、使用頻度の非常に高いシンボルの代表ループ(□, △, ▽等)を検出するのに役立っている。

(f8) ループから出ている線の数

これは、図4のような、形状は同じで周囲とのつながりだけが異なる基本ループを区別するために用いている。

② 切出し論理

代表ループを検出すると、認識のために必要な、周辺も含めた画像を切り出す。その時に、切り出した画像の記憶容量を節減するために、代表ループごとに定めた必要サイズに従って切出し範囲を決定する。

(2) 実時間処理方式

上で述べた検出・切出し論理を、要素モジュールのパイプライン接続による実時間処理で実現した。このような要素モジュールで実時間でできる処理として、従来は次の2種類が使われてきた。

一つは最も単純な画素ごとに独立な処理で、本装置では固定閾値での2値化と、画素ごとに求めた2種の特徴量の合成を使っている。もう一つは各種の近傍処理で、本装置では小さな断線の接続・細線化・細線化で生じるヒゲの除去を数十の論理フィルタリングモジュールで行っている。

しかし、画素ごとに独立な処理と近傍処理との組合せだけでは、図3に例示しているように大きさも形状も多彩な代表ループをすべて検出することはできない。

一方、上の2種類とは少し違う意味でだが、実時間でできる処理として連結成分解析が知られている。これは2値画像の連結成分ごとに解析を行うもので、1画素ごとの処理時間が一定していないので上の2種類のように各画素の処理を1画素の入力時間内に完了することはできない。しかし、論理回路図程度の複雑さの画像では、1行分のバッファで画素ごとの処理時間のばらつきを吸収することができ、行単位で実時間処理が可能で、本装置でもその方式を採用した。

連結成分解析を使ってのループシンボル検出を図5を使って説明する。この図は論理回路図の一部分で、この中には三つの基本ループ A, B, C がある。A, C はループシンボルそのものであり、代表ループでもある。B は接続線が作る基本ループである。それぞれの基本ループの内部は背景画素(白画素)の連結成分になっている。連結成分解析と同時に連結成分ごとに(1)で述べた特徴量 f1~f8を計測する。まず、画素

数をカウントして面積を、また X, Y 座標それぞれの最小値・最大値から縦横の長さを求める。そして図 5 に示すように、斜線あるいは分岐点に隣接する画素の数をカウントすることにより斜線部の長さと、基本

ループから出ている線の数を近似的にもとめる。これらの計測のために、連結成分ごとの特徴量を記憶するテーブルを RAM で備えている。なお、テーブル量を少なくするために、判定が終了して不要になった連結成分の番号は再利用する方式を探している。

これらの特徴量を、代表ループごとにあらかじめ定めた特徴量の範囲と比較し、八つの特徴量すべてを範囲内に含む代表ループがあればその候補として検出する。この判定には個々の特徴量をアドレスとして ROM をひいて、出力値の論理積とする方式を使っているので、特徴量の範囲の変更も可能である。

検出した候補の特徴量の組合せを使っての選択と、周辺画像の入力を待ってからの切出しは、高速データ処理の必要はないので、ビット・スライス型マイクロ・プロセッサのソフトウェアで実現した。

3.3 実時間処理部の構成

実時間処理部の構成を図 6 に示す。図において①は画素ごとの処理回路、②は論理フィルタリング回

T : 分岐点に隣接する背景画素
正確にカウントするために 1 画素に縮退している。
BR, UL, UR, BL : 斜線に隣接する背景画素
BR : 右下に右上から左下への斜線がある。
UL : 左上に
UR : 右上に左上から右下への斜線がある。
BL : 左下に

図 5 ループシンボルの検出方法
Fig. 5 Detecting method for loop symbols.

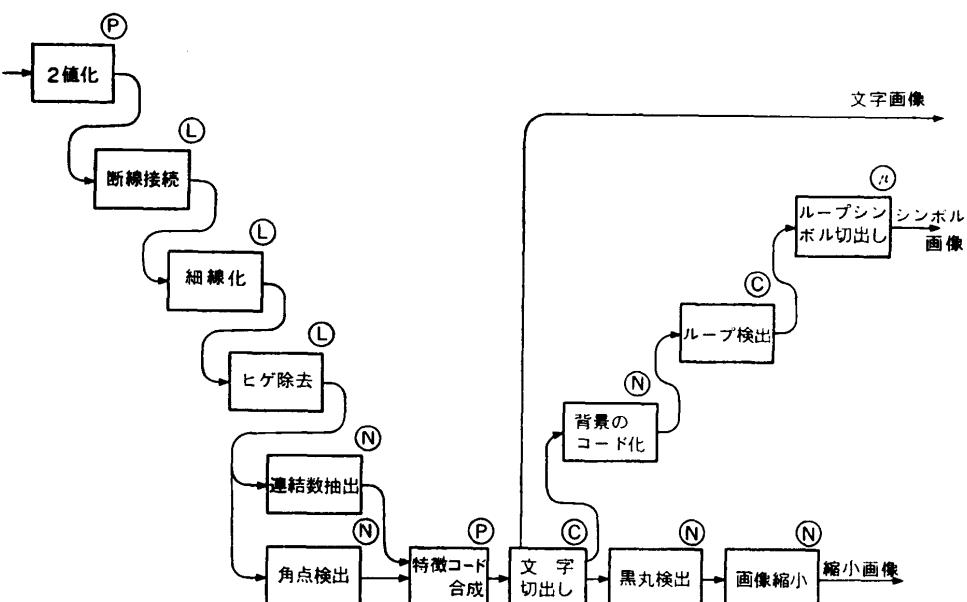


図 6 実時間処理部の回路構成
Fig. 6 Configuration of real-time image processor.

路、⑩はその他の近傍処理回路、⑪は連結成分解析回路、⑫はビット・スライスのマイクロ・プロセッサを表す。

以下、それぞれの回路の働きを説明する。

(1) 2 値 化

以下のように、目的に応じた上中下三つの閾値で3種類の2値画像を作成する。

黒丸検出のためには、黒丸の無い交差部との差が強調されるように高い閾値を使う。

ループシンボル認識のためには、ループが切れないように低い閾値を使う。

その他の、文字認識と線分解析のためには、中間の閾値を使う。

これら3種類の2値画像は2ビットにコード化されて、(2)～(7)の処理は受けず、その遅れ時間だけ遅延されてから(8)で分配される。また、中間の閾値の画像に対しては、(2)～(7)の処理も施される。

(2) 断 線 接 続

黒画素の膨脹で小さな断線をつなぐ。3段の論理フィルタリング回路で、6画素以下の断線をつないでいる。

(3) 細 線 化

20段の論理フィルタリング回路を使って細線化している。これは0.1mm/画素の解像度で、幅4mmまでの線を細線化できるので、0.5mmのシャープペンシルで書く図面の細線化には十分である。

(4) ヒ ゲ 除 去

細線化によって生じる短いヒゲを除去するために、端点を7段の回路で縮退し、長さが7以下のヒゲを除去する。

なお、(2)～(4)はすべて 4×4 の論理フィルタリングで実現した。ここでは30段のモジュールを直列接続しており、それぞれの機能はROMを交換することにより変更できる。

(5) 連結数抽出

3×3 のパターンを分類して、注目画素に接続する線の数(0～4)を求める。なお、ぬりつぶし領域で現れる、細線化が完了しない画素にはそのコード(5)を与える。

(6) 角 点 検 出

11×11 の近傍処理で、少し大局的に見た曲り角を検出する。

(7) 特徴コード合成

(5)、(6)で求めた特徴コードを合成する。

(8) 文字切出し・画像分配

(2)～(7)の処理を受けずに遅延された、中間閾値の画像を使って黒の部分の連結成分を解析して、一定サイズより小さな图形を文字として切り出す。

文字画像としては中間閾値の画像が送られる。

シンボル画像の検出用には(2)～(7)の処理を受けた画像が、切出し用には低い閾値の画像がそれぞれ送られる。

縮小画像作成のためには、(2)～(7)の処理を受けた画像と黒丸検出のための高い閾値の画像が合成して送られる。

(9) 背景コード化

(2)～(7)で処理された画像を使って、前節で述べたように、分岐点あるいは斜線に隣接する背景画素をコード化する。

(10) ループ検出

(2)～(9)で細線化・特徴抽出した画像を使って、背景の連結成分を解析して、ループシンボルの代表ループと箱型シンボルを検出する。

(11) ループシンボル切出し

マイクロ・プロセッサのソフトウェアで、ループシンボルの確認・方向判定・切出しを行う。ここでの確認・方向判定は(10)で求めた特徴量の組合せで行う。例えば図5・Cのシンボルでは左上と右上に斜線があるので上向きの三角形と判定される。切り出される画像は、前処理を受けた画像ではなく、低い閾値の原画である。

(12) 黒丸検出

高い閾値の画像に対して 9×9 の近傍処理をして結線を示す黒丸部分を検出し、(7)で合成したコードに追加して合成する。

(13) 画 像 縮 小

線分解析のために、画像を、画素コードの優先順位を考慮しながら、縦横 $1/3$ に縮小する。

なお、以上の実時間処理回路はゲートアレイ^⑧を使った近傍処理回路を多用して標準化している。

4. 読取装置の概要

4.1 装置の構成

図7に制御面から見たハードウェア構成図を示し、以下それぞれの構成要素の機能を述べる。

(イ) 制御部(ミニコン TOSBAC 7/20 E)

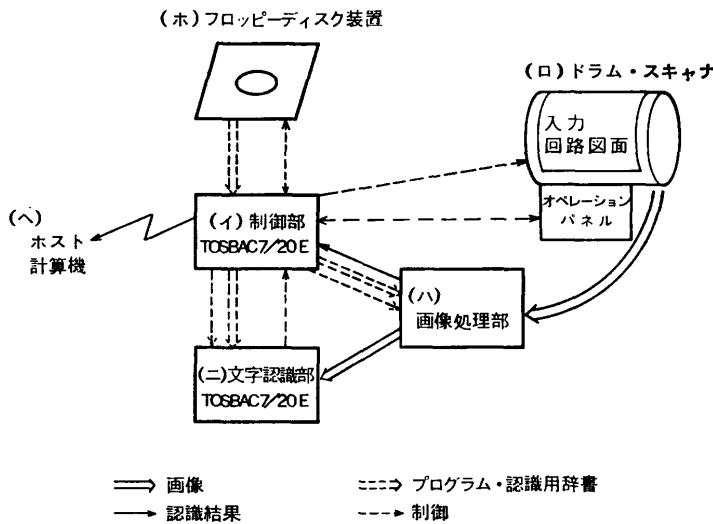


図 7 制御面から見たハードウェア構成
Fig. 7 Hardware configuration from control view-point.

起動時には、フロッピー・ディスクからのプログラム・認識用テーブル辞書の分配を行う。読み取時には全体の制御と認識結果の蓄積・編集・ホストへの送出を行う。

また、これらの制御の他に、次節で説明するように、後処理としての線分解析を行う。

(ロ) ドラム・スキャナ

最大 A1 サイズの図面を、10 点/mm の精度で、最高 10 回転/秒の速度で入力する。

なお、回路図読み取りに必要なオペレーションはすべて、専用オペレーション・パネルで行う。

(ハ) 画像処理部

3 章で説明した実時間処理と、マイクロ・プロセッサによるシンボル認識を行う。

(ニ) 文字認識部(ミニコン TOSBAC7/20 E)

1 文字ずつの文字認識を行い、認識した文字の中から文字列を抽出する。

(ホ) フロッピー・ディスク装置

起動時に、プログラム・認識用辞書がフロッピー・ディスクから読み込まれる。また、読み取時には認識結果の一時記憶としてのフロッピー・ディスクが用いられる。

(ヘ) ホスト計算機

読み取った回路図情報から、CAD システムで必要な回路接続データを抽出する。

4.2 認識ソフトウェア

図 2 に示したように、前章で説明した実時間処理部は文字画像とループシンボル画像を切り出し、線分解析をするための縮小画像を作成する。これらの画像の認識と解析は二つのミニコンと一つのマイクロプロセッサが分担して行う。これらのうち、文字とループシンボルの認識はドラムスキャナからの画像の入力と並行して行うが、終了後もパッファに残っている画像をすべて処理するまで続行される。それらの処理が完了した後、信号名やシンボル名等の文字列の抽出と、シンボル間の接続関係の抽出およびループなしシンボルの認識等の線分解析が実行される。表 3 にこの処理分担を示す。これらの認識処理⁹⁾⁻¹¹⁾について、

ここでは実時間処理部との関連を中心に述べる。

文字については、個々の文字の認識は OCR 技術を用いることで対応できたが、それ以外に図面読み取り特有の処理として、それらを信号名や記号名を表す文字列として認識するという技術を必要とした。

文字処理部には、実時間処理部より切り出された文字画像とそれらの位置座標が送られてくる。まず、個個に切り出された文字の認識を画像入力と並行して行う。このとき、図面には縦書きと横書きの文字列が許されているので、個々の文字に対して両方を仮定した 2通りの認識を行う。画像入力完了後には、縦横 2通りの認識結果の確からしさと相対的位置関係を総合して文字列の認識だけを行う。

ループシンボルについては、3.2 節で述べたように

表 3 ソフトウェア処理の分担
Table 3 Division between processors.

時間的流れ プロセッサの種類	画像入力・実時間処理	残り画像の処理	後処理
制御用ミニコン (TOSBAC 7/20E)	(全体制御)	○箱型シンボル候補の確認 ○シンボル間の接続解析とループなしシンボルの認識	
文字処理用ミニコン (同上)	文字認識	文字列抽出	
ループシンボル認識用 マイクロ・プロセッサ (新規開発)	ループシンボル認識		

実時間で検出・切出しが行われ、認識部にはループシンボルとともに、抽出された特徴量 ($f_1 \sim f_8$) が送られてくる。これらの特徴量も使ったデシジョン・ツリー方式で、必要最少限のマッチング演算と特徴量計測を行って、画像入力と並行してのシンボル認識を可能にした。

最後に、ループなしシンボルと接続線の認識について説明する。ループなしシンボルは、接続線との区別が容易でないので、縮小画像に対し線分追跡による構造解析を行うことで、切出しと認識を同時にを行う方法をとった。ここで使われる重要な特徴は角点と、接続線の連結を表す黒丸であるが、それらは実時間処理部により既に検出され、縮小画像に書き込まれている。また、前述のループシンボルの認識結果がシステムの制御部に送られ、縮小画像の対応する画素に特定のコードが書き込まれている。以上のように実時間処理部の結果を反映した特徴コード付き縮小画像を用いることによりループなしシンボルと接続線の認識を効率的に行っている。

5. 評 価

5.1 実時間処理部の性能

本装置の実時間処理部の主な目標性能は 3 項目あった。

まず第 1 は、ドラム・スキャナから入力される画像の実時間処理で、ループシンボル切出し用のマイクロプロセッサの処理だけがソフトウェア処理であるため、その速度が問題であった。しかし、500 ns/ステップのマイクロプロセッサで一つのループを 5,000 ステップ以下で処理できた。これはドラム・スキャナが 10 回転して 1 mm 幅をスキャンする 1 秒の間に 400 個のループを処理できることになり十分に余裕があった。

第 2 は、文字の切出しの成績で、これは装置の性能というよりも、ユーザが文字の大きさと間隔のルールを守る割合の問題である。試用の初期段階で、大きさの制約を 3 mm から 4 mm にゆるめてからはルール違反は少なくなった。

以上の 2 項目の性能は、装置設計時に十分予測できた。しかし、第 3 の項目であるループシンボルの切出しの成績は不確定要素があり予測できなかった。これに関して 2 種類のエラーについて評価結果を述べる。

(1) ループシンボルの検出もれ

図面作成者によるばらつきが大きいが、全体で 2 %

表 4 検出されたループの数
Table 4 Number of detected loops.

	総 数	ハードウェア での 検 出 数	マイクロ・プロセッサ での 検 出 数	認識部 での 検 出 数
代表ループ	190	190	190	190
その他の 基本ループ	479	277	86	1 *

*紙の汚れが作るループを 1 つ検出し、リジェクト・シンボルとして処理した。

弱のシンボルは断線接続の能力以上の断線のため検出できなかった。また逆に、図面作成規則を守っていないため、断線接続でループが分割されて検出できなかつた例が数件あった。表 4 に上げた例ではすべて検出されている。

(2) ループシンボル以外の検出

ループシンボル以外を検出する割合の解析例を表 4 に示す。この例が示すように、ループシンボルかその他のループかの判定を、候補の多い前段ではハードウェアで高速に、候補の少ない後段（表 4 の例で、276/669 で 41%）では高精度に行っている。

5.2 読取装置としての性能

ユーザによってテスト用に書かれた図面を使って本装置の評価を行った。なお、この図面は表 1 に示した図面作成規則に従って書かれたもので、ユーザに対する特別の訓練はしていない。図 8 に評価用図面の例を示す。

まず、読み取り時間は回路図の複雑さによるが、シンボル数 200~400 程度の A1 サイズ図面で、スキャナ入力からホスト通信まで通して 30 分弱であった。一方、従来装置では、あらかじめ設定された格子を基準に手書きした A2 サイズ図面を 10~15 分で入力・認識するという報告⁷⁾と、自由に書いた B4 サイズ図面を約 4 分の CPU 時間で認識するという報告⁸⁾がある。これらを A1 サイズに換算すると、それぞれ 20~30 分、約 22 分となり、本装置とほぼ同等であるが、前者は本装置より図面作成上の制約が強い。このような制約をはずすためには、構成要素の検出に高度なアルゴリズムを使用する必要がある。本装置では、それに必要な大量の演算をハードウェアによって実時間で行ってこの読み取り時間を実現した。後者については、本装置以上に制約が弱く、ほぼ近い性能と思われるが、大きな

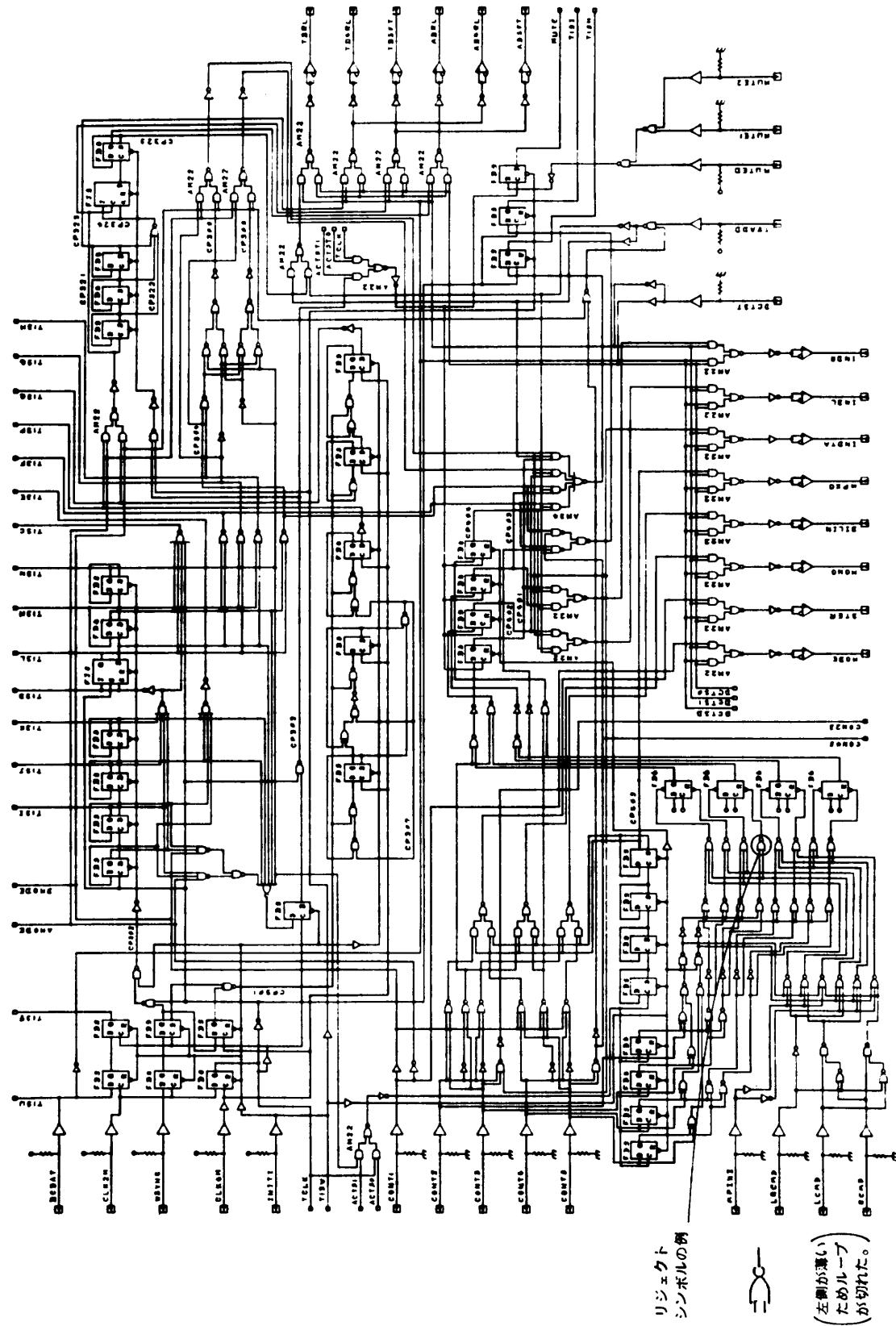


図 8 論理回路図の例
Fig. 8 Logic circuit diagram example.

図面への対応方法、入力時間等、システムとしての詳細な仕様・性能は明らかになっていない。

本装置の読み取り時間の内訳は図8の例で以下のとおりであった。

- | | |
|----------------------------|--------|
| (1) スキャナ入力、切り出し、文字・シンボルの認識 | ………17分 |
| (2) 入力後に残っていた文字・シンボルの認識 | ………2分 |
| (3) 文字列認識、線分解析 | ………10分 |
| (4) ホストへの伝送 | ………1分 |

この中で最も多くの時間を要している(1)の段階で、入力装置、実時間処理部、文字認識部、シンボル認識部が並行処理している。特に、シンボル認識部はほとんどフルに動作していることが確認されているので、実時間で切り出して認識を開始していることが読み取り時間短縮に貢献している。

認識性能については、実効上重要な、エラー修正に手間がかかるシンボルの認識率は約 96.5%で、リジェクトが 2.8%、エラーが 0.7% であった。リジェクトの大部分は図8にも例示したように、線の切れによりループシンボルが検出できなかったものであった。エラーの原因では文字が近接しすぎているという違反が多かった。

一方、文字の認識率は約 91.7% で、リジェクトが 2.9%、エラーが 5.4% であった。リジェクトの大部分は文字が大きすぎるというルール違反で、その後文字サイズの制約をゆるめることにより半減した。エラーの大部分は OCR 書体を守っていないというルール違反で、現在は文字にもテンプレートを使用している。

以上のように本装置は実用に耐える性能を示し、実際の業務に適用している¹²⁾。

6. むすび

LSI 設計業務の効率化のネックとなっている回路情報の入力を自動化するために開発した論理回路図読取装置について述べた。この装置では、A1 サイズまでの大きな図面を高速に読み取るために、文字とシンボルの切り出しまでの基本モジュールのパイプライン接続で実時間で処理し、3 台のプロセッサで認識・解析を行っている。

ここで、実現した、認識プロセッサの構成、線の接続解析手法は、当社の商品化した手書き図面読み取り装置 TOSGRAPH¹³⁾ の中で活用している。また、実時間

処理アーキテクチャについても標準化を一層進めて各種の装置に応用したいと考えている。

なお、この装置は、ゲートアレイ開発部門で実際の開発過程の中で使用されている。

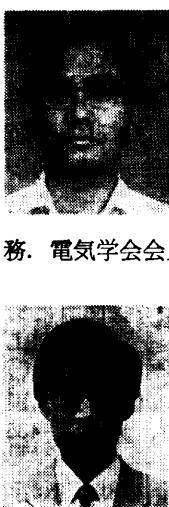
謝辞 本装置開発にあたり、御支援・御指導頂いた、集積回路事業部 吉田憲司部長、情報通信システム技術研究所 中村 靖課長および総合研究所 木戸出正継課長に、深謝します。さらに、本装置の開発・評価にあたり御尽力を頂いた、総合研究所 石川 実、久野義徳、下辻成佳、岡村光善の各氏、並びに集積回路事業部 太田 博氏、東芝マイコンエンジニアリング(株) 照井佳之氏に、深謝します。

参考文献

- 1) 大島哲也、吉田雄二、福村晃夫：天気図における不变成分の除去の一方法、信学研資、PRL 78-89, pp. 89-96 (1979).
- 2) 青山 宏、棟上昭男：印刷楽譜の自動読み取り、画像電子学会誌、Vol. 11, No. 5, pp. 427-435 (1982).
- 3) 吉田真澄、舛井 猛、長田茂美、織田 勇：手書き図面の自動入力/処理装置、情報処理、Vol. 22, No. 4, pp. 300-306 (1981).
- 4) 角本 繁、宮武孝文、嶋田 茂、江尻正員：実時間色コード化技術を用いた多色図面の自動認識、信学論(D), Vol. J 68-D, No. 4, pp. 829-836 (1985).
- 5) Sato, T. and Tojo, A.: Recognition and Understanding of Hand-Drawn Diagrams, Proc. 6th ICPR, pp. 674-677 (1982).
- 6) 佐々木正浩、後藤吉正：論理回路図面自動認識システム“ARS-LOGIC”—システムの概要—、ほか、第 32 回情報処理学会全国大会講演論文集、4 N-1～5 (1986).
- 7) 長田茂美、井上 彰、吉田真澄：論理回路図の自動入力処理、信学論(D), Vol. J 68-D, No. 4, pp. 837-844 (1985).
- 8) 近藤隆志、田端光男、木戸出正継：ゲートアレイによる論理フィルタリング用 LSI の試作、昭 58 信学全大、No. 1265 (1983).
- 9) 岡崎彰夫、森 和宏：論理回路図読み取り装置一線图形処理方式一、第 27 回情報処理学会全国大会講演論文集、4 Q-9 (1983).
- 10) 岡崎彰夫、近藤隆志：特微コード化画像を用いた論理回路図の線分解析、第 29 回情報処理学会全国大会講演論文集、5 M-1 (1984).
- 11) 湯川敦司、下辻成佳、岡崎彰夫、恒川 尚：手書き図面における文字列の自動読み取り、第 29 回情報処理学会全国大会講演論文集、3 M-9 (1984).
- 12) 太田 博、川本栄二、桑田和彦、照井佳之：自動読み取り機能を持った論理回路図入力システム、4. 読取結果の評価、第 32 回情報処理学会全国大会

- 講演論文集, 6U-1 (1986).
 13) 恒川 尚, 下辻成佳: 図面読み取り装置 TOS-GRAPH, 信学論(D), Vol. J 68-D, No. 4, pp. 466-472 (1985).

(昭和 61 年 7 月 3 日受付)
 (昭和 62 年 1 月 14 日採録)



近藤 隆志 (正会員)

昭和 23 年生, 昭和 47 年京都大学理学部卒業. 同年, (株) 東芝に入社, 総合研究所に勤務. 以来, 画像処理システムの研究開発に従事. 現在, 情報通信システム技術研究所に勤務.

電気学会会員.



岡崎 彰夫 (正会員)

昭和 27 年生, 昭和 55 年名古屋大学大学院博士課程修了. 同年, (株) 東芝に入社, 総合研究所に勤務. 以来, 線図形認識, 画像処理の研究開発に従事. 線図形パターンの理解, データベース化に興味をもつ. 工学博士. 電子情報通信学会会員.

田端 光男

昭和 26 年生, 昭和 45 年八戸工業高校卒業. 同年, (株) 東芝に入社, 総合研究所に勤務. 以来, ディジタル制御, 画像処理用ハードウェアの開発に従事. 並列処理プロセッサに興味をもつ. TV 学会会員. 昭和 60 年オーム技術賞.



森 和宏 (正会員)

昭和 35 年生, 昭和 54 年県立松山工業高等学校電気科卒業. 同年, (株) 東芝に入社, 総合研究所に勤務. 以来画像処理・応用ソフトウェア開発に従事. 現在, 情報通信システム技

術研究所に勤務.



恒川 尚 (正会員)

昭和 22 年生, 昭和 46 年東京大学大学院修士課程修了. 同年, (株) 東芝に入社, 総合研究所に勤務. 以来, 画像処理システムの研究開発に従事. 図形パターンの理解, マルチ

メディアデータベースに興味を持つ. 電子情報通信学会などの会員.



川本 栄二 (正会員)

昭和 27 年生, 昭和 49 年金沢大学工学部電子工学科卒業. 昭和 51 年東京工業大学大学院修士課程修了. 同年, (株) 東芝に入社, 総合研究所

に勤務. 以来, LSICAD の開発に従事. 現在, 集積回路事業部に勤務. 電子情報通信学会会員.