IMPC と両立性対の使用による不完全指定順序回路の最小化の一手法†

後　藤　公　雄††

本論文は不完全指定順序回路の最小化のアルゴリズムについてインプリケーション・チェーン（略してIMPC）と両立性対を用いる新たな手法について提案している．不完全指定順序回路の最小化は古くから研究されており，最近になって Rao & Biswas がその手法を理論的に確立し，最小被覆の機械を一意的に求めることができるようになった．しかしながら，この手法は最小化の設計を自動的に行わせようとするとき，多くの困難が伴う．すなわち，この手法では，第一に1次両立性クラス *PC* の閉包集合を1回目にインプライされる両立性クラスの集合と2回以降にインプライされるものとに分け，しかもそれらの両立性クラスは考え得る最大のものとしている．この閉包集合の作成法は複雑である．本論文ではこれを避けるため，各 *PC* にたいして閉包対集合を作成し，要素は IMPC 上の両立性対から成るものを採用した．第二に *PC* の除去に当り，Rao & Biswas の手法では，2つの除去定理を提案しているが，それを何回も繰り返して適用せねばならないという不便さがある．本論文では，IMPC 上で弱結合等価 UCP を除去可能な *PC* として記憶し，さらに IMPC 上からこれらを除去して得られた BIMPC を基準として *PC* の集合から一挙に不要なものを除去するように2つの除去定理を修正した．本論文の手法を用いた最小化プログラムが BASIC 言語によって実現された．

1. まえがき

不完全指定順序回路の内部状態の最小化は，Unger らに始まり[1),2)]，古くから多くの研究が行われてきた[3),4)]．この最小化の基本になったのはいくつかの内部状態相互間に成立する両立性の概念と，これを用いて最大両立性クラスを求める手法であった．しかし，内部状態数の最小化に当っては単に最大両立性クラスのみを並べ挙げるだけでは不十分であり，得られた最小解が本来与えられている内部状態をすべて保持している，すなわち被覆性を満足している必要があった．また，この最小解の両立性クラスは自分自身をインプライ* するか，もしくは相互をインプライするようなものであり，得られた最小解の要素同士でこのようなインプライ関係を満足すること，すなわち閉包性**を満足することが要求された．これらの要件を満足する最小解を一意的に求めることは極めて困難であったが，この問題にたいして Rao & Biswas[5)] が一応の解を与えた．この方法では，最大両立性クラスを求め，そのすべての部分集合としての両立性クラス（後述する *PC*）の中で，主要な3つの除去定理によって削除されなかったもののみを残し，それらより最小解を求めるようにしている．このため，各両立性クラスにたいする閉包集合**を最初のインプリケーション* によって得られるものと，それ以外のものに区分し，3つの中の2つの除去定理を適用している．

この手法では，閉包集合の要素をこのように2つに区分しており，しかもその要素は対象とする閉包集合およびインプライ源の両立性クラスの各要素から最大両立性クラスとして構成されねばならない．また，ここで主要な2つの除去定理は何回も繰り返して適用される．これは1回の適用によって次回にさらに除去可能な両立性クラスが発生するためである．また，これらの除去定理の適用の都度，インプライされる最大両立性クラスとインプライされないものとに区分し直している．

本論文では[6)]，このような手法にたいし，主要な2つの除去定理を一度だけ用いて不要な両立性クラスはすべて除去するように配慮している．このため各両立性クラスの持つ閉包集合の代りとして，新たに閉包対集合を導入し，これをインプリケーション・チェーン（略して IMPC）を用いて作成し，IMPC 上で弱結合等価 UCP を求めてこれを記憶し，新たに採用した

† A Method of Minimization of Incompletely Specified Sequential Circuit by Using Implication Chain and Compatible Pairs by Kimio Goto (Department of Computer Science, Faculty of Engineering, Ikutoku Technical University).

†† 幾徳工業大学工学部情報工学科

* 任意の両立性クラス C_i が，与えられた入力状態によって他の両立性クラス C_j に遷移するとき，C_i は C_j をインプライ (imply) すると呼ぶ．$i=j$ でもよい．また，インプライすることをインプリケーション (implication) と呼ぶ．

** 任意の両立性クラスの集合に含まれるすべての両立性クラスについて，それぞれから，インプライされた各両立性クラスもまた，その集合の少なくとも1個の両立性クラスに含まれるとき，この集合は閉じていると呼び，この性質を閉包性，またこの集合を閉包集合と呼ぶ[5)]．本文で詳述する．

BIMPC を基準に除去できる PC を定め，記憶したものと同時に一挙に除去するようにしている．以下に詳細を述べる．

なお，本論文では，Rao & Biswas の手法と比較するため，彼らが事例として用いた不完全指定順序回路の例（文献 5）の Table Ⅰの状態遷移表で表されるもの）と同じ事例を採用して説明を進める．

2. 最小化のための定義と定理

本章では不完全指定順序回路の最小化に当って新たな概念である両立性対と IMPC を用いた新たなアルゴリズムを導入するための基本となる定義と定理を述べる．このアルゴリズムでは３つの除去定理が特に重要である．

［定義 1.］ 両立性クラス[5] C_i の閉包集合 E_i は，C_i がインプライする両立性クラスから，さらにインプライし続けて得られるすべての両立性クラスより成る集合である．ただし，C_i または E_i の要素の部分集合となる両立性クラスは E_i の要素から除くものとする． （定義終）

［定義 2］ 両立性クラス C_i を構成する内部状態が２個のみよりなるものを両立性対 CP_i[7),8)]と呼ぶ． （定義終）

表 1 不完全指定順序回路の状態遷移表
Table 1 State diagram of incompletely specified sequential circuit.

	0	1	2	3
a	—	g, 0	e, 1	d, —
b	a, —	d, —	—	—, 0
c	c, —	—, 0	—	g, 1
d	e, 0	—	a, —	—
e	—, 1	f, —	—, 1	—, 1
f	—, 1	e, —	a, 1	a, 1
g	f, —	—, 1	b, —	h, —
h	c, —	—	a, 0	—

	a	b	c	d	e	f	g
b	dg						
c	dg	x1					
d	ae	ae	ce				
e	fg	x1	✓	x1			
f	ae eg	x1	✓	x1	✓		
g	x1	af	x1	ab ef	✓	ab	
h	x1	ac	✓	ce	x1	x1	ab cf

図 1 表 1 にたいするインプリケーション・テーブル
Fig. 1 Implication table for Table 1.

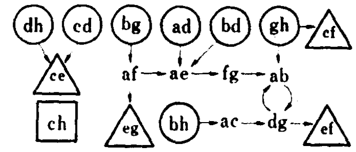


図 2 表 1 にたいする最初の IMPC（0 次縮小 IMPC）
Fig. 2 First implication chain for Table 1 (zero order reduced implication chain).

［例 1］ 不完全指定順序回路の状態遷移表の一例を表 1（文献 5）の Table Ⅰ参照）に示す．この表よりインプリケーション・テーブル[1] を作成すると図 1（文献 5）の Table Ⅱ参照）が得られる．この図より両立性対は，ab, ac, ad, ae, af, bd, bg, bh, cd, ce, cf, ch, dg, dh, ef, eg, fg, および gh であることがわかる． （例 1 終）

［定義 3］ 両立性対同士のインプリケーション関係を示すため，インプリケーション源となる両立性対から，インプライされる両立性対に向かって有向線で結んだチェーンをインプリケーション・チェーン（以後 IMPC）と呼ぶ． （定義終）

［例 2］ 図 1 のインプリケーション・テーブルとそれから得られた両立性対によって図 2 に示す IMPC が求まる． （定義終）

［定義 4］ 両立性クラス C_i の閉包集合 E_i の要素の構成源となるすべての両立性対の集合を C_i の閉包対集合 EP_i と呼ぶ．ただし，C_i の部分集合となる両立性対，および EP_i の他の両立性対に等しい両立性対は EP_i の要素から除くものとする．（定義終）

［例 3］ 図 2 の IMPC から想像できるように，C_i が aef のときはその閉包集合 E_i は {efg, ab, dg} となり，閉包対集合 EP_i は E_i から得られる全両立性対 ef, eg, fg, ab, dg の中で C_i に含まれる ef を除いたもの，すなわち {eg, fg, ab, dg} となる． （例 3 終）

［定理 1］ ある両立性クラス[5),9)] C_i が両立性クラス C_j を除去するための必要十分条件は，$C_i \supset C_j$ かつ $EP_i \leq EP_j$ が成立することである（除去定理 3）．

（証明） いま，２つの条件

$$C_i \supset C_j \quad (1)$$

$$EP_i \leq EP_j \quad (2)$$

が成立するものとする．このとき，

$$M_i = C_i \cup EP_i \quad (3)$$

$$M_j = C_j \cup EP_j \quad (4)$$

で表される集合 M_i, M_j は共に閉じる．いま，M_j の

C_j を C_i で置き換え，集合 $(M_j-C_j)\cup C_i$ を作る．このとき式(1)より，C_j の含むすべての内部状態は C_i に含まれるので，$(M_j-C_j)\cup C_i$ は被覆性を満足する．また，C_i のインプライする閉包対集合 EP_i は，式(2)より，C_j のインプライする閉包対集合 EP_j によってカバーされるから，定義4，式(3)，(4)より，

$$(M_j-C_j)\cup C_i=EP_j\cup C_i\geq EP_i\cup C_i=M_i \quad (5)$$

が成立し，$(M_j-C_j)\cup C_i$ は，C_j の C_i への置換によって必然的に発生する集合 M_i をカバーするので，閉包性をも満足する．さらに，C_j の除去はすべての両立性クラスの集合の要素を1つ減らすことであり，最小化への接近を意味する．これらのことより，式(1)と(2)は，C_j を C_i で置換して最小閉被覆の両立性クラスの集合を得るための十分条件であることが証明された．

つぎに，式(1)かつ(2)が成立しないという条件は，

$$((1)\wedge(2))'=(1)'\vee(2)' \quad (6)$$

の関係より，

$$C_i\subseteq C_j \quad (7)$$

$$\text{または}\quad EP_i>EP_j \quad (8)$$

が成立するという条件に等しい．式(7)は

$$C_i=C_j \quad (9\text{a})$$

$$\text{と}\quad C_i\subset C_j \quad (9\text{b})$$

に分けて考えることができる．式(9a)の成立するとき，C_j を C_i に置換するということは，結局何も除去しないことと同じであり，最小化へ接近することにはならない．つづいて式(9b)が成立するときには，C_j を C_i で置換すると，C_j-C_i に含まれる内部状態が除去される．しかも，これらの内部状態は，定義4から明らかなように，C_i のインプライする EP_i によってカバーされることはあり得ない．したがって被覆性は満足されない．つぎに式(8)が成立するとき，C_j を C_i で置換すると，$C_i\supset C_j$ のときには，前述したように $(M_j-C_j)\cup C_i$ は被覆性を満足する．一方，定義4，式(3)，(4)，(8)より，

$$(M_j-C_j)\cup C_i=EP_j\cup C_i<EP_i\cup C_i=M_i \quad (10)$$

が得られ，$(M_j-C_j)\cup C_i$ は，C_j の C_i への置換によって必然的に発生する集合 M_i によってカバーされる．すなわち，M_i は $(M_j-C_j)\cup C_i$ の持つ要素以外のものを持つことになるので，$(M_j-C_j)\cup C_i$ は閉包性を保持できなくなる．さらに式(8)が成立し，C_j を C_i で置換するとき，$C_i\subseteq C_j$ が成立すれば，式(9a)と(9b)に関連して述べたように，$(M_j-C_j)\cup C_i$ は最小化へ接近しないか，被覆性を満足しないかのどちらかである． 以上により，"式(1)かつ(2)が成立しなければ，C_j を C_i に置換することにより得られる集合は，(a)最小化に接近しないか，(b)被覆性を満たさないか，または(c)閉包性を満たさない"．ここで，

$$((\text{a})\vee(\text{b})\vee(\text{c}))'=(\text{a})'\wedge(\text{b})'\wedge(\text{c})' \quad (11)$$

となることを用いて，上述の" "内の命題の対偶をとると，"C_j を C_i に置換することにより得られる集合が最小閉被覆であれば，式(1)と(2)が共に成立する．"という命題は真である．したがって必要条件が証明された． (QED)

［例4］ いま，ある両立性クラスの集合 S が

$S=\{\text{ace, acf, aef, cef, acef}\}$

で与えられ，この集合の各要素の閉包対集合 EP_i が表2のように表されるものとする．この表で，$C_5\supset C_2$ かつ $EP_5<EP_2$，$C_5\supset C_3$ かつ $EP_5=EP_3$，および $C_5\supset C_4$ かつ $EP_5>EP_4=\phi$ の3つの場合を比較してみる．この中で第一と第二の場合は定理1の条件を満たすので，C_2 と C_3 は C_5=acef によって除去される． (例4終)

［定義5］ 最大両立性クラス MC（または単に MC）[1)~5)] のすべての部分集合を1次両立性クラス PC（または単に PC）[6)] と呼ぶ． (定義終)

［例5］［例1］で示した両立性対を図3に示すよ

表2 閉包対集合 EP_i の一例
Table 2 An example of closure pair set.

i	C_i	EP_i
1	ace	fg, ab, dg, ef
2	acf	fg, ab, dg, ef, ae, eg
3	aef	fg, ab, dg, eg
4	cef	ϕ
5	acef	fg, ab, dg, eg

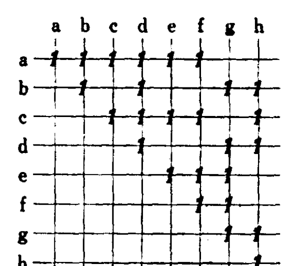


図3 MC 用行列
Fig. 3 Matrix for constructing maximum compatibles.

うに MC 用行列[10),11)] に記入して MC を求めると，

$$MC=\{abd, acd, acef, bdgh, cdh, efg\} \quad (12)$$

が得られる．これより PC として

$$PC=\{acef, bdgh, ace, acf, aef, cef, bdg, bdh, bgh, dgh, abd, acd, cdh, efg, ac, ae, ce, af, cf, ef, bd, bg, dg, bh, dh, gh, ab, ad, cd, ch, eg, fg, a, b, c, d, e, f, g, h\} \quad (13)$$

が求まる． (例5終)

［定義6］ ある両立性クラスの集合 S があって，その中の両立性クラス C_i に含まれる両立性対 C_j ($C_j \subseteq C_i$) すべてが集合 S に含まれるいずれかの両立性クラスの閉包対集合 EP_k のいずれかの要素であれば，C_i を IC (implied compatible) と呼ぶ．また，C_i が両立性対のときは，この C_i を ICP (implied compatible pair) と呼ぶ． (定義終)

［定義7］ ある両立性クラスの集合 S があって，その中の両立性クラス C_i の部分集合のすべてが，集合 S に含まれる両立性クラスのいずれによってもインプライされなければ，C_i を UC (unimplied compatible) と呼ぶ．また，C_i が両立性対のときは，この C_i を UCP (unimplied compatible pair) と呼ぶ．

(定義終)

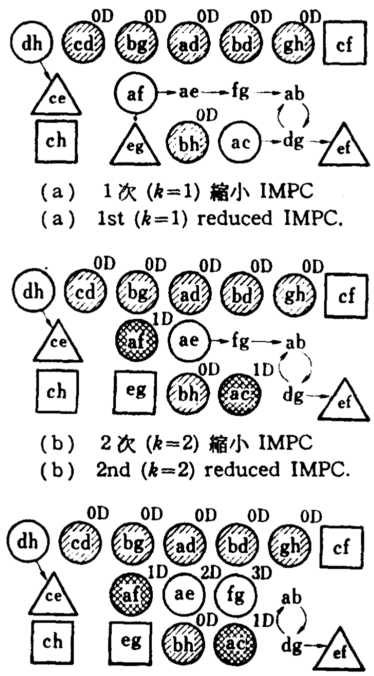
［例6］ 図2の IMPC より，ce, af, ae, fg, ab, cf, dg, ef, ac, および eg はIC であり，かつ ICP である．また，dh, cd, ch, bg, ad, bd, gh, および bh は UC であり，かつ UCP である． (例6終)

［定義8］ ある IMPC 上で UCP を除去できたものとすると，この UCP がインプライしていた ICP は新たな UCP となり，IMPC は縮小される．これらの UCP の除去を k 回繰り返すことができた場合，新たに生成される IMPC と UCP を，それぞれ k 次縮小 IMPC，および k 等価 UCP と呼ぶ．

(定義終)

［例7］ 図2は UCP を1個も除去していない最初の IMPC，すなわち0次縮小 IMPC の一例である．この図で0等価 UCP としての cd, bg, ad, bd, gh, および bh を除去して図4(a)の1次縮小 IMPC と1等価 UCP としての af と ac が得られ，さらに図4(a)でこれらの af と ac を除去して図4(b)の2次縮小 IMPC と2等価 UCP としての ae が得られる． (例7終)

［定義9］ k の如何にかかわらず k 次縮小 IMCP 上の任意の k 等価 UCP (これを $C_{j,k}$ で表す) の少なくとも1個の内部状態が，この k 等価 UCP のインプライする閉包対集合に含まれるとき，この k 等価 UCP を弱結合 UCP と呼ぶ． (定義終)



(a) 1次 (k=1) 縮小 IMPC
(a) 1st (k=1) reduced IMPC.

(b) 2次 (k=2) 縮小 IMPC
(b) 2nd (k=2) reduced IMPC.

(c) 4次 (k=4) 縮小 IMPC (BIMPC)
(c) 4th (k=4) reduced IMPC (BIMPC).

図4 k 等価 UCP の除去と (k+1) 次縮小 IMPC
Fig. 4 Deletion of k-equivalent UCP and (k+1) order reduced implication chain.

［例8］ 図2の0次縮小 IMPC 上で0等価 UCP としての cd, bg, ad, bd, gh, および bh の内部状態の少なくとも1個はその UCP のインプライする閉包対集合に含まれる (たとえば，cd の c は ce に含まれる)．したがって，これらの0等価 UCP は弱結合 UCP である．図4(a)の1次縮小 IMPC 上の1等価 UCP としての af と ac も弱結合 UCP であることがわかる． (例8終)

［定理2］ k 等価 UCP が弱結合 UCP であれば，これを k 次縮小 IMPC から除去し (k+1) 次縮小 IMPC を求め，同時に PC からもこれを除去する．この過程を，k が0から始まって1だけ増える各段階ごとに繰り返し実行し，弱結合 UCP が存在しなくなるまで続け，最後に得られた残りの PC の集合から最小閉被覆を見いだすことができる (除去定理1)．

(証明) PC の集合から弱結合 UCP を逐次除去して k 次縮小 IMPC が求まったときの PC の集合を M_k とし，M_k の中の任意の k 等価 UCP，すなわち

C_{ik} が k 次縮小 IMPC 上でインプライする閉包対集合を EP_{ik} とする．このとき C_{ik} が弱結合 UCP であれば，この C_{ik} を M_k から除去して PC の新たな集合 M_{k+1} を生成しても，この C_{ik} はもともと他からインプライされておらず，

$$M_{k+1}=M_k-C_{ik}\geq EP_{ik} \tag{14}$$

から分かるように，C_{ik} のインプライしていた閉包対集合 EP_{ik} はやはり M_{k+1} にカバーされるから，前の集合 M_k の閉包性は新たな集合 M_{k+1} によって損われない．さらに，C_{ik} に含まれる2つの内部状態の中で EP_{ik} にカバーされない内部状態を C_{jk} で表すと，C_{jk} はもともと集合 M_k の中に，したがって M_{k+1} の中にもまだ除去されていない PC として含まれており，M_{k+1} は M_k の持っていた被覆性を損わない．なお，M_k から C_{jk} を除去して M_{k+1} が得られるので，一般に集合 S の濃度を Card S で表すと，

$$\text{Card } M_{k+1}\leq \text{Card } M_k. \tag{15}$$

以上より，M_k から新たに作られた M_{k+1} によって最小閉被覆が見いだされることは明らかである．この関係は，k が0から始まって弱結合 UCP が求まらなくなるまでのすべての k について成立することは数学的帰納法によって証明される．C_{ik} の2個の内部状態が共に EP_{ik} にカバーされるときも容易に理解できる． (QED)

［定義 10］ 縮小 IMPC 上で等価 UCP を定理2にしたがって除去する過程を繰り返して，最後に等価 UCP が求まらなくなったときに得られる縮小 IMPC を BIMPC (basic implication chain) と呼ぶ． (定義終)

［例9］ 図4(c)は BIMPC の一例である． (例9終)

［系1］ BIMPC を作成する段階で除去される等価 UCP は PC の集合から除去できる．

(証明) 自明． (QED)

［定義 11］ PC に含まれる両立性クラス C_i の部分集合のうち k 次縮小 IMPC 上で ICP となるものを合併して得られる内部状態の集合を両立性クラス C_i のインプライされる部分 I_i^k と呼び，k 次縮小 IMPC が BIMPC のときの I_i^k を完全にインプライされる部分 I_i と呼ぶ． (定義終)

［定義 12］ 両立性クラス C_i に含まれ，その閉包対集合ではカバーされない内部状態の集合を C_i のカバーされない部分 N_i と呼ぶ． (定義終)

［例 10］ 両立性クラス C_i を bdgh とすると，I_i^1 と I_i はそれぞれ図4(a)の1次縮小 IMPC と(c)の BIMPC からともに dg となる．また，この C_i の閉包対集合 EP_i は図2と定義4からも明らかなように，$EP_i=\{$af, ae, fg, ab, ac, eg, ef, ec, cf$\}$ であるから，$N_i=$dh である． (例10終)

［定理3］ 条件 $(I_i\cup N_i)\subset C_i$ を満足する両立性クラス C_i のすべてを PC の集合から除去しても，残る PC から最小閉被覆を見いだすことができる(除去定理2)．

(証明) 定義11と12より，PC に含まれる両立性クラス C_i について，その部分集合としての I_i^{k-1} と N_i を求め，両者の和集合を C_j^{k-1} とおく．すなわち，

$$I_i^{k-1}\cup N_i=C_j^{k-1}. \tag{16}$$

このとき，

$$N_i\subset C_i, \tag{17}$$

$$C_j^{k-1}=I_i^{k-1}\cup N_i=C_i \tag{18}$$

が成立するものとする．ここで，$(k-1)$ 次縮小 IMPC 内の $(k-1)$ 等価 UCP に弱結合のものがあれば，これは定理2によって除去されて k 次縮小 IMPC が生成され，同時にそれまで ICP であったもので新たに k 等価 UCP となるものが発生する．もし I_i^{k-1} にこのようなものが含まれておれば I_i^k は I_i^{k-1} によってカバーされ，含まれていなければ I_i^k は I_i^{k-1} に等しい．それぞれに応じて式(18)より，

$$C_j^k=I_i^k\cup N_i\subset I_i^{k-1}\cup N_i=C_i, \tag{19 a}$$

$$C_j^k=I_i^k\cup N_i=I_i^{k-1}\cup N_i=C_i \tag{19 b}$$

が成立する．式(19a)が成立するときには，C_j^k の閉包対集合を EP_j^k とし，$EP_j^k>EP_i$ とすると，C_i はインプライされる両立性クラスを，C_j^k の中以外にも含むことが導かれ，これは式(19a)と矛盾する．ゆえに，

$$EP_j^k\leq EP_i. \tag{20}$$

ここで C_i を C_j^k に置換すると，C_i の中のインプライされる部分は C_j^k で補われる．また，集合 M_k-C_i は EP_i をカバーしており，さらに C_j^k の補充によって C_j^k のインプライする部分として付加される EP_j^k は式(20)により EP_i によってカバーされる．したがって，PC から C_i を除去しても，C_j^k によって始めの閉包性は維持される．また，C_i の除去によって失われた被覆性は C_j^k の含む N_i によって維持される．さらに，C_j^k はもともと PC に含まれているので C_i を除去した分だけ最小化が進む．したがって，式(19a)が成立する限り，C_i を除去しても最小閉被覆を見いだすことができる．また，弱結合の等価 UCP の除去

が続く限り k 次縮小 IMPC の k を増やしてゆくことができ，IMPC はついには BIMPC に達する．この場合も上述したのと同様に，

$$I_i \subseteq I_i^k \ (I_i \text{ は } I_i^k \text{ の部分集合}). \tag{21}$$

したがって，式(19a)が成立する限り，

$$C_j = I_i \cup N_i \subset C_i \tag{22}$$

となるので，C_i を C_j で置換しても C_i を C_j^k で置換した場合と同様に最小閉被覆が見いだされることが証明される．式(19b)が成立する場合には，I_i が I_i^k の真部分集合の場合（すなわち式(21)の⊂記号が成立する場合）に限り式(22)が成立し最小閉被覆が見いだされる．式(19b)と式(21)の等号が成立すると C_i は除去できない． (QED)

［定義 13］ 定理2（除去定理1）と定理3（除去定理2）を適用しても除去できない PC を基本両立性クラス (basic compatible)，または単に BC と呼ぶ． （定義終）

［定義 14］ 定理1（除去定理3）を適用しても除去できない BC を代表的両立性クラス (representative compatible)，または単に RC と呼ぶ． （定義終）

［定理4］ RC だけの集まりより成る最小閉被覆が存在する[5]．

（証明） 略． (QED)

3. アルゴリズムと計算例

本章では前章で述べた定義と定理に従って不完全指定順序回路の最小化アルゴリズムを述べ，実例に従って最小化を行う．

3.1 最小化アルゴリズム

つぎの各ステップにしたがって最小化を行う．

［ステップ1］ 不完全指定順序回路の状態遷移表よりインプリケーション・テーブルを作成し，両立性対を求めるとともに IMPC を作成する．

［ステップ2］ MC 用行列を用いて両立性対より MC を作成し，さらにすべての PC を求める．

［ステップ3］ IMPC の結果に従い，定義4を用いて各 PC にたいする閉包対集合 EP を求める．

［ステップ4］ 各 k 次縮小 IMPC 上から定義9により弱結合の等価 UCP を順次除去し記憶する．同時にこの等価 UCP の除去により BIMPC を作成する．

［ステップ5］ PC の集合から，ステップ4で記憶した等価 UCP を一挙に除去する．これは定理2（除去定理1），ならびに系1による．

［ステップ6］ 残りの PC の中から $(I_i \cup N_i) \subset C_i$ を満足する C_i を除去する．これは定理3（除去定理2）による．この結果，PC の集合から BC の集合を得る．

［ステップ7］ $C_i \supset C_j$ かつ $EP_i \leq EP_j$ を満足する C_j を BC の集合から除く．これは定理1（除去定理3）による．この結果，BC の集合から RC の集合を得る．

［ステップ8］ 求まった各 RC に新たな名称 C_α を与え，すべての α について，C_α の閉包対集合 EP_α の各要素 $CP_{\alpha,k}$（k は k 番目の要素を表す）をカバーする RC の集合 $RC_{\alpha,k}$ を求める．さらに，すべての α, k について，C_α と $RC_{\alpha,k}$ の直積を求め，直積の各要素 $\sum C_\alpha$ を最小被覆のための候補とする．

［ステップ9］ 求まった直積の各要素 $\sum C_\alpha$ と与えられた状態遷移表の内部状態との関係を調べ，内部状態全部を含むもので C_α の個数が最小の $\sum C_\alpha$ を探す．

［ステップ 10］ 求まった最小の $\sum C_\alpha$ にたいして閉包性を調べる．閉じておれば求める最小閉被覆の解である．閉じていなければ，前よりも1つ大きな $\sum C_\alpha$ にたいしてステップ 9, 10 を繰り返す．

3.2 計算例

具体例として表1[5]に示す不完全指定順序回路について最小化を行う．ステップ1として，図1[5]のインプリケーション・テーブルから，例1で述べた両立性対 ab, ac, ad, ae, af, bd, bg, bh, cd, ce, cf, ch, dg, dh, ef, eg, fg, および gh が求まるとともに，図2に示す IMPC が得られる．ステップ2として，図3の MC 用行列から式(12)のような MC が求まり，これより式(13)の PC が得られる．ステップ3として，図2の0次縮小 IMPC より各 PC にたいする閉包対集合 EP を求めると表3[5]が得られる．ステップ4として，定理2（除去定理1）により，図2の IMPC（0次縮小 IMPC）上から0等価，1等価，2等価，および3等価の弱結合 UCP を除去記憶し，その都度，それぞれ1次，2次，および3次縮小 IMPC を生成してゆき，最後に4次縮小 IMPC，すなわち BIMPC を得る．この模様を図4に示す．図4(c)の BIMPC 上で iD 印 (i=0〜3) を添字とする○印で囲まれたものは除去用に記憶された集合 PC_D

$$PC_D = \{cd, bg, ad, bd, gh, bh, af, ac, ae, fg\} \tag{23}$$

である．ステップ5として，PC の集合から式(23)の集合の要素を一挙に除去する．表3には除去した PC

表 3 BC の生成
Table 3 Generation of basic compatibles.

番号	*PC*	*EP*	定理 1, 2 による除去	番号	*PC*	*EP*	定理 1, 2 による除去
1	ac	dg, ab, ef	D1	19	ace	fg, ab, dg, ef	D2
2	ae	fg, ab, dg, ef	D1	20	acf	ae, fg, eg, ab, dg, ef	D2
3	ce	ϕ	*	21	aef	eg, fg, ab, dg	D2
4	af	eg, ae, fg, ab, dg, ef	D1	22	cef	ϕ	*
5	cf	ϕ	*	23	bdg	af, ae, eg, fg, ab, ef	D2
6	ef	ϕ	*	24	bdh	ae, fg, ab, dg, ef, ac, ce	D2
7	bd	ae, fg, ab, dg, ef	D1	25	bgh	af, eg, ae, fg, ab, dg, ef, ac, cf	D2
8	bg	af, eg, ae, fg, ab, dg, ef	D1	26	dgh	ab, ef, ce, cf	*
9	dg	ab, ef	*	27	abd	dg, ef, ae, fg	D2
10	bh	ac, dg, ab, ef	D1	28	acd	ae, fg, ab, dg, ef, ce	D2
11	dh	ce	*	29	cdh	ce	D2
12	gh	cf, ab, dg, ef	D1	30	efg	ab, dg	D2
13	ab	dg, ef	*	31	acef	fg, ab, dg, eg	D2
14	ad	ae, fg, ab, dg, ef	D1	32	bdgh	af, ae, eg, fg, ab, ef, ac, ce, cf	D2
15	cd	ce	D1	33	a	ϕ	
16	ch	ϕ	*	≀	≀	≀	
17	eg	ϕ	*				
18	fg	ab, dg, ef	D1	40	h	ϕ	

表 4 *RC* の生成と最小被覆の要素
Table 4 Generation of representative compatibles and elements of minimal cover.

除去定理3による除去(D3)			除去表示	*EP*の各要素の*RC*によるカバー		最小被覆の要素
番号	*BC*	*EP*		*RC*	$CP_{\alpha,k}$をカバーする *PC*の集合……$RC_{\alpha,k}$	
3	ce	ϕ	D3	C_9 = dg	$\{C_{13}\}, \{C_{22}\}$	$C_9C_{13}C_{22}$
5	cf	ϕ	D3			
6	ef	ϕ	D3	C_{11} = dh	$\{C_{22}\}$	$C_{11}C_{22}$
9	dg	ab, ef				
11	dh	ce		C_{13} = ab	$\{C_9, C_{26}\}, \{C_{22}\}$	$\cancel{C_{13}C_9C_{22}}$, $C_{13}C_{26}C_{22}$
13	ab	dg, ef				
16	ch	ϕ		C_{16} = ch	ϕ	C_{16}
17	eg	ϕ		C_{17} = eg	ϕ	C_{17}
22	cef	ϕ				
26	dgh	ab, ef, ce, cf		C_{22} = cef	ϕ	C_{22}
33	a	ϕ				
34	b	ϕ		C_{26} = dgh	$\{C_{13}\}, \{C_{22}\}$	$\cancel{C_{26}C_{13}C_{22}}$
35	c	ϕ	D3			
36	d	ϕ		C_{33} = a	ϕ	C_{33}
37	e	ϕ	D3			
38	f	ϕ	D3	C_{34} = b	ϕ	C_{34}
39	g	ϕ	D3			
40	h	ϕ	D3	C_{36} = c	ϕ	C_{36}

に D1 を記入してある．ステップ6 として，定理3 (除去定理2) により *PC* の除去を行う．定理の適用に当ってはステップ4で求めた BIMPC 上に存在する ICP に注目して I_i を決定し，表3上で各 *PC* とその *EP* を比較して N_i を決定している．このステップで除去した *PC* には D2 を記入してある．また，除去した *PC* の各要素について I_i と N_i を合併したものを太字で示してある．このステップにより表 4 の *BC* とその *EP* が求まる．ステップ7として，定理1 (除去定理3) を適用して ce, cf, および ef を除去して *RC* を求める．表4 には除去した *BC* に D3 印を記入してある．ステップ8 として，各 *RC* にたいして新たな名称 C_α (ただし，α=9, 11, 13, 16, 17, 22, 26, 33, 34, 36) を与え，それぞれの EP_α の各要

素 $CP_{\alpha,k}$ をカバーする RC の集合 $RC_{\alpha,k}$ を作る．たとえば，C_{13}=ab にたいする EP_{13}={dg, ef} を考えると，$CP_{13,1}$=dg, $CP_{13,2}$=ef となり，C_9=dg, C_{26}=dgh であるから，$CP_{13,1} \leq \{C_9, C_{26}\}$ であり，C_{22}=cef であるから，$CP_{13,2} \leq \{C_{22}\}$ となる．C_α とそれにたいする集合 $RC_{\alpha,k}$ が表4に示してある．さらにすべての α, k について C_α とその集合 $RC_{\alpha,k}$ の直積を求める．たとえば，C_{13} については，この直積は，$\{C_{13}\} \times \{C_9, C_{26}\} \times \{C_{22}\} = \{C_{13}C_9C_{22}, C_{13}C_{26}C_{22}\}$ となる．表4にはこのようにして求めた直積が整理して列挙してあり，$C_9C_{13}C_{22}$, $C_{11}C_{22}$, $C_{13}C_{26}C_{22}$, C_{16}, C_{17}, C_{22}, C_{33}, C_{34}, および C_{36} が得られている．これらから最小の $\sum C_\alpha$（最小被覆）を探す．ステップ9として，最小被覆の候補 $\sum C_\alpha$ から全内部状態を含む最小の解として $C_9C_{13}C_{22}$ が得られる．ステップ10として，これが最小閉被覆解であることが分かる．

4. Rao & Biswas 法と本論文の手法との相異

本論文で提案する手法が Rao & Biswas の手法よりも優れている点をアルゴリズムの面から述べる．

4.1 *PC* のインプライする両立性クラスの扱い方

PC のインプライする両立性クラスの集合について2つの方法の相異を述べる．

（1） Rao & Biswas の方法では，*PC* からインプライされる両立性クラスの集合として閉包集合 E_i と，その中で第1回目にインプライされる両立性クラスの集合 P_i（これを1次インプリケーション集合と呼ぶ）とを対象とする．本論文では，これにたいし閉包対集合 EP_i という新たな概念を導入している．この相異は，Rao & Biswas の方法では，本論文の除去定理3に類似の定理の適用に当って，“$C_i \supset C_j$ かつ $P_i \leq E_j$” を C_i が C_j を除去するための条件としているのにたいし，本論文で提案する除去定理3の適用に当っては，“$C_i \supset C_j$ かつ $EP_i \leq EP_j$” を条件としていることに起因する．このように，Rao & Biswas 法では被覆関係の比較を P_i と E_j という異質なもの同士で行っているのに比し，本論文では閉包対

表5　各 *PC* にたいする P_i, E_i, および EP_i の比較
Table 5　Comparison of P_i, E_i, and EP_i about each *PC*.

番号	*PC*	閉包集合 E_i		閉包対集合 EP_i
		P_i	残り	
1	ac	dg	ab, ef	dg, ab, ef
2	ae	fg	ab, dg, ef	fg, ab, dg, ef
3	ce	φ		φ
4	af	eg, ae	fg, ab, dg, ef	eg, ae, fg, ab, dg, ef
5	cf	φ		φ
6	ef	φ		φ
7	bd	ae	fg, ab, dg, ef	ae, fg, ab, dg, ef
8	bg	eg, af	ae, fg, ab, dg, ef	eg, af, ae, ab, dg, ef
9	dg	ab, ef		ab, ef
10	bh	ac	dg, ab, ef	ac, dg, ab, ef
11	dh	ce		ce
12	gh	cf, ab	dg, ef	cf, ab, dg, ef
13	ab	dg	ef	dg, ef
14	ad	ae	fg, ab, dg, ef	ae, fg, ab, dg, ef
15	cd	ce		ce
16	ch	φ		φ
17	eg	φ		φ
18	fg	ab	dg, ef	ab, dg, ef
19	ace	dg, fg	ab, ef	dg, fg, ab, ef
20	acf	dg, ae, eg	fg, ab, ef	dg, ae, eg, fg, ab, ef
21	aef	efg	ab, dg	fg, eg, ab, dg
22	cef	φ		φ
23	bdg	aef, ab	efg	ef, af, eg, ae, fg, ab
24	bdh	ace	fg, ab, dg, ef	ae, ac, ce, fg, ab, dg, ef
25	bgh	ab, acf	ae, fg, dg, ef	af, ac, cf, ae, fg, ab, dg, ef
26	dgh	ab, cef		ab, ef, ce, cf
27	abd	ae, dg	fg, ef	ae, fg, dg, ef
28	acd	dg, ace	fg, ab, ef	dg, ae, ce, fg, ab, ef
29	cdh	ce		ce
30	efg	ab	dg	ab, dg
31	acef	dg, efg	ab	dg, ab, fg, eg
32	bdgh	acef, ab	efg	ac, ae, af, ce, cf, ef, ab, fg, eg

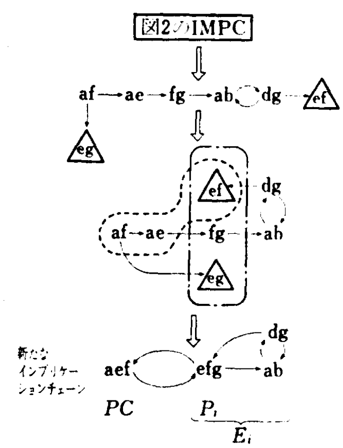


図5　*PC*, E_i, および P_i の求め方
Fig. 5　Deriving method of *PC*, E_i, and P_i.

集合 EP_i という同質なものの間で行っているので手法の簡易化が計られている．

（2） 3.2 節で取り扱った不完全指定順序回路を事例とした場合の各 PC にたいする P_i, E_i, および EP_i を表 5（同表の左 4 列は文献 5）の Table Ⅳ を参照してある）に一覧表として示す．EP_i の構成要素は，PC が両立性対の場合には IMPC 上の各要素によって，また PC が 3 個以上の両立性対によって構成される場合にはこれらの各両立性対からインプライされる各 EP を合併するだけで作成することができる．これに比して，P_i と E_i の要素は，そのインプライ源である PC を構成している両立性対をも含め

表 6 Rao & Biswas の手法による PC の除去の実例
Table 6 A typical example of PC's exclusion by Rao & Biswas's method.

	1回目				2回目				3回目				4回目			残ったPC
	UC	IC	除去		UC	IC	除去		UC	IC	除去		UC	IC	除去	
ac		○	✓	ac	○		D1									
ae		○	✓	ae		○	✓	ae	○		D1					
ce		○	✓	ce		○	✓	ce		○		ce		○		ce
af		○	✓	af	○		D1									
cf		○	✓	cf	○		✓	cf	○			cf	○			cf
ef		○	✓	ef		○	✓	ef		○		ef		○		ef
bd	○		D1													
bg	○		D1													
dg		○	✓	dg		○	✓	dg		○		dg		○		dg
bh	○		D1													
dh	○		✓	dh	○		✓	dh	○		✓	dh	○			dh
gh	○		D1													
ab		○	✓	ab		○	✓	ab		○		ab		○		ab
ad	○		D1													
cd	○		D1													
ch	○		✓	ch	○		✓	ch	○		✓	ch	○			ch
eg		○	✓	eg		○	✓	eg		○		eg	○			eg
fg		○	✓	fg		○	✓	fg		○		fg	○		D1	
ace		○	✓	ace	／	／	✓	ace	／	／	D2					
acf		○	✓	acf	○		D1									
aef		○	✓	aef	／	／	✓	aef	／	／	D2					
cef		○	✓	cef	／	／	✓	cef	／	／	✓	cef	／	／		cef
bdg	／	／	D2													
bdh	○		D1													
bgh	○		D1													
dgh	／	／	✓	dgh	／	／	✓	dgh	／	／	✓	dgh	／	／		dgh
abd	／	／	D2													
acd	／	／	D2													
cdh	○		D1													
efg		○	✓	efg		○	✓	efg	／	／		efg	／	／	D2	
acef		○	✓	acef	／	／	✓	acef	／	／	D2					
bdgh	／	／	D2													

	1回目		2回目		3回目		4回目
MUC	ad bdh bgh cdh	(＋ac, af, cf)	acd, acf bdh bgh cdh	(＋ae)	acd, acf, ae bdh bgh cdh	(＋eg, fg)	acd, acf, ae bdh bgh cdh, eg, fg
MIC	dg ab efg acef	(−ac, af, cf)	dg ab efg ae, ce	(−ae)	dg ab efg ce	(＋eg, fg) (−eg, fg)	dg ab ef ce

EP_i との間で MC を作成することにより求まる．特に P_i は，PC と E_i 内の要素との間で新たなインプリケーション・チェーンを作り直し，最初にインプライされたものとして P_i を決定せねばならない．たとえば表5の (21) について考える．図5から分かるように，PC としての aef を構成する各両立性対 ae, af, および ef がインプライする各 EP_i を合併したものは，{fg, eg, ab, dg} であるが，aef の持つ ef と EP_i の要素である fg と eg とより，(21)のグループ内で MC として efg が得られ，このような MC 間で新たなインプリケーション・チェーンを作ると，その結果より $P_i=$ {efg}，$E_i=$ {efg, ab, dg} が得られる．このように P_i と E_i の作成には EP_i の作成のほかに MC の作成と新たなインプリケーション・チェーンの作成という作業が加わり，しかも表5に示す PC のすべてについてこれを行わなければならないので，膨大な作業量が必要となる．

以上より，PC のインプライする両立性クラスの考え方としては本論文の方法の方が簡便である．

4.2 *PC* の除去法の相異

Rao & Biswas 法による PC の除去法を適用する場合を 4.1 節の事例について表6（文献 5）の Table Ⅳ参照）を基にして次に説明し，さらに本論文の手法との相異を述べる．

（1） 表6の最左列に PC を列挙する．これらの PC の中から，MUC（UC の MC であり，したがってその部分集合はすべて UC となる）として，ad, bdh, bgh, および cdh を，また MIC（IC の MC であり，したがってその部分集合はすべて IC となる）として，dg, ab, efg, および acef を求める．これらの MUC と MIC を表6の最左列の第1回目の除去の部分の下欄に示す．このような MUC と MIC の作成は本論文の手法では全く不要である．

（2） 表6では UC 列と IC 列のどちらかに○印を記入することにより，与えられた PC を UC と IC とに類別する．この類別は PC が MUC と MIC のいずれに含まれるかによって決定される．UC として類別された PC にたいしては本論文の定理2に相当する除去定理1[5]を用いて不要な PC を除去し，これに D1印を付ける．つづいて UC にも IC にも類別されなかった PC のみにたいして本論文の定理3に相当する除去定理2[5]を用いてさらに不要な PC を除去し，これにD2印を付ける．本論文の手法ではこのような UC でもなく IC でもない PC を捜索することは全く不要である．

（3） 表6の第1回目の PC の中で UC に属するものとして除去定理1によって除去されるものは，bd, bg, bh, gh, ad, cd, bdh, bgh, および cdh である．これによって新たに生起する等価的な UC は ac, af, および cf である．これを第1回目に設定した MUC に追加して新たな MUC として acd, acf, bdh, bgh, および cdh を生成する．また，新たに生起した等価的 UC としての ac, af, および cf は第1回目の IC から除去されるから，第1回目に設定した MIC は新たな MIC として dg, ab, efg, ae, および ce に修正される．このような新たな MUC と MIC を第2回目の除去作業に用いる．この第2回目の除去作業は第1回目のそれと全く同じである．このように，Rao & Biswas の方法では，PC の除去を行うたびに MUC と MIC を修正し，さらに新たな MUC と MIC を生成して，それらの部分集合について除去定理1と2を適用し，これを繰り返してそれ以上 PC が除去できなくなると，初めて終了する．これらの MUC と MIC は除去作業後も必ずしも必要な PC として残り続けるとは限らず，むしろ除去作業用の仲介役として役立つ．表6の例ではこのような除去作業が4回繰り返される．

本論文の手法では，IMPC 上で等価 UCP（定義8）を決定し，さらに除去可能な UCP として弱結合の等価 UCP（定義9）を決定記憶し，同時に縮小 IMPC（定義8）を作成してゆき，最後に BIMPC（定義 10）を求める．この段階で定理2（除去定理1）を適用して記憶した UCP を PC から除去する．また BIMPC を基にして定理3（除去定理2）を適用して不要な PC を除去する．これらの2つの除去定理の使用は1回だけである．

このように本論文の方法は Rao & Biswas[5] の方法に比し，除去定理の使用が1回だけで MUC と MIC を何回も更新して使用することはなく，除去作業が減少する．

4.3 演算結果の比較

以上述べたことを実証するため，Rao & Biswas のアルゴリズムによるプログラムと本アルゴリズムによるものを BASIC 言語を用いて作成し，いくつかの例題の解を求め，相互の演算時間の比較を行った．特に，本論文の表1[5] の不完全指定順序回路の最小化の場合には，両アルゴリズムとも，開始から IMPC 作成までの演算時間，本論文のステップ8，9の最小被

覆を求めるための演算時間，および最後のステップ10の最小閉被覆を求めるためのそれは相互に同じであった．しかし，不要 *PC* の除去などに要する演算時間は，本アルゴリズムによって，Rao & Biswas の場合に比し 1/5 まで短縮できた．さらに複雑なある問題については 1/14 まで短縮できるという結果が得られた．このような演算時間の改善は，4.1，および 4.2 節で述べたように，本アルゴリズムの改善点に起因している．さらに複雑な問題にたいする改善度の増大は，Rao & Biswas 法では *PC* の増大と *PC* 除去のための繰返し回数の増大が大きく影響するのにたいし，本アルゴリズムでは，*PC* 除去がたった1回で済むことによるものと考えられる．

5. む す び

本論文で述べたアルゴリズムの特徴を Rao & Biswas の方法と比較して整理するとつぎのようになる．

（1） Rao & Biswas では，各 *PC* にたいする閉包集合 E_i のほかに1次インプリケーション集合 P_i を考え，両者を考慮して除去定理3に類する定理を適用している．これにたいし本論文では閉包対集合 EP_i のみを採用し，同質のものの間に除去定理3を適用して手間を省いている．また，本論文の方法では，最大両立性クラス *MC* を作る手間が省け，しかも IMPC から容易に *EP* が作成できるから計算機向きである．

（2） Rao & Biswas の方法では，本論文の除去定理1および2に相当するものを，何回かにわたって繰り返して適用している．しかも除去を行う度ごとに MUC と MIC を修正し直し，これを除去のための仲介用として用いる．本論文では，IMPC 上で弱結合の等価 UCP をすべて記憶しておき，最後に *PC* の集合から一挙に除去し，またこのような等価 UCP を IMPC から除去して得られる BIMPC を基準として，*PC* の集合に除去定理2を一挙に適用するようにする．したがって MUC と MIC を作り直すような手間を省くとともに，1回だけで除去を行わせている．

このように，本論文の方法は，IMPC と両立性対を用いて，不完全指定順序回路の最小化を，繰返し回数が1回だけで，かつ極力簡単な手法で実現するものであり，プログラム作成に有効な手法である．

また，Rao & Biswas 法と本論文のアルゴリズムを用いて BASIC 言語による2つのプログラムを作成し，両者の演算時間を比較ずみで，*PC* 除去時間は 1/5 以下まで短縮できることが確認された．

なお，3.1 節の最小化アルゴリズムの中でステップ8および9の最小被覆の手法については，本論文で述べた方法以外に種々の方法が考えられるので，プログラム向きの最適アルゴリズムの比較検討についてはさらに今後も続けてゆく予定である．

参 考 文 献

1) Paul, M. C. and Unger, S. H.: Minimizing the Number of States in Incompletely Specified Sequential Switching Functions, *IRE Trans. Electron. Comput.*, Vol. EC-8, pp. 356-367 (1959).
2) Unger, S. H.: Flow Table Simplification—Some Useful Aids, *IEEE Trans. Electron. Comput.*, Vol. EC-14, pp. 472-475 (1965).
3) McClusky, E. J.: Minimum-state Sequential Circuits for a Restricted Class of Incompletely Specified Flow Tables, *B. S. T. J.*, Vol. 41, pp. 1759-1678 (1962).
4) Biswas, N. N.: State Minimization of Incompletely Specified Sequential Machines, *IEEE Trans. Comput.*, Vol. C-23, pp. 80-84 (1974).
5) Rao, C. V. S. and Biswas, N. N.: Minimization of Incompletely Specified Sequential Machines, *IEEE Trans. Comput.*, Vol. C-24, pp. 1089-1100 (1975).
6) 後藤，日笠山：両立性対を用いた不完全指定順序回路の最小化手法，第 31 回情報処理学会全国大会講演論文集，3J-10 (1985).
7) 後藤，小松：不完全定義順序回路の分類と内部状態最小化のための基本的手法，昭和 55 年度信学会総全大，1217 (1980).
8) 後藤：複雑な形の不完全定義順序回路の内部状態最小化の一手法，昭和 55 年度信学会総全大，1216 (1980).
9) Grasselli, A. and Luccio, F.: A Method for Minimizing the Number of Internal States in Incompletely Specified Sequential Networks, *IEEE Trans. Electron. Comput.*, Vol. EC-14, pp. 350-359 (1965).
10) 後藤，小松：不完全定義順序回路における状態対行列と内部状態の最小化，昭和 55 年度電気学会全大，1168 (1980).
11) 佐藤，重村，後藤：不完全指定順序回路 ISSM の最小化における最大両立性クラスの自動的作成，昭和 60 年度信学会総全大，1501 (1985).

(昭和 61 年 9 月 10 日受付)
(昭和 62 年 3 月 25 日採録)

後藤 公雄（正会員）

大正15年生．昭和26年東京大学第二工学部電気工学科卒業．同年(株)日立製作所入社．昭和59年同社退社．同年幾徳工業大学工学部教授，現在に至る．工学博士．これまでおもにTV中継装置，ドップラレーダ，非同期多重通信方式の開発，および非同期式順序回路の研究に従事．現在，計算機支援による論理設計，計算機アーキテクチャ，人工知能，数値解析等に興味を持つ．著書「パルス回路」(産業図書)，「詳解・ディジタルIC回路，上，下」(ラジオ技術社)．監訳書「高品質ソフトウェア」(近代科学社)，「フレンドリ・プログラミング」(近代科学社)．電子情報通信学会，電気学会各会員．